

Technologiemanagement und anwendungsspezifische Prozessentwicklung in der Mikrosystemtechnik

**von der Naturwissenschaftlich-Technischen Fakultät
der Universität Siegen**

zur Erlangung des akademischen Grades

**Doktor der Ingenieurwissenschaften
(Dr.-Ing.)**

genehmigte Dissertation

von

Dipl.-Ing. Thilo Schmidt

1. Gutachter: Prof. Dr. Rainer Brück
2. Gutachter: Prof. Dr. Madjid Fathi
Vorsitzender: Prof. Dr. Roman Obermaisser

Tag der mündlichen Prüfung: 12. Dezember 2011

gedruckt auf alterungsbeständigem holz- und säurefreiem Papier

Inhaltsverzeichnis

Abstract	iii
1 Einleitung	1
2 Mikrosystemtechnik	7
2.1 Produkte und Geschäftsmodelle	7
2.2 Fertigung	10
2.3 Mikrosystementwurf	22
3 Der wissensbasierte Mikrosystementwurf	35
3.1 Wissensmanagement	36
3.2 Der Wissensbegriff	38
3.3 Die Wissensbasis	47
3.4 Wissensentwicklung	51
3.5 Fazit	55
4 Technologiemanagement	57
4.1 Systemarchitektur	58
4.2 Datenhaltung	61
4.3 Entwurfsunterstützung	73
4.4 Fazit	95
5 Synthese anwendungsspezifischer Fertigungsprozesse	97
5.1 Das physische Modell	98
5.2 Stand der Forschung	102
5.3 Konzept	116
5.4 Die Querschnittszeichnung	119
5.5 Querschnittanalyse	125
5.6 Technologie-Mapping	143
5.7 Synthese des Prozessgerüsts	147
5.8 Der Querschnittanalysator	151
5.9 Fazit	153
6 Zusammenfassung und Ausblick	155

Literaturverzeichnis	159
Publikationsliste	169

Abstract

With MEMS entering fast moving consumer markets, the need for a more efficient design approach becomes apparent. One of the biggest challenges in this context is the huge impact of the manufacturing technology on all aspects of product design. Nearly every application area requires a specific manufacturing technology. According to recent market reports this so-called MEMS Law („one product, one process!“) still rules. Without a common technology platform in sight, the only feasible solution seems to be the extensive modularization and re-use of existing manufacturing technology.

In this thesis, a comprehensive software framework for management, development, and verification of MEMS manufacturing technologies is presented. This *PDES* (*Process Development Execution System*) is based on previous research on data-management and design-support by Popp, Wagener, and Ortloff. One of the two main contributions of this thesis to the *PDES* is a new simulation interface that allows setting up and performing virtual experiments and optimization with minimum knowledge of the *TCAD*-tools.

The second contribution of this thesis is a new visual approach on process modeling build on top of the *PDES*. The new approach supports the device engineer in selecting an appropriate manufacturing technology based on a set of device-cross-sections. For this purpose dedicated software tools have been developed that are able to automatically analyze the cross-sections and map the analysis results to specific technologies. The results are used to synthesize abstract process-templates that form the basis for the development of a new application specific fabrication process. The approach is especially targeted at emerging MEMS business models like the fabless-design-house that do not have direct access to technology knowledge.

In combination with the *PDES*, the presented approach resembles the first step in design-support for *fabless MEMS* that explicitly includes the development of an application specific manufacturing process.

1 Einleitung

Motivation

Die Mikrosystemtechnik (MST) ist ein noch vergleichsweise junges Fachgebiet, das im Laufe seiner kurzen Geschichte aber bereits eine rasante wirtschaftliche Entwicklung erfahren hat. Während anfangs noch die Automobilindustrie mit ihrem Bedarf an kleinen, leichten, zuverlässigen und vor allem preiswerten Sensoren für die zahlreichen Sicherheits-, Fahrerassistenz- und Komfortsysteme diese Entwicklung vorangetrieben hat, ist gerade in den letzten Jahren ein deutlicher Trend in Richtung Consumer-Elektronik (CE) zu beobachten (Yole Développement 2010). In Silizium-Mikrotechnik hergestellte Beschleunigungssensoren, Gyroskope und Mikrofone sind inzwischen fester Bestandteil in Mobiltelefonen, Navigationsgeräten und Spielkonsolen und haben einen wesentlichen Anteil an den aktuellen Innovationen in diesem Bereich.

Der steigende Bedarf an immer neuen und leistungsfähigeren Produkten, so wie die damit verbundenen immer kürzer werdenden Produktzyklen führen zu einer Situation, wie sie bereits in den 60er und 70er Jahren des vergangenen Jahrhunderts in der digitalen Mikroelektronik zu beobachten war. Damals konnten die Entwurfsmethoden und die Softwareunterstützung mit der wachsenden Komplexität der digitalen Schaltkreise nicht mithalten und es entstand eine Lücke zwischen dem technisch Machbaren (und vom Markt auch Geforderten) und dem entwurfstechnisch Beherrschbaren. Diese auch als „Design-Gap“ bezeichnete Lücke drohte das Marktwachstum in der Mikroelektronik nachhaltig auszubremsen. Um die exponentiell wachsende Komplexität der digitalen Schaltungen beherrschbar zu machen, mussten völlig neue Entwurfsmethoden und Konzepte entwickelt werden. Entscheidende Meilensteine waren dabei die sogenannte Mead-Conway Abstraktion (Mead u. Conway 1980), die eine weitgehende Trennung zwischen Systementwurf und Fertigungstechnologie ermöglicht, und das Y-Modell nach Gajski u. Kuhn (1983), das die Entwicklung strukturierter Entwurfsabläufe, sogenannter *Design-Flows*, erlaubt. In Verbindung mit universell einsetzbaren Technologieplattformen, wie z. B. *CMOS*, war damit unter dem Oberbegriff *EDA (Electronic Design Automation)* eine nahezu vollständige Automatisierung des Entwurfs digitaler Schaltungen möglich.

In der Mikrosystemtechnik ist eine solche Trennung zwischen Systementwurf und Fertigung bisher nicht in Sicht (van Heeren 2006). Aktuelle Marktanalysen bestätigen weiterhin die Gültigkeit des sogenannten *MEMS-Law* („*One Product, one Process!*“) (Yole Développement 2009), das besagt, dass nahezu jedes Produkt der Mikrosystemtechnik einen individuell angepassten Fertigungsprozess benötigt. Nach Antonsson (1996) ist es gerade diese enge Verknüpfung von Systementwurf und Fertigungstechnologie, die eine Adaptierung der EDA-Werkzeuge aus der Mikroelektronik verhindert.

Weitere Parallelen zwischen Mikrosystemtechnik und Mikroelektronik sind auch in der Entwicklung der Geschäftsmodelle zu erkennen. In der Mikroelektronik herrschte lange Zeit der *Integrated Device Manufacturer (IDM)* als Geschäftsmodell vor, bei dem Systementwurf, Technologieentwicklung und Fertigung in einer Hand lagen. Der aufkommende Bedarf an Multimediaanwendungen Mitte der 1990er Jahre führte zu einer starken Zunahme des sogenannten *Fabless-Design-House* Geschäftsmodells (Maciolek 1996). Unternehmen mit diesem Geschäftsmodell verfügen über keine eigene Fertigungstechnologie, sondern geben die Fertigung bei *IDM* oder spezialisierten Technologieanbietern, den sogenannten *Pure-Play-Foundries*, in Auftrag. Solche Technologieanbieter sind meist auf eine geringe Anzahl an Fertigungsprozessen für wenige, klar definierte Anwendungsfelder (digital, analog, mixed-signal, high-voltage, etc.) spezialisiert. Die geringe Anzahl an Fertigungsprozessen erlaubt die Entwicklung ausgefeilter *Process-Design-Kits (PDK)*, die die Durchführung eines komplexen Systementwurfs weitgehend unabhängig von der Fertigungstechnologie möglich machen.

Ein vergleichbarer Trend zu *Fabless-* und *Foundry-*Geschäftsmodellen ist nach Yole Développement (2010) auch in der Mikrosystemtechnik erkennbar. Die starke Verzahnung von Systementwurf mit der Fertigungstechnologie stellt dabei allerdings eine erhebliche Herausforderung dar. Durch die für nahezu jedes Produkt notwendigen Anpassungen an den Fertigungsprozess ist eine vollständige Charakterisierung eines Fertigungsprozesses und die Entwicklung universell einsetzbarer *PDK* kaum noch möglich. Neben der Problematik, Fertigungsprozesse möglichst effizient an spezielle Kundenwünsche anpassen zu müssen, stehen Technologieanbieter damit auch vor der Herausforderung eine individuelle und möglichst umfassende Entwurfsunterstützung anzubieten. Ein *Fabless-Design-House* sieht sich umgekehrt damit konfrontiert, sich erstens bereits in einem frühen Entwurfsstadium auf eine bestimmte Fertigungstechnologie festzulegen und zweitens den Entwurf im Laufe des Projekts möglicherweise mehrmals an sich veränderende technologische Randbedingungen anpassen zu müssen.

Die softwaretechnische Unterstützung genau dieser Schnittstelle zwischen Systementwurf und Fertigungstechnologie steht im Mittelpunkt dieser Arbeit. Aufbauend

auf früheren Forschungsarbeiten am Lehrstuhl für Mikrosystementwurf im Bereich Datenmanagement und Entwurfsunterstützung, wird in dieser Arbeit ein Konzept zum Technologiemanagement vorgestellt, das speziell auf den effizienten Entwurf anwendungsspezifischer Fertigungsprozesse in der Mikrosystemtechnik ausgelegt ist. Das Konzept sieht eine enge Kopplung von Informationsmanagement, Wissensentwicklung und Entwurfsunterstützung vor. Dabei kommt insbesondere eine neue Wissenskategorisierung für den Mikrosystementwurf zum Einsatz, die erstmals das Wissen um Entwurfswerkzeuge als eigenständiges Wissensgebiet behandelt. Dadurch ist z. B. eine Abstraktion der Fertigungstechnik von der Simulationstechnik möglich, die den Einsatz von Technologiesimulation auch ohne detailliertes Wissen über das Simulationswerkzeug erlaubt. Als Anwendungsfälle für dieses Konzept wird eine Entwurfsunterstützung für die virtuelle Fertigung eines Prototypen, die Durchführung virtueller Experimente und die Optimierung von Prozessparametern vorgestellt.

Der zweite Teil dieser Arbeit beschäftigt sich mit der Fragestellung, wie im Kontext eines Szenarios aus *Fabless-Design-House* und *Pure-Play-Foundry* eine geeignete Fertigungstechnologie für den Systementwurf ausgewählt und ein anwendungsspezifischer Fertigungsprozess entwickelt werden kann. Die Problematik in einem solchen Szenario ist einerseits dadurch gekennzeichnet, dass das Wissen über den Systementwurf und über die Fertigungstechnologie bei jeweils einem der Kooperationspartner konzentriert ist und andererseits, dass einem ungehinderten Austausch dieses Wissens sowohl unterschiedliche Fachkulturen als auch wirtschaftliche Interessen entgegen stehen. Zur Auflösung dieses Konflikts wird ein neues visuelles Konzept vorgestellt, das die Auswahl einer Fertigungstechnologie auf Basis von Querschnittszeichnungen ermöglicht und anschließend die Synthese eines abstrakten anwendungsspezifischen Fertigungsprozesses passend zu dieser Technologie erlaubt.

Forschungskontext

Die vorliegende Arbeit fügt sich nahtlos in eine Reihe weiterer Forschungsarbeiten ein, die im Laufe der letzten 12 Jahre am Lehrstuhl für Mikrosystementwurf der Universität Siegen in enger Zusammenarbeit mit zahlreichen Partnern aus Industrie und Forschung durchgeführt wurden und werden. Ausgangspunkt dieser Forschungsarbeiten war das, ursprünglich noch an der Universität Dortmund im Rahmen einer studentischen Projektgruppe entwickelte Entwurfsverifikationssystem *LIDO* (**L**ithografiebasierte Design-Tools aus **D**ortmund) (Hahn 1998). Bei *LIDO* handelte es sich um ein Werkzeug zur Konfiguration von Fertigungsprozessen der LIGA-Technik, das anhand eines Fertigungsprozesses automatisch Entwurfsregeln

für das Maskenlayout generieren und auch prüfen sollte. Die gezielte Wissensvermittlung von Technologiewissen wurde im Rahmen des von der EU geförderten Projekts *TRANSTEC (Knowledge TRANSfer for Microsystem TEchnologies)* untersucht. Dabei wurde ein Konzept zur Wissensvermittlung entwickelt, das insbesondere die speziellen Anforderungen in der Mikrosystemtechnik berücksichtigt. Das Konzept wurde als webbasierte, multimediale E-Learning Plattform implementiert und mit dem *EuroTraining Quality Label* ausgezeichnet (Priebe 2004).

Das Thema Technologiemanagement wurde erstmals im Rahmen des Projekts *PRINCE*¹ (Wagener 2005; Popp 2005) angerissen. Ziel dieses, im Rahmen einer Kooperation mit der Robert Bosch GmbH durchgeführten Projekts, war die Entwicklung einer Entwurfsumgebung für Fertigungsprozesse der Silizium-Mikrotechnik. Kernkomponente der, als Client-Server Anwendung konzipierten Entwurfsumgebung, war ein objektorientiertes Konzept zur Datenhaltung von allen für den fertigungsnahen Entwurf erforderlichen Technologiedaten, wie z. B. Materialien, Prozessschritte und Entwurfsregeln (Popp 2005). Neben der reinen Datenhaltung wurden außerdem verschiedene Ansätze für Entwurfsunterstützung im fertigungsnahen Bereich untersucht und erste Prototypen solcher Entwurfswerkzeuge in die Umgebung integriert (Wagener 2005). Parallel dazu wurde in Schumer (2004) untersucht, inwiefern kleinen und mittleren Unternehmen (KMU) der Markteinstieg durch das Anbieten von Webservices erleichtert werden kann. Die Grundidee bestand darin einzelne Aufgaben komplexer Entwurfsumgebungen, wie z. B. die Entwurfsregelprüfung, als modularisierte Dienste über das Internet anzubieten. Das sollte einerseits einen modularen, speziell an die konkrete Entwurfsaufgabe angepassten *Design-Flow* ermöglichen und andererseits die für KMU nicht unerheblichen Lizenzkosten für Entwurfssoftware mit Hilfe eines *pay-per-use*-Modells reduzieren.

Die im Rahmen von *PRINCE* begonnenen Forschungsaktivitäten wurden im Nachfolgeprojekt *PROMENADE (PROcess ManageMENT And DEsign System for Microsystem Technologies)* fortgeführt. Während bei *PRINCE* der Schwerpunkt noch auf der Verwaltung von Prozessdaten und auf Konzeptstudien für darauf aufbauende Entwurfswerkzeuge lag, sollte in *PROMENADE* dieser Ansatz zu einem vollständigen Technologiemanagementsystem für den für den wissensbasierten Entwurf anwendungsspezifischer Fertigungsprozessen erweitert werden. Die Ergebnisse dieses Projekts werden in Kapitel 4 dieser Arbeit ausführlich vorgestellt.

Im unmittelbaren Kontext des *PROMENADE-Projekts* entstand mit Ortloff (2006) ein Produktentwicklungskonzept, das speziell auf die Anforderungen von KMU zugeschnitten ist, die MEMS-IP-Module in Verbindung mit der dazugehörigen Fertigungstechnologie entwickeln – ohne dabei über eigene Fertigungseinrichtungen zu

¹PRocess INformation Management CEnter

verfügen. Dieses Produktentwicklungskonzept führte zu dem Kooperationsprojekt *CORONA*, das sich mit den speziellen Anforderungen von unternehmensübergreifenden Produktentwicklungskooperationen in der Mikrosystemtechnik befasste. Neben einer umfassenden und flexibel anpassbaren Produktentwicklungsmethodik (Ortloff et al. 2011) wurden im Rahmen dieses Projekts auch mehrere Softwarekomponenten entwickelt, um bisher nur schwach unterstützte Schnittstellen zwischen den Entwurfsbereichen abzudecken. Dazu gehört insbesondere auch das in Kapitel 5 dieser Arbeit vorgestellte visuelle Konzept zur Synthese anwendungsspezifischer Fertigungsprozess auf Basis von Querschnittszeichnungen.

Aufbau der Arbeit

Das Kapitel *Mikrosystemtechnik* dient als Einführung in die für diese Arbeit relevanten Aspekte der Mikrosystemtechnik. Der Schwerpunkt liegt dabei vor allem auf der Fertigungstechnologie und dem damit in Verbindung stehenden fertigungsnahen Entwurf. Dabei wird an vielen Stellen deutlich, dass der Entwurfserfolg maßgeblich von der Verfügbarkeit von Informationen über technologische Zusammenhänge und der Expertise der am Entwurf beteiligten Entwickler abhängt.

In Kapitel 3 wird dieser Bezug zwischen Entwurfserfolg und Technologiewissen konkretisiert. Neben einer Kategorisierung des für den Mikrosystementwurf erforderlichen Wissens werden in diesem Kapitel insbesondere Konzepte zur Verwaltung und Erweiterung von Technologiewissen vorgestellt. Diese Konzepte bilden die Grundlage des anschließend in Kapitel 4 vorgestellten Technologiemanagementsystems, das Datenmanagement, Wissensmanagement und Entwurfswerkzeuge für den fertigungsnahen Mikrosystementwurf miteinander verbindet.

In Kapitel 5 wird, aufbauend auf den Inhalten der vorhergehenden Kapitel, ein neuer softwaregestützter Ansatz vorgestellt, um Systementwurf und Fertigungstechnologie miteinander zu kombinieren. Der im Rahmen des Projekts *CORONA* entwickelte Ansatz zielt insbesondere auf einen Einsatz im Umfeld von *Fabless/Foundry*-Geschäftsmodellen, bei denen die anwendungsspezifische Auswahl und Anpassung von Fertigungsprozessen der Silizium-Mikrotechnik im Vordergrund steht.

2 Mikrosystemtechnik

2.1 Produkte und Geschäftsmodelle

Die Mikrosystemtechnik (MST) ist zwar ein vergleichsweise junges Fachgebiet, wird in den Medien aber bereits oft als „Schlüsseltechnologie des 21. Jahrhunderts“ (Schraft u. Dorner 2003) bezeichnet. In der Tat handelt es sich bei der Mikrosystemtechnik um ein Fachgebiet, das geeignet ist, völlig neue Anwendungsfelder zu erschließen. Beschleunigungssensoren, MEMS-Mikrofone, Mikrospiegel, Mikroprojektoren und andere Produkte der Mikrosystemtechnik sind mittlerweile fester Bestandteil in zahlreichen Alltagsgegenständen und stellen die Kernfunktionalität für viele innovative Anwendungen, die bis vor wenigen Jahren noch unmöglich erschienen: Die serienmäßige Ausstattung von Fahrzeugen mit ESP¹ oder Airbags wäre ohne in Mikrotechnik gefertigte Beschleunigungs- und Drehratensensoren kaum vorstellbar. Aber auch vergleichsweise preisgünstige Produkte aus dem Bereich der Consumer-Elektronik, wie Mobiltelefone und Spielkonsolen profitieren mittlerweile von diesen Bauteilen.

Bei der Bezeichnung „Mikrosystemtechnik“ handelt es sich um eine Komposition aus **Mikro**, **System** und **Technik**. Schon der erste Namensbestandteil „**Mikro**“ steht für das wohl charakteristischste Merkmal der MST: die geringen Abmessungen der Bauteile von meist nur wenigen Mikrometern. Der Entwurf und die Herstellung solcher Mikrostrukturen ist eine besondere Herausforderung, da es nicht ausreicht einfach makroskopische Systeme, wie z. B. einen Verbrennungsmotor, zu miniaturisieren. Grund dafür ist, dass im Mikrobereich andere Effekte und Wirkprinzipien das Systemverhalten bestimmen. Außerdem kommen Werkstoffe, Herstellungsverfahren und Bauteilgeometrien zum Einsatz, die im makroskopischen Bereich keine oder nur eine sehr geringe Rolle spielen. Paradebeispiel für einen Werkstoff der Mikrosystemtechnik ist einkristallines Silizium. Silizium spielt in der klassischen Mechanik als Werkstoff nur eine untergeordnete Rolle. Es ist aufwendig herzustellen, gilt als spröde und ist mit klassischen Verfahren, wie Bohren oder Fräsen nicht zu bearbeiten. Anders in der Mikromechanik: „Elastizitätsmodul, Bruchfestigkeit und Härte von Silizium sind vergleichbar mit denen von Stahl“ (Mescheder 2000;

¹Elektronisches Stabilitätsprogramm

Petersen 1982) und es stehen die etablierten Bearbeitungsverfahren der Mikroelektronik zu Verfügung. **System** weist auf den Systemcharakter der Produkte hin. Ein System besteht aus mehreren, interagierenden Komponenten mit unterschiedlichen Aufgaben, wie z. B. Sensoren, Aktoren und Recheneinheiten. In einem Mikrosystem werden daher Komponenten aus den Teildisziplinen Mikroelektronik, Mikromechanik, Mikrooptik und Mikrofluidik kombiniert und auf kleinstem Raum integriert. Besondere wirtschaftliche Bedeutung hat die Kombination aus mikroelektronischen und mikromechanischen Komponenten erlangt. Im internationalen Sprachgebrauch wird daher meist der Begriff *MEMS (Micro-Electro-Mechanical-System)* synonym für Mikrosysteme jeglicher Ausprägung verwendet. **Technik** als dritter Namensbestandteil sagt aus, dass es sich um ein Fachgebiet handelt, in dem reproduzierbare Verfahren und Methoden zur Problemlösung eingesetzt werden. Die Mikrosystemtechnik nutzt dazu teilweise Techniken anderer Disziplinen, wie z. B. der Mikroelektronik oder der Feinwerktechnik und kombiniert diese zu oft sehr eigenständigen Spezialtechniken. Ein gutes Beispiel hierfür ist die *LIGA*-Technik, die optische **L**ithografie, elektrochemische **G**alvanik und mechanische **A**bformung zu einer gemeinsamen Fertigungstechnik kombiniert (Brück et al. 2001).

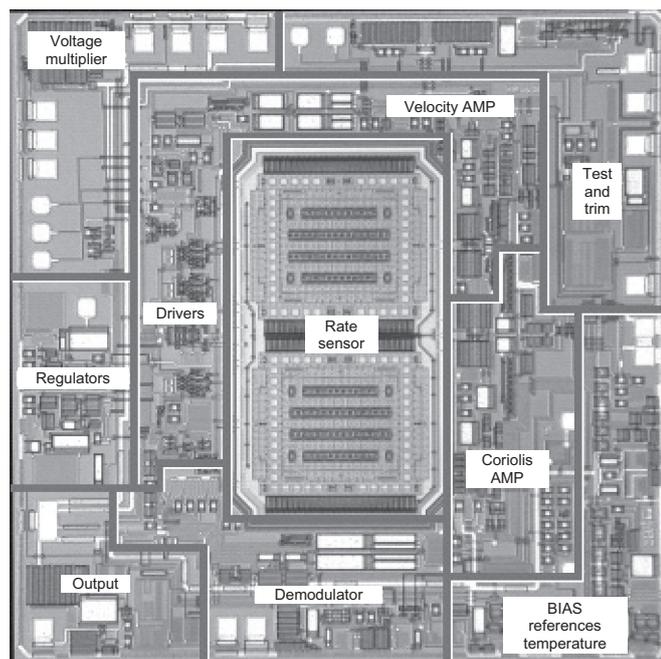


Abbildung 2.1: Integriertes ADXRS Gyroskop von Analog Devices aus Analog Devices Inc. u. Zumbahlen (2008) (mit freundlicher Genehmigung von Elsevier und Analog Devices Inc.)

Diese Arbeit beschäftigt sich in erster Linie mit dem Teilbereich der Mikrosystemtechnik, der sich auf aus der Mikroelektronik entlehnte Entwurfstechniken und Herstellungsverfahren stützt und im Folgenden als *Silizium-Mikrotechnik* bezeichnet wird. Die Silizium-Mikrotechnik ist sowohl wirtschaftlich als auch technisch besonders interessant, da sie neben hoher Präzision und kostengünstiger Massenfertigung insbesondere die direkte Integration elektronischer Baugruppen ermöglicht. Ein Beispiel für ein solches Mikrosystem ist der in Abbildung 2.1 abgebildete ADXRS Drehratensensor, bei dem mikromechanische Sensorelemente und elektronische Signalverarbeitung auf einem Chip integriert sind (Analog Devices Inc. u. Zumbahlen 2008, S. 207-213).

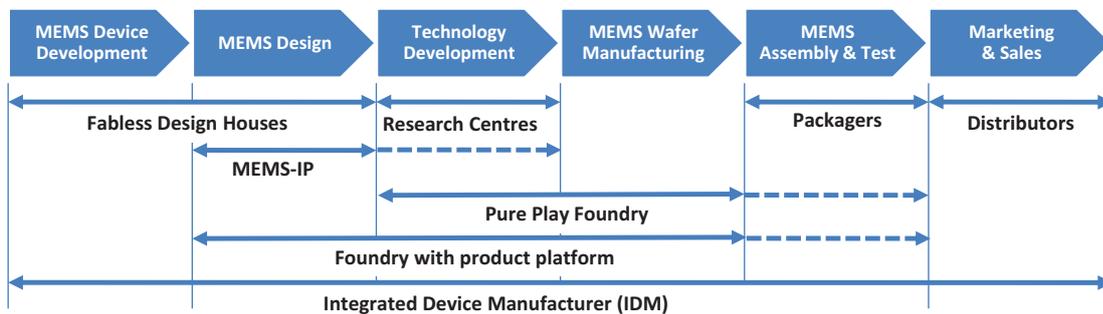


Abbildung 2.2: Geschäftsmodelle in der Mikrosystemtechnik

Wie eingangs bereits erwähnt, ist in den letzten Jahren eine zunehmende Verlagerung des Anwendungsschwerpunkts von der Automobiltechnik in den Bereich der Consumer-Elektronik festzustellen (Yole Développement 2010). Dies hat z.T. erhebliche Auswirkungen auf die Produktentwicklung: Die Vielfalt an Anwendungsgebieten und Technologien, gepaart mit immer kürzeren Produktzyklen erfordert eine effizientere Herangehensweise an den Mikrosystementwurf. Das Auftreten bereits aus der Mikroelektronik bekannter Geschäftsmodelle, wie dem *Fabless-Design-House* oder der *Pure-Play-Foundry*, ist ein deutlicher Hinweis darauf, dass der Trend in Richtung kooperativer und flexibler Produktentwicklungsstrategien geht.

Abbildung 2.2 zeigt eine Auswahl der Geschäftsmodelle, die entlang der Wertschöpfungskette entstanden sind. Dem klassischen Geschäftsmodell des *Integrated Device Manufacturer (IDM)*, das die gesamte Wertschöpfungskette beinhaltet, stehen zahlreiche Geschäftsmodelle gegenüber, die sich auf bestimmte Bereiche spezialisiert haben. Bereits genannt wurden das *Fabless-Design-House* mit seiner Spezialisierung auf den Systementwurf und die *Pure-Play-Foundry* mit ihrer Spe-

zialisierung auf die Fertigungstechnologie. Die durch das *MEMS-Law* gegebene Abhängigkeit des Systementwurfs von der Fertigungstechnologie hat aber auch Geschäftsmodelle hervorgebracht, die so in der Mikroelektronik nicht bekannt sind. Dabei handelt es sich z. B. um das in Ortloff (2006) untersuchte Geschäftsmodell des *MEMS-IP-Entwicklers*, das sauf die Entwicklung von Systemkomponenten mit dazugehöriger modularer Fertigungstechnologie spezialisiert ist. Ein relativ neues, in Yole Développement (2011) beschriebenes, Geschäftsmodell ist das der *Foundry mit Produktplattform*. Dabei handelt es sich um das Modell einer klassischen Mikroelektronik-*Foundry*, die passend zu ihren Mikroelektronik-Fertigungsprozessen eine Auswahl von *MEMS-IP*-Bausteinen, wie z. B. Druck- oder Beschleunigungssensoren anbietet.

2.2 Fertigung

Die große Vielfalt an Anwendungen in so unterschiedlichen Bereichen wie Automobiltechnik, Medizin und Unterhaltungselektronik, erfordert den Einsatz unterschiedlichster Materialien und Fertigungstechnologien. In vielen Fällen handelt es sich dabei um Modifikationen bereits bekannter Verfahren aus Mikroelektronik und Feinwerktechnik. Einige wie die bereits erwähnte *LIGA*-Technik wurden dagegen von Grund auf neu entwickelt. Bei dieser, bereits Anfangs der 80er Jahre am Forschungszentrum Karlsruhe entwickelten Fertigungstechnologie, werden mittels einer Kombination aus Röntgen-Lithografie und Galvanoformung Werkzeuge für Mikrospritzguss und Mikroprägeverfahren hergestellt (Becker et al. 1982).

Unter den zahlreichen Fertigungstechnologien der Mikrosystemtechnik sticht die Silizium-Mikrotechnik besonders hervor, die ihren Ursprung in der Mikroelektronik hat. Neben der naturgemäß guten Eignung dieser Technologie für die Herstellung elektronischer Schaltungen, die zudem auch in praktisch jedem Anwendungskontext zur Signalverarbeitung und Kommunikation benötigt werden, zeichnen sie sich vor allem durch folgende Vorteile aus:

- Die Verfahren der Silizium-Mikrotechnik werden bereits seit Jahrzehnten zur Herstellung integrierter Schaltungen eingesetzt. Maschinen, Prozesse und die dazugehörige Infrastruktur sind besonders weit entwickelt, erprobt und zuverlässig.
- Mikroelektronik Fertigungstechnik ist für die Massenproduktion konzipiert. Bei hohen Stückzahlen entsteht ein erheblicher Kostenvorteil gegenüber anderen Herstellungsverfahren – ein Vorteil, der auch maßgeblich für den Erfolg der Mikroelektronik verantwortlich war.

- Durch die technologische Weiterentwicklung in der Mikroelektronik werden ältere Produktionslinien oder gar ganze Fabriken obsolet. Nach den Maßstäben der Mikroelektronik veraltete Fertigungstechnik kann für die Fertigung von MST-Produkten weiterhin produktiv genutzt werden.
- Silizium als Hauptwerkstoff der Mikroelektronik verfügt über zahlreiche Eigenschaften, die ihn auch für Anwendungsgebiete außerhalb der Mikroelektronik interessant machen (Petersen 1982).

Die Silizium-Mikrotechnik basiert auf drei Grundtechniken, durch deren wiederholte Anwendung Mikrostrukturen auf einem Wafer oder Substrat genanntes Werkstück erzeugt werden:

- Schichterzeugung
- Strukturübertragung / Lithografie
- Schichtmodifikation

Basierend auf diesen drei Grundtechniken ist jeder Fertigungsprozess der Silizium-Mikrotechnik aufgebaut.

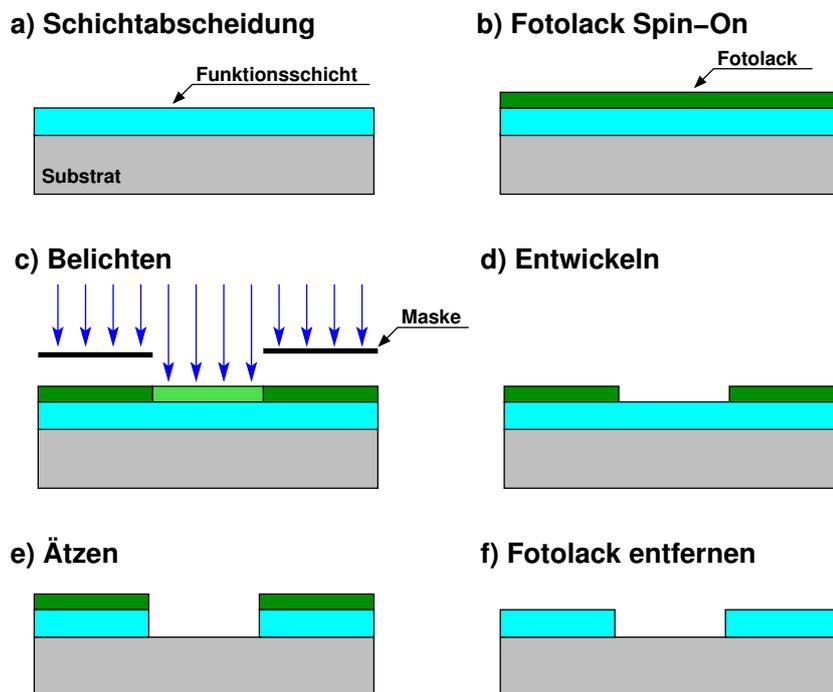


Abbildung 2.3: Grundtechniken der Silizium-Mikrotechnik

Abbildung 2.3 zeigt den prinzipiellen Ablauf eines solchen Fertigungsprozesses anhand einer Querschnittszeichnung: Zunächst wird mittels eines schicht erzeugenden Verfahrens eine neue Materialschicht an der Substratoberfläche erzeugt (a). Dies kann durch Einbringung neuer Materialien (z. B. Aufdampfen von Metall) oder Modifikation bereits vorhandener Materialien (z. B. Oxidation) erfolgen. Auf diese Schicht wird nun ein Fotolack aufgetragen (b), der durch eine Maske belichtet wird (c). Nach dem Entwickeln des Fotolacks (d) ist ein durch die Maske definierter Teilbereich der obersten Materialschicht ungeschützt und kann im nächsten Schritt durch ein schichtmodifizierendes Verfahren selektiv entfernt werden (e). Im letzten Schritt wird der verbliebene Fotolack entfernt und zurück bleibt eine strukturierte Materialschicht auf der Substratoberfläche (f).

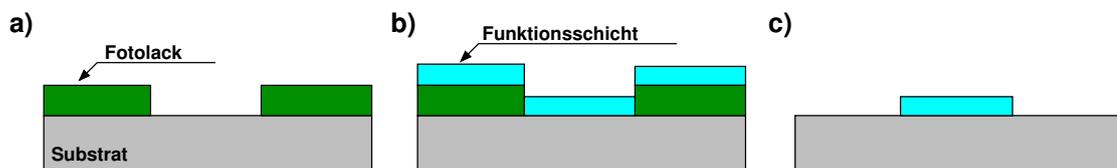


Abbildung 2.4: Strukturierung mittels *Lift-Off*-Technik

Ist z. B. kein geeignetes schichtmodifizierendes Verfahren zur selektiven Bearbeitung der Schicht verfügbar, kommt oft die in Abbildung 2.4 skizzierte *Lift-Off*-Technik zum Einsatz. Bei dieser Technik wird zuerst der Fotolack aufgetragen, belichtet und entwickelt (a). Erst im Anschluss wird die zu strukturierende Materialschicht erzeugt (b). Wird nun der Fotolack entfernt, verbleiben nur die Bereiche der Materialschicht, die nicht auf dem Fotolack liegen. Das überschüssige Material wird sozusagen abgehoben (engl. *lift-off*) (c).

Durch wiederholte Anwendung der drei Grundtechniken, die in genau dieser Form auch in der Mikroelektronik zum Einsatz kommen, können schichtweise komplexe Strukturen auf der Waferoberfläche erzeugt werden. Im Folgenden wird jede der drei Grundtechniken soweit vorgestellt, wie es für diese Arbeit relevant ist. Für weiterführende Informationen sei auf die einschlägige Fachliteratur verwiesen (z. B. (Madou 2002), (Mescheder 2000) und (Elwenspoek u. Jansen 1998)). Bestimmte Anwendungen benötigen Bauteile, die alleine mit den Grundtechniken nicht erzeugt werden können, dazu gehören z. B. Hebel, Membrane oder besonders tiefe schmale Gräben. In solchen Fällen kommen Spezialtechniken zum Einsatz von denen exemplarisch drei besonders verbreitete im Anschluss an die Grundtechniken vorgestellt werden. Im Kontext dieser Arbeit wird eine Auswahl von kombinierbaren Fertigungstechniken als Fertigungstechnologie und eine konkrete Abfolge dieser Techniken als Fertigungsprozess bezeichnet.

2.2.1 Schichterzeugung

Das Erzeugen neuer Schichten an der Substratoberfläche ist eine Grundtechnik aller aus der Mikroelektronik abgeleiteten Herstellungsverfahren. Dies kann wahlweise durch Aufbringung neuen Materials oder durch die chemische Veränderung von bereits vorhandenem Material erfolgen. Unabhängig von der Art der Schichterzeugung sind dabei die folgenden Kenngrößen relevant:

- Material
- Abscheiderate
- Prozesstemperatur
- minimale und maximale Schichtdicke

Das *Material*, aus dem die erzeugte Schicht besteht, ist wohl die offensichtlichste Kenngröße und bedarf keiner näheren Erläuterung. Die *Abscheiderate* beschreibt, wie die Schichtdicke in Abhängigkeit von der Zeit zunimmt. Sie ist damit ein Indikator für die Geschwindigkeit des schichterzeugenden Verfahrens und damit auch für den Zeitraum, dem der Wafer der *Prozesstemperatur* ausgesetzt ist. Ist die *Prozesstemperatur* zu hoch, können bereits vorhandene Schichten zerstört oder ungewollte chemische oder physikalische Prozesse in Gang gesetzt werden. Mit den wenigsten Verfahren lassen sich Schichten beliebiger Dicke erzeugen. Die *minimale und maximale Schichtdicke* ist daher ebenfalls eine wichtige Kenngröße der schichterzeugenden Verfahren. Im Folgenden werden exemplarisch einige schichterzeugende Verfahren unter Berücksichtigung dieser Kenngrößen vorgestellt:

CVD (Chemical Vapor Deposition): Bei CVD wird die neue Schicht mittels chemischer Reaktionen aus der Gasphase abgeschieden. CVD-Verfahren sind für eine Vielzahl an Materialien geeignet und es existieren zahlreiche Untervarianten mit sehr unterschiedlichen Prozesstemperaturen und Abscheideraten. Bei der *PECVD (Plasma Enhanced CVD)* wird z. B. ein Plasma eingesetzt um die Prozesstemperatur zu senken und bei *LPCVD (Low Pressure CVD)* wird der Druck in der Reaktionskammer gesenkt, was zwar die Abscheiderate reduziert aber dafür die Erzeugung besonders dünner und hochqualitativer Schichten ermöglicht.

Epitaxie: Die Epitaxie ist eine Sonderform der CVD mit der sich kristalline Schichten abscheiden lassen. Dabei wird die Kristallorientierung der Substratoberfläche genutzt. Das Verfahren ist daher auf eine eher geringe Auswahl an Materialien beschränkt und erfordert teilweise sehr hohe Prozesstemperaturen. Typische Werte für eine SiCl_4 Epitaxie sind z. B. Temperaturen im Bereich $900 - 1250^\circ\text{C}$ und Abscheideraten von $1 - 2\mu\text{m}/\text{min}$.

PVD (Physical Vapor Deposition): Bei der PVD erfolgt die Schichtabscheidung im Unterschied zu CVD nicht chemisch, sondern physikalisch. Typische PVD Verfahren sind z. B. Aufdampfen oder Sputtern. Beim Aufdampfen kondensiert das zuvor durch Erhitzen verdampfte Material an der Waferoberfläche. Beim Sputtern wird Material durch beschleunigte Ionen aus der Materialquelle, dem sogenannten *Target*, herausgeschlagen. Die Prozesstemperatur ist dabei deutlich geringer als beim Aufdampfen. Dafür ist die Abscheiderate aber auch so niedrig, dass Sputtern nur zur Erzeugung relativ dünner Schichten eingesetzt wird. PVD Verfahren werden vor allem zur Abscheidung von Metallen eingesetzt. Durch den Einsatz reaktiver Prozessgase lassen sich aber auch Oxide, Nitride und Carbide abscheiden.

Spin-on: Bei den *Spin-on*-Verfahren wird das Material in flüssiger Form auf ein rotierendes Substrat getropft oder gesprüht. Durch die Rotation verteilt sich das Material gleichmäßig auf der Oberfläche, wobei die Schichtdicke hauptsächlich von dem Material und der Rotationsgeschwindigkeit abhängt. Eine Abscheiderate kann daher bei diesem Verfahren nicht angegeben werden. Das Aufspleudern erfolgt zwar meist bei Raumtemperatur, einige Materialien benötigen aber im Anschluss noch eine Wärmebehandlung zum Aushärten (ca. 100 – 200°C). *Spin-on*-Verfahren werden hauptsächlich zum Auftragen von Polymeren (z. B. Fotolack, SU8) eingesetzt.

Electroplating: Beim Electroplating erfolgt die Schichterzeugung mittels Galvanik. Das Verfahren ist daher auf metallische Werkstoffe beschränkt und erfordert zudem ein leitfähiges Substratmaterial. Vorteilhaft sind die geringe Prozesstemperatur, die hohe Abscheiderate und die Fähigkeit zur Erzeugung besonders dicker Schichten.

Oxidation: Bei den Oxidationsverfahren wird die Oberfläche des Wafers oxidiert. Da nur in den seltensten Fällen die vorhandene Materialschicht vollständig oxidiert werden soll, entsteht eine zusätzliche Oxidschicht, die teilweise in die ursprüngliche Materialschicht hineinwächst.

Dotierung: Bei der Dotierung werden Fremdatome in das Substrat eingebracht, um gezielt dessen Eigenschaften zu beeinflussen. Die dotierten Bereiche können dabei als eigenständige Schicht betrachtet werden. Aufgrund der geringen Menge eingebrachter Atome ändert sich bei der Dotierung die Schichtdicke nur unwesentlich. Einige Dotierungs-Verfahren, wie z. B. die Ionenimplantation, neigen dazu die Kristallstruktur der ursprünglichen Schicht zu beschädigen. Um solche Schäden zu reparieren, kommen sogenannte *Annealing*-Verfahren zum Einsatz. Dabei wird der Wafer stark erhitzt und direkt danach kontrolliert abgekühlt.

2.2.2 Strukturübertragung

Bei der Schichtstrukturierung geht es darum, Strukturinformationen auf das Werkstück zu übertragen. Bei der klassischen Fotolithografie geschieht dies durch das Belichten einer fotoresistiven Schicht (Fotolack) durch eine Chrom-Quarz-Maske, die die Strukturinformationen in zweidimensionaler Form beinhaltet. Es existieren aber auch alternative Verfahren, bei denen die Struktur mit einem Stempel aufgedruckt oder mit Lasertechnik direkt geschrieben werden kann.

Die wichtigste Kenngrößen für die Strukturübertragung sind:

- Auflösungsvermögen bzw. minimum-feature-size
- Schärfentiefe

Das Auflösungsvermögen beschreibt die Mindestgröße der übertragbaren Strukturen und wird daher auch oft als *minimum-feature-size* bezeichnet. Die *Schärfentiefe* beschreibt die Ausdehnung des scharfen Bereichs eines abbildenden optischen Systems. Diese Kenngröße ist für die MST besonders interessant, da im Vergleich zur Mikroelektronik besonders große Höhenunterschiede auf der Waferoberfläche vorkommen können und je nach Prozess vergleichsweise dicke Fotolackschichten (z. B. SU8) belichtet werden müssen.

Bei der klassischen Fotolithografie wird zwischen den folgenden Verfahren unterschieden:

Kontaktbelichtung: Bei der Kontaktbelichtung wird die Maske direkt auf den Wafer gepresst. Dadurch können Auflösungsverluste durch Lichtbeugung weitgehend vermieden werden und auch die Schärfentiefe stellt kein Problem dar. Trotz der idealen Kenngrößen hat die Kontaktbelichtung gravierende Nachteile: Die Maske muss die gleiche Größe wie der zu belichtende Wafer haben. Da es sich um eine 1:1-Übertragung handelt, muss die Auflösung der Maskenstrukturen der tatsächlichen Strukturgröße auf dem Wafer entsprechen. Durch den direkten Kontakt zum Wafer kann die Maske verschmutzt oder beschädigt werden.

Proximitybelichtung: Die Proximitybelichtung vermeidet den direkten Kontakt mit dem Wafer, indem die Maske im Abstand von wenigen Mikrometern zur Waferoberfläche positioniert wird. Dadurch entfallen Probleme, die durch Verschmutzung oder Beschädigung der Maske entstehen. Abgesehen davon entsprechen Vor- und Nachteile der Kontaktbelichtung.

Projektionsbelichtung: Bei der Projektionsbelichtung wird die Maske über ein optisches System verkleinert auf den Wafer projiziert. Das hat insbesondere den Vorteil, dass die Masken in einer geringeren Auflösung hergestellt werden

können. Ein weiterer Vorteil ist, dass auch Schmutzpartikel auf der Maske weniger kritisch sind, da auch sie verkleinert abgebildet werden. Nachteil gegenüber der Kontakt- bzw. Proximitybelichtung ist vor allem die geringe Schärfentiefe. Bei größeren Höhenunterschieden auf der Waferoberfläche oder bei besonders dicken Fotolackschichten ist die Projektionsbelichtung daher problematisch.

Die Verfahren der Fotolithografie benötigen eine Maske und eine Lichtquelle. Bei besonders hohem Auflösungsvermögen oder bei sehr geringen Stückzahlen wird der technische bzw. finanzielle Aufwand für Maskenfertigung und Belichtungstechnik unverhältnismäßig hoch. Neben der Weiterentwicklung der Fotolithografie in Richtung *EUV-* und *Röntgenlithografie*, die beide noch nicht wirtschaftlich einsetzbar sind, wurden daher alternative Verfahren entwickelt, die die prinzipiellen Einschränkungen der Fotolithografie umgehen sollen:

Elektronenstrahlbelichtung: Bei der Elektronenstrahlbelichtung und bei der *Laser-Direktbelichtung* wird gänzlich auf eine Maske verzichtet. Die Strukturübertragung erfolgt im Direktschreibverfahren mittels eines gesteuerten Elektronen- bzw. Laserstrahls. Dadurch, dass alle Strukturen sequenziell belichtet werden, sinkt der Durchsatz im Vergleich zur Fotolithografie beträchtlich. Das Verfahren ist daher für die Massenproduktion ungeeignet und wird hauptsächlich für die Maskenproduktion bzw. bei geringen Stückzahlen eingesetzt. Das Auflösungsvermögen ist vergleichbar mit der Projektionsbelichtung.

Nano-Imprint-Lithografie: Bei der Nano-Imprint-Lithografie (NIL) (Chou et al. 1996) erfolgt die Strukturübertragung mittels einer Prägetechnik. Dabei wird ein auf die Verformungstemperatur erhitzter Stempel in eine Polymerschicht eingepreßt. Nach dem Abkühlen wird der Stempel entfernt und Polymerreste in den Zwischenräumen mit einem geeigneten Ätzverfahren entfernt. Das Verfahren konkurriert bei der erreichbaren Auflösung mit der EUV-Lithografie bei erheblich geringeren Kosten.

2.2.3 Schichtmodifikation

Als Schichtmodifikation werden in dieser Arbeit alle Verfahren bezeichnet, bei denen die geometrische Form bereits vorhandener Schichten durch Materialabtrag gezielt verändert wird. Verfahren, die die chemische Zusammensetzung einer Schicht verändern (z. B. Oxidation und Dotierung), stellen einen Sonderfall dar. Diese Verfahren erzeugen eine neue Schicht, indem sie bereits existierende Schichten modifizieren. Da bei beiden Verfahren aber die Schichterzeugung im Vordergrund steht, wurden sie bereits in Abschnitt 2.2.1 vorgestellt. In Kapitel 5 werden der

schichterzeugende und der schichtmodifizierende Anteil dieser Verfahren getrennt voneinander modelliert.

Die Beschränkung der Modifikation auf schichtabtragende Verfahren vereinfacht die Definition allgemeiner Kenngrößen. Im Wesentlichen sind bei der Schichtmodifikation die folgenden Kenngrößen relevant:

- *Abtragsrate*
- *Isotropie*
- *Selektivität*
- *maximales Aspektverhältnis*

Die *Abtragsrate* beschreibt die Geschwindigkeit, mit der ein Schichtmodifikationsverfahren Material von der Schichtoberfläche entfernt. Bei einigen Verfahren ist die *Abtragsrate* richtungsabhängig. Die Kenngröße *Isotropie* beschreibt diese Richtungsabhängigkeit: *Isotrope* Verfahren haben eine gleichmäßige *Abtragsrate* in allen Richtungen, bei *anisotropen* Verfahren existieren dagegen bestimmte Vorzugsrichtungen. Abbildung 2.5 zeigt, welche Auswirkungen das auf das Ätzprofil haben kann. Die Pfeile direkt oberhalb der drei aufgeführten Ätzprofile symbolisieren die Vorzugsrichtungen der Abtragsrate. Die *Selektivität* beschreibt das Verhältnis der *Abtragsrate* der Ziel-Schicht gegenüber anderen Schichten. Eine hohe *Selektivität* gegenüber einer anderen Materialschicht bedeutet, dass diese von dem Verfahren nur minimal modifiziert wird. Diese Kenngröße ist insbesondere bei der Auswahl und Dimensionierung von Maskierungs- oder Ätzstoppschichten wichtig. Das *Aspektverhältnis* einer Schichtmodifikation ist als das Verhältnis ihrer Tiefe zu ihrer Breite definiert. Sollen besonders tiefe und schmale Schichtmodifikationen durchgeführt werden, stoßen viele Verfahren an ihre Grenzen. Das *maximale Aspektverhältnis*, das mit einem bestimmten Modifikationsverfahren erreicht werden kann, ist daher ebenfalls eine wichtige Kenngröße.

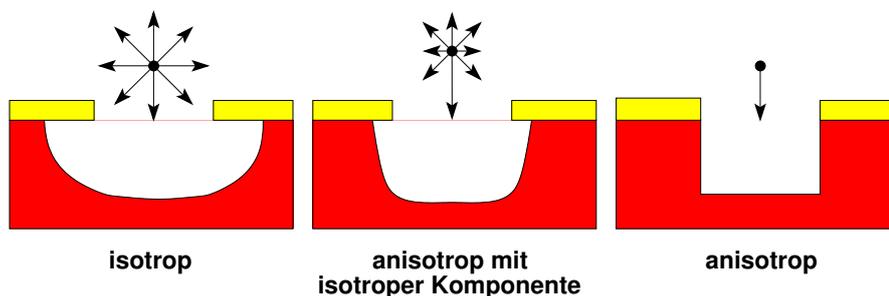


Abbildung 2.5: Ätzprofile bei unterschiedlicher Isotropie nach Madou (2002)

Die wohl bekannteste und vielseitigste Gruppe der schichtmodifizierenden Verfahren sind die Ätzverfahren. Bei den Ätzverfahren wird zwischen Nass- und Trockenätzen sowie zwischen chemischen und physikalischen Verfahren unterschieden. Beim Nassätzen kommen, wie der Begriff bereits andeutet, in erster Linie flüssige Ätzmittel zum Einsatz. Der Ätzmechanismus ist dabei vorwiegend chemisch. Der Hauptvorteil der nasschemischen Verfahren ist ihre meist hohe Abtragsrate, gute Selektivität und der meist geringe technische Aufwand. Von Nachteil ist dagegen ihre oft schlechte Kontrollierbarkeit, die vor allem auf Diffusions- und Konvektionseffekte in der Flüssigkeit zurückzuführen ist (Elwenspoek u. Jansen 1998).

Trockenätzverfahren arbeiten dagegen hauptsächlich mit gasförmigen Ätzmitteln. Der Abtrag erfolgt dabei, je nach Verfahren, entweder chemisch, durch reaktive Komponenten im gasförmigen Ätzmittel, oder physikalisch, durch Beschuss mit beschleunigten Ionen. Bei einigen Trockenätzverfahren, wie dem in Abschnitt 2.2.4 genauer beschriebenen *DRIE*, kommt auch eine Kombination beider Mechanismen zum Einsatz. Die im Vergleich zu den nasschemischen Verfahren gute Kontrollierbarkeit wird durch einen höheren technischen Aufwand bei teilweise geringerer Abtragungsgeschwindigkeit und – insbesondere bei den physikalischen Verfahren – geringer Selektivität erkauft.

Mechanismus	Anwendung	Ätzrate (Si)	Anmerkungen
nasschemisch (isotrop)	Kuppeln, Halbkugeln	$50\mu\text{m}/\text{min}$	schlecht kontrollierbar, unkompliziert
nasschemisch (anisotrop)	präzise Winkel, Düsen, Membrane	$1\mu\text{m}/\text{min}$ auf (100)-Ebene	gut kontrollierbar, schnell
trocken-chemisch	Entfernen von Resist, isotrope Strukturen	$0.1\text{-}6\mu\text{m}/\text{min}$	hohe Präzision ($< 0.1\mu\text{m}$)
trocken-physikalisch	Reinigung, Entfernen dünner Schichten	$300 \text{ \AA}/\text{min}$	geringe Selektivität, Beschädigung der Kristallstruktur
trocken-physikalisch-chemisch	präzise Strukturübertragung	$0.1\text{-}6\mu\text{m}/\text{min}$	wichtigste Trockenätztechnik

Tabelle 2.1: Ätzmechanismen im Vergleich nach Madou (2002)

Tabelle 2.1 zeigt eine Gegenüberstellung der verschiedenen Ätzmechanismen mit typischen Abtragungsgeschwindigkeiten und Anwendungen. Beispiele für physikalische Trockenätzverfahren sind *Sputterätzen (SE)* und *Ionenstrahlätzen (IBE)*. *Plasmaätzen (PE)* und *Barrel Etching* sind dagegen rein chemische Verfahren. Das

Reaktive-Ionenstrahlätzen (RIBE) arbeitet mit einer Kombination beider Mechanismen. Detaillierte Beschreibungen der zahlreichen Ätzverfahren finden sich z. B. in (Madou 2002) und (Elwenspoek u. Jansen 1998).

Eine Sonderrolle unter den schichtabtragenden Verfahren nimmt das *Chemisch-Mechanisches-Polieren (CMP)* ein. Beim *CMP* geht es im Gegensatz zu den anderen schichtmodifizierenden Verfahren nicht darum eine Schicht zu strukturieren oder vollständig zu entfernen, sondern um die Erzeugung einer möglichst ebenen Oberfläche. Dazu wird die gesamte Waferoberfläche gleichmäßig mit einem *Slurry* genannten Poliermittel bearbeitet, das durch eine Kombination aus chemischen und mechanischen Bestandteilen für den Materialabtrag sorgt.

2.2.4 Spezialtechniken

Die bei den Grundtechniken vorgestellten Verfahren stammen größtenteils aus der Mikroelektronik und sind daher auf die Fertigung elektronischer Bauteile ausgelegt. Schichtmodifikationen mit hohen Aspektverhältnissen oder gar bewegliche Strukturen, wie sie in der Mikromechanik benötigt werden, sind damit nicht oder nur sehr eingeschränkt herstellbar. Zur Herstellung solcher Strukturen existieren mehrere Spezialtechniken, von denen im Folgenden drei besonders verbreitete exemplarisch vorgestellt werden.

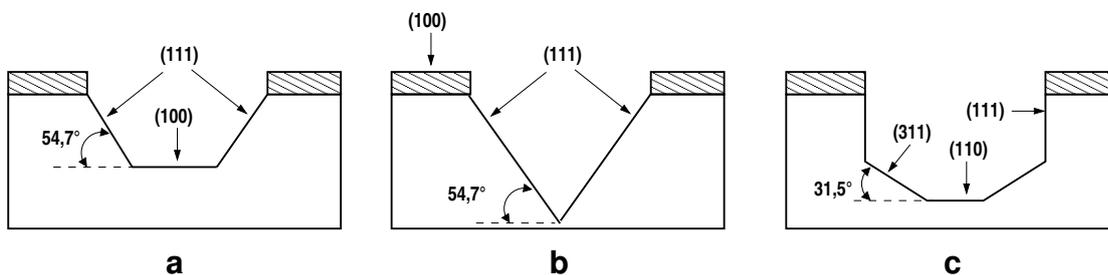


Abbildung 2.6: Durch Ätzen mit *KOH* erzielbare Querschnitte in kristallinem Silizium: a) (100)-Wafer bei vorzeitigem Abbruch des Ätzvorgangs, b) bei abgeschlossenem Ätzvorgang und c) (110)-Wafer (Mescheder 2000; Hölke u. Henderson 1999; Seidel et al. 1990)

Die erste dieser Spezialtechniken ist das anisotrope, nasschemische Ätzen von Silizium. Bei bestimmten Ätzmitteln ist die Abtragsrate in kristallinem Silizium abhängig von der Kristallrichtung. Beispiele für solche Ätzmittel sind *Kalilauge (KOH)*, *wässriges Ethylendiamin-Pyrocatechol (EDP)*, *Hydrazin* oder *Tetramethylammonium Hydroxid (TMAH)* (Elwenspoek u. Jansen 1998; Mescheder 2000). Dadurch

entsteht eine Art natürliche Ätzbarriere an der Kristallebene mit der geringsten Abtragsrate. Durch geschickte Wahl von Maskenlayout und Kristallausrichtung des Substrats können so zuverlässig komplexe geometrische Formen hergestellt werden. Abbildung 2.6 zeigt, wie sich die Kristallrichtung auf die Form des Querschnitts auswirkt. Bei einem (100)-Silizium-Wafer entstehen so Seitenwände mit einem Winkel von $54,7^\circ$ zur Waferoberfläche, während auf (110)-Wafern senkrechte Seitenwände entstehen. Da in Richtung der (311)-Ebene die Ätzrate geringer als in Richtung der (110)-Ebene ist, bildet sich eine Abstufung am Grund der Gräben auf (110)-Wafern (Hölke u. Henderson 1999).

Die hohe Abtragsrate und relativ gut kontrollierbare Anisotropie des Verfahrens machen es insbesondere für Anwendungen interessant bei denen besonders viel Material entfernt werden muss. Dies ist z. B. dann der Fall, wenn ein Wafer von der Rückseite aus geätzt wird, um besonders dünne und großflächige Membranen herzustellen. Als Ätzmittel kommen in der Praxis vor allem *KOH* und *TMAH* zum Einsatz, da sie im Gegensatz zu den anderen genannten Chemikalien sicherheitstechnisch vergleichsweise unbedenklich sind. *Hydrazin* und *EDP* sind z. B. beide hochgiftig, wobei Hydrazin zudem noch hochexplosiv und *EDP* stark krebserregend ist (Elwenspoek u. Jansen 1998). Das anisotrope, nasschemische Ätzen von Silizium wird ausführlich in Elwenspoek u. Jansen (1998) und Seidel et al. (1990) beschrieben.

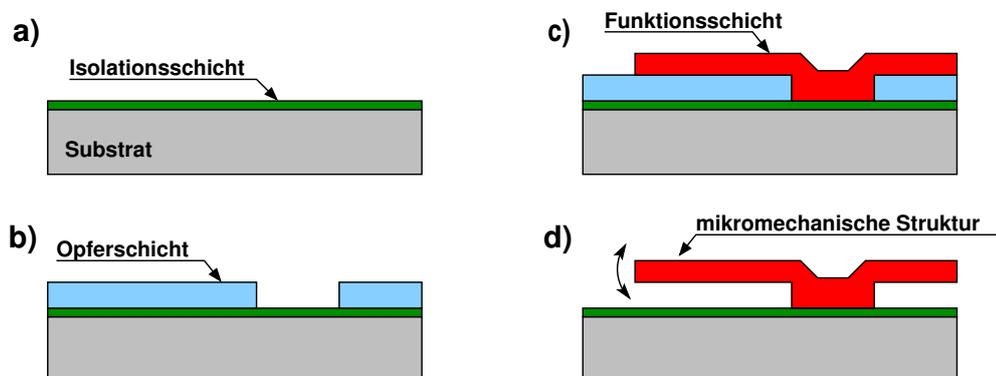


Abbildung 2.7: Herstellung einer mikromechanischen Struktur mit der Opferschichttechnik

Eine weitere Spezialtechnik, die insbesondere zur Herstellung beweglicher Strukturen eingesetzt wird, ist die sogenannte Opferschichttechnik. Bei dieser Technik werden bestimmte Schichten im Laufe des Fertigungsprozesses gezielt entfernt (geopfert). Die oberhalb der Opferschicht befindliche Schicht wird dadurch vom Substrat entkoppelt. Abbildung 2.7 skizziert die prinzipielle Vorgehensweise: Auf

dem Substrat wird zunächst eine Isolationsschicht aufgebracht (a). Die Isolationsschicht dient dem Schutz des Substrates vor späteren Ätzschritten und/oder als Haftschicht für das mikromechanische Bauteil. Im nächsten Schritt wird die Opferschicht aufgetragen und strukturiert (b). Wichtigste Eigenschaft der Opferschicht ist eine hohe Selektivität gegenüber der Isolationsschicht und der Funktionsschicht. Im dritten Schritt wird die Funktionsschicht aufgetragen und strukturiert (c). Im letzten Schritt, der auch als *Release-Etch* bezeichnet wird, wird die Opferschicht mit einem isotropen Ätzverfahren entfernt. Durch das Entfernen der Opferschicht wird die Funktionsschicht von der Substratoberfläche entkoppelt (engl. *release*) und es entsteht ein beweglicher Hebel. Auch zu diesem Verfahren existieren zahlreiche Varianten, von denen einige z. B. in Mescheder (2000) aufgeführt werden.

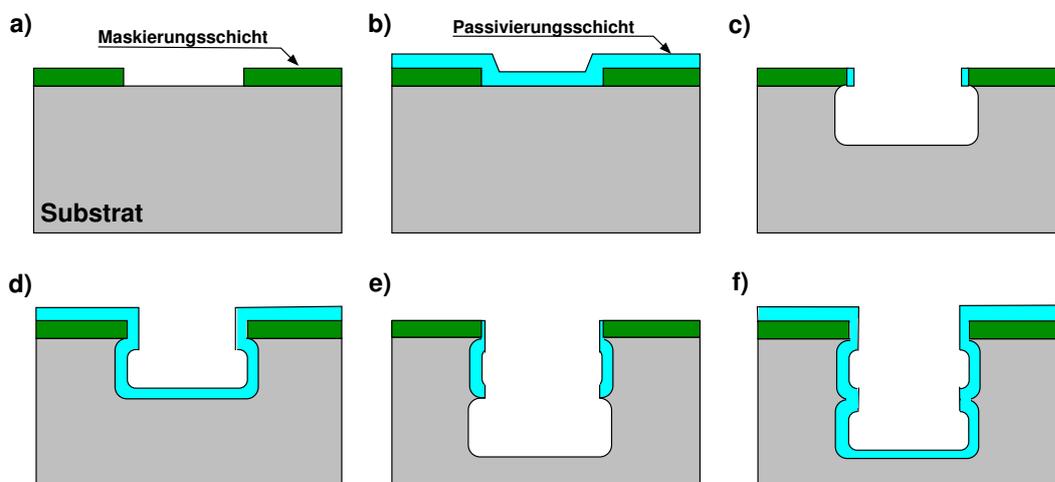


Abbildung 2.8: Deep Reactive Ion Etching (DRIE)

Die dritte Spezialtechnik ist das *DRIE* (*Deep Reactive Ion Etching*) oder auch einfach *Bosch-Prozess* genannte Verfahren, das entwickelt wurde, um schmale und tiefe Gräben mit vertikalen Seitenwänden herzustellen (Lärmer u. Schilp 1994). Das Verfahren besteht im Wesentlichen aus zwei alternierenden Einzelschritten, einem physikalisch-chemischen Ätzschritt und einem Passivierungsschritt. Abbildung 2.8 skizziert das Verfahren: Zuerst wird eine Maskierungsschicht (z. B. aus Aluminium) auf das Silizium Substrat aufgetragen und mit herkömmlichen Verfahren strukturiert (a). Der nächste Schritt erfolgt in einer Reaktionskammer mit dem Prozessgas Octafluorocyclobutan (C_4F_8). Unter den richtigen Prozessbedingungen (z. B. Druck, Temperatur) bildet sich eine teflonartige Passivierungsschicht auf der gesamten Waferoberfläche (b). Anschließend wird das C_4F_8 durch eine Mischung aus Argon (Ar) und Schwefelhexafluorid (SF_6) ersetzt und mittels eines Hochfrequenzplasmas ein Ätzvorgang gestartet, der sowohl eine physikalische als auch eine

chemische Komponente beinhaltet: Die durch das Plasma beschleunigten Ar Ionen treffen senkrecht auf die Waferoberfläche und sorgen für einen sehr langsamen Materialabtrag mit geringer Selektivität. Sobald die Passivierungsschicht durch diese physikalische Komponente zerstört ist, können die SF_6 -Radikale das nun ungeschützte Silizium-Substrat angreifen und mit hoher Geschwindigkeit isotrop abtragen (c). Durch die Isotropie dieser chemischen Komponente kommt es auch zu einer unerwünschten Unterätzung der Maskierungsschicht. Bevor die Unterätzung zu groß wird, wird der Ätzzvorgang durch Abschalten des Plasmas gestoppt und es wird wieder C_4F_8 zur erneuten Passivierung in die Reaktionskammer eingeleitet (d). Nach der Passivierung wird der Ätzzvorgang erneut gestartet, um nach dem bereits bekannten Muster eine Stufe tiefer zu ätzen. Dank der senkrechten Ätzrichtung (Anisotropie) der physikalischen Komponente werden die passivierten Seitenwände nur leicht angegriffen, sodass durch zyklisches Wiederholen des Passivierungs- und Ätzzvorgangs sehr tiefe Gräben hergestellt werden können.

2.3 Mikrosystementwurf

Die in Abschnitt 2.1 und 2.2 beschriebene Vielfalt an Einsatzgebieten, Fertigungstechniken und Systemkomponenten stellt hohe Anforderungen an den Mikrosystementwurf. Erschwerend kommt hinzu, dass in aller Regel Systemkomponenten aus unterschiedlichen Disziplinen miteinander kombiniert werden müssen. Besonders verbreitet ist die Kombination elektronischer und mechanischer Komponenten, es finden sich aber auch Anwendungen mit fluidischen, optischen oder biologischen Komponenten. Interdisziplinarität ist damit ein zentraler Aspekt des Mikrosystementwurfs.

Die offensichtlichen Gemeinsamkeiten zwischen Produkten und Fertigungstechniken der Silizium-Mikrotechnik und denen der Mikroelektronik lassen eine relativ einfache Adaptierbarkeit der Entwurfsmethoden vermuten. Dem gegenüber stehen die Ergebnisse des NSF-Workshops „Structured Methods for MEMS Design“ (Antonsson 1996). Nach denen, zwar zahlreiche Parallelen zwischen dem Entwurf in der Mikroelektronik und dem Mikrosystementwurf bestehen, einige wesentliche Unterschiede aber eine direkte Übernahme der Entwurfsmethodik verhindern. Die entscheidenden Punkte lassen sich folgendermaßen zusammenfassen:

- Die Mikroelektronik kommt mit einem sehr kleinen Fundus an Bauelementen aus. Im Wesentlichen handelt es sich dabei um Transistoren, Dioden, Widerstände, Kondensatoren und Verbindungsleitungen. Eine Technologie, die in der Lage ist diese wenigen Bauelemente parametrisiert zu fertigen, ist daher

(zumindest theoretisch) zur Herstellung jeder beliebigen elektronischen Schaltung geeignet. Die vielfältigen Anwendungsgebiete der Mikrosystemtechnik können aber auch optische, mechanische oder fluidische Bauteile erfordern. Selbst wenn es eine Grundbibliothek an Basisbauelementen für all diese Anwendungsgebiete gäbe, so wäre doch eine universelle Fertigungstechnologie aufgrund der Vielfalt an benötigten Materialien und Fertigungstechniken nur mit unverhältnismäßig hohem Aufwand realisierbar. Eine solche Technologieplattform, wie sie z. B. CMOS für die Mikroelektronik darstellt, ist nach van Heeren (2006) für die Mikrosystemtechnik bislang nicht in Sicht.

- Die Bauelemente der Mikroelektronik sind so konzipiert, dass sie alleine über ihre laterale Geometrie parametrisierbar sind. Die Leitfähigkeit einer Verbindungsleitung kann z. B. durch ihre Breite, die Kapazität eines Kondensators durch die Fläche der Kondensatorplatten und die Kennlinie eines MOS-Transistors durch Änderung der Weite und Länge des Gate-Bereichs angepasst werden. Da die laterale Struktur bei Lithografie-basierten Verfahren alleine durch das Maskenlayout bestimmt wird, können solche Anpassungen ohne eine Modifikation des Fertigungsprozesses erfolgen. In der Mikromechanik ist dagegen eine rein laterale Anpassung der Bauteilgeometrie nur in den wenigsten Fällen ausreichend. Eine Anpassung der Bauteilgeometrie in der dritten Dimension ist nur durch Modifikation des Fertigungsprozesses realisierbar. Die Modifikation des Fertigungsprozesses ist daher fester Bestandteil des Mikrosystementwurfs. Der *anwendungsspezifische Fertigungsprozess* ist dermaßen charakteristisch für die Mikrosystemtechnik, dass dieser Umstand gemeinhin auch als *MEMS-Law* („*One Product, one Process!*“) (Yole Développement 2009) bezeichnet wird.
- In der Mikroelektronik ermöglicht die Mead-Conway Abstraktion (Mead u. Conway 1980) eine strikte Trennung von Systementwurf und Fertigungstechnologie: Technologiebedingte Einschränkungen und Randbedingungen werden auf geometrische Entwurfsregeln für das Maskenlayout, sogenannte *Design-Rules*, abstrahiert. In der Mikrosystemtechnik ist eine solche Trennung aufgrund des *MEMS-Law* nicht umsetzbar, da für jede Anpassung des Fertigungsprozesses ein neuer Satz an Entwurfsregeln definiert werden müsste.

Anhand dieser drei Punkte wird deutlich, dass der *anwendungsspezifische Fertigungsprozess* das entscheidende Hindernis für eine direkte Übernahme der Entwurfsmethoden aus der Mikroelektronik darstellt.

2.3.1 Grundlegende Entwurfsmodelle

In Ehrfeld (2002) wird der Begriff „Entwurf“ folgendermaßen definiert:

„Unter einem *Entwurfsprozess* oder *Entwurf* versteht man die schrittweise Erstellung eines Satzes von Dokumenten, die, ausgehend von einer *Spezifikation* des zu entwerfenden Gegenstandes, eine geschlossene, korrekte und vollständige Beschreibung darstellen, die ausreicht, diesen Gegenstand in einer der Spezifikation genügenden Ausführung physisch zu fertigen.“ (Ehrfeld 2002, S. 4)

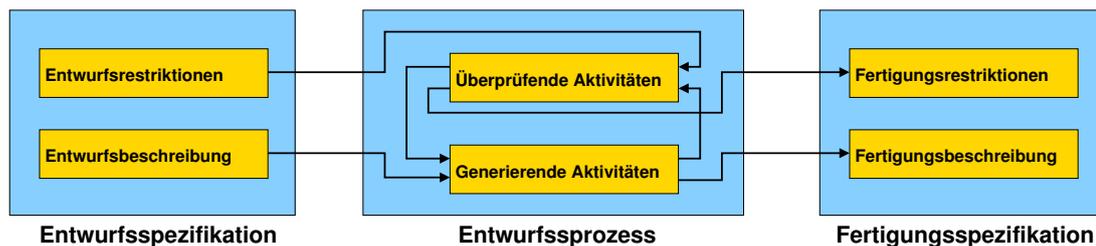


Abbildung 2.9: Kybernetisches Modell des Entwurfsprozesses nach Rammig (1989)

Nach dieser grundlegenden Definition erhält der Entwurf eine Entwurfsspezifikation als Eingabe und liefert eine Fertigungsspezifikation als Ausgabe. Dabei kann zwischen der Entwurfsbeschreibung, die das gewünschte Entwurfsergebnis spezifiziert, und den Entwurfsrestriktionen, die die Rahmenbedingungen festlegen, unterschieden werden. Die Fertigungsspezifikation besteht analog dazu aus einer Fertigungsbeschreibung, die die genauen Anweisungen zur Fertigung des Produkts enthält und Fertigungsrestriktionen, die die bei der Fertigung zulässigen Abweichungen festlegen. Ausgehend von der Unterteilung der Spezifikation in Beschreibung und Restriktionen definiert das in Amkreutz (1976) vorgestellte und in Rammig (1989) erweiterte *kybernetische Modell* zwei Klassen von Entwurfsaktivitäten:

- *Generierende Aktivitäten* dienen der schrittweisen Generierung der Entwurfsergebnisse.
- *Überprüfende Aktivitäten* stellen sicher, dass das generierte Ergebnis die Restriktionen einhält, und liefern gegebenenfalls Korrekturvorschläge.

Abbildung 2.9 verdeutlicht den Zusammenhang zwischen Entwurfsspezifikation, Entwurfsprozess und Fertigungsspezifikation: Die *generierenden Aktivitäten* erhalten eine Verhaltensbeschreibung und erzeugen daraus eine Fertigungsbeschreibung. Innerhalb des Entwurfsprozesses werden die Ergebnisse der generierenden Aktivitäten von den überprüfenden Aktivitäten auf Einhaltung der Entwurfsrestriktionen

geprüft. Gegebenenfalls entstehen dabei zusätzliche Fertigungsrestriktionen und Korrekturanweisungen an die generierenden Aktivitäten. Durch die Rückkopplung entsteht ein über die Restriktionen steuerbares kybernetisches System.

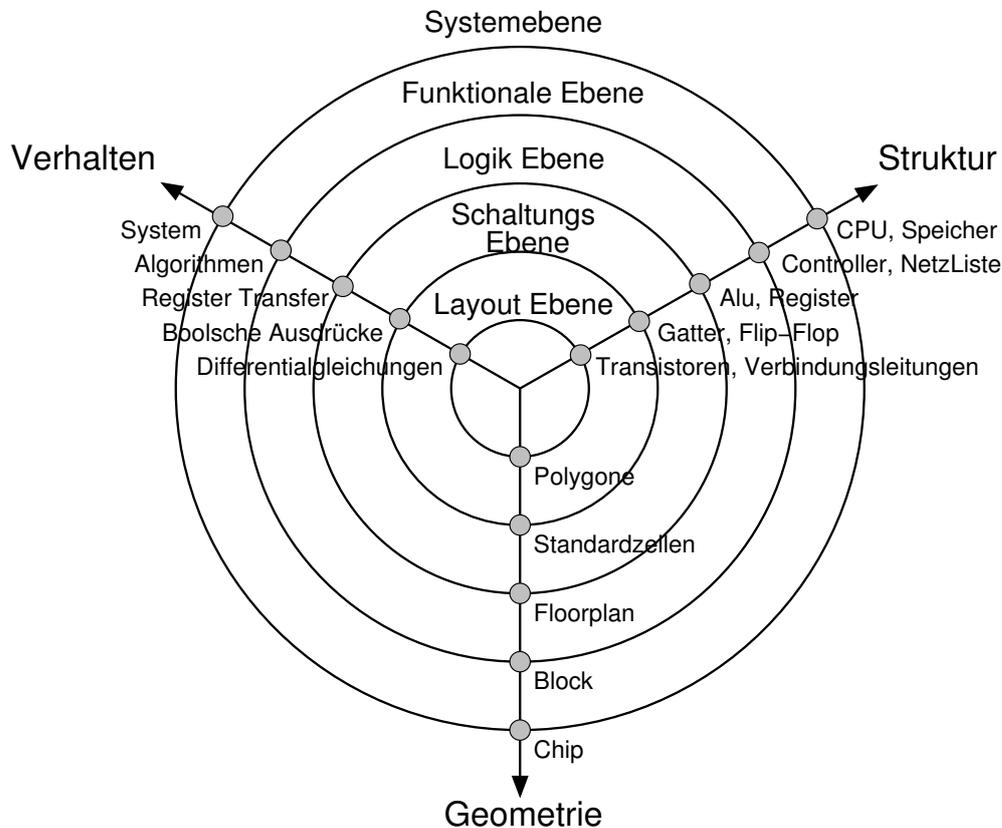


Abbildung 2.10: Y-Diagramm nach Gajski u. Kuhn (1983) und Walker u. Thomas (1985)

In der bisher beschriebenen Form erlaubt das Modell bereits eine grobe Kategorisierung der Entwurfsaktivitäten und ist zur Modellierung einfacher Entwurfsprozesse geeignet. Um die Komplexität des Entwurfsprozesses beherrschbar zu machen, kommen vor allem zwei Paradigmen zum Einsatz: *Abstraktion* und *Partitionierung*. Bei der *Partitionierung*, die auch als „Teile und herrsche“² Strategie bezeichnet wird, wird ein komplexer Entwurfsprozess in mehrere, weniger komplexe Teilprozesse aufgeteilt (partitioniert). Das Paradigma der *Abstraktion* dient dazu, den Informationsgehalt auf das zur Bewältigung des einzelnen Entwurfsprozesses notwendige Maß zu reduzieren. In frühen Entwurfsabschnitten geht es z. B. primär darum, das

²lat. *divide et impera*, engl. *divide and conquer*

Verhalten des Entwurfsgegenstandes nach außen zu definieren. Details zu einzelnen Bauteilen, Materialien oder Fertigungsschritten werden erst in späteren Entwurfsabschnitten relevant. Gerade bei komplexen Entwurfsaufgaben ist es daher üblich, den Entwurf in mehrere Entwurfsebenen mit unterschiedlichem Abstraktionsgrad zu unterteilen. Auf jeder Entwurfsebene findet ein separater Entwurfsprozess statt, dessen Ergebnisse an die jeweils benachbarte Ebene weitergereicht werden können.

In der Mikroelektronik hat sich dabei das Y-Diagramm von Gajski und Kuhn (Gajski u. Kuhn 1983), das später von Walker und Thomas (Walker u. Thomas 1985) erweitert wurde, durchgesetzt. Es handelt sich um ein detailliertes Entwurfsmodell, das neben fünf Abstraktionsebenen auch drei Sichten (Verhalten, Struktur, Geometrie) auf den Entwurf berücksichtigt. Seinen Namen erhält es durch die Y-förmige Darstellung dieser drei Sichten. Es impliziert einen *Top-Down* Entwurfsstil, bei dem das Diagramm spiralförmig von außen nach innen durchlaufen wird. Eine Anpassung des Y-Modells auf den Mikrosystementwurf erscheint aufgrund der engen Verwandtschaft der Silizium-Mikrotechnik zur Mikroelektronik zunächst sinnvoll und wurden nach Wagener (2005) in Bausells (1999) auch bereits vorgeschlagen. Wie Wagener in Wagener (2005) aber feststellt, geht das Y-Diagramm von einer strikten Trennung von Systementwurf und Fertigung aus. Für den Entwurf in der Mikrosystemtechnik ist es daher nur von eingeschränktem Nutzen.

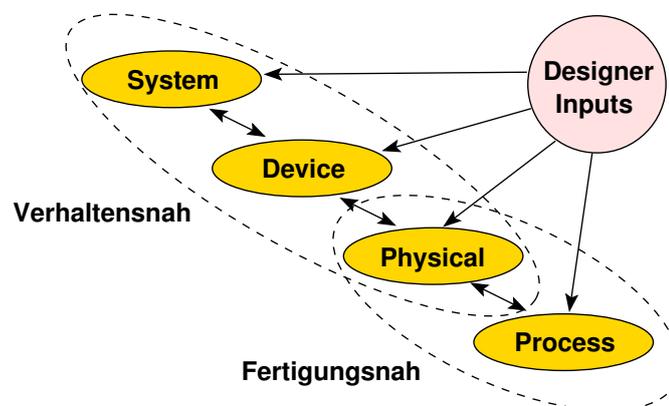


Abbildung 2.11: Das Ebenenmodell aus Senturia (2001) ergänzt um Einteilung in verhaltensnahen und fertigungsnahen Entwurf nach Wagener (2005)

Ein für den Mikrosystementwurf geeignetes Ebenenmodell, das diese Einschränkung nicht hat, wurde in Senturia (2001) vorgestellt. Das in Abbildung 2.11 dargestellte Modell verteilt die Entwurfsaufgabe auf insgesamt vier Entwurfsebenen:

Systemebene: Die Systemebene ist die oberste Abstraktionsebene und beschreibt das System in seiner Gesamtheit. Dies kann aus struktureller Sicht, z. B. in Form eines Blockschaltbildes oder aus Verhaltenssicht, z. B. in einer Programmiersprache geschehen.

Deviceebene: Auf der Deviceebene wird das Gesamtsystem in seine Komponenten (engl. *Devices*) unterteilt, die auf dieser Ebene z. B. durch Makromodelle (Gerlach u. Dötzel 1997; Fedder 2003) modelliert werden. Ein Schaltplan, der die einzelnen Devices miteinander verbindet, wäre eine typische Darstellungsform auf dieser Ebene.

Physische-Ebene: Auf dieser Ebene wird das System bereits anhand seines physischen Aufbaus und seiner Materialparameter beschrieben. Typische Darstellungsformen sind z. B. dreidimensionale Volumenmodelle oder eine Kombination aus zweidimensionalen Querschnitten und Aufsichten.

Prozessebene: Auf der Prozessebene erfolgt der Entwurf der Fertigungsanweisungen. Bei der Silizium-Mikrotechnik handelt es sich dabei um ein Prozessrezept mit den dazugehörigen Lithografiemasken.

Bei der Entwurfsplanung anhand eines Ebenenmodells wie dem Y-Diagramm oder dem Ebenenmodell von Senturia sind mehrere Entwurfsstile anwendbar. Die einfachsten Entwurfsstile sind *Top-Down* und *Bottom-Up*. Der *Top-Down* Entwurfstil startet auf der obersten Ebene mit einem Verhaltensmodell des Gesamtsystems und versucht dieses abstrakte Modell schrittweise zu partitionieren und zu konkretisieren. Ein Schritt, bei dem eine abstrakte in eine konkrete Systembeschreibung überführt wird, kann auch als *Synthese* bezeichnet. Ein *Bottom-Up* Entwurfstil startet dagegen auf einer niedrigen Abstraktionsebene und versucht durch Kombination und Abstraktion von Basiskomponenten ein der Spezifikation entsprechendes Gesamtsystem zu erstellen. Ein Schritt, der eine konkrete Entwurfsbeschreibung in eine abstraktere überführt, wird auch als *Analyse* bezeichnet.

Ein reiner *Bottom-Up* Entwurfstil ist bei der Produktentwicklung eher unüblich, da er sich naturgemäß eher an den technologischen Möglichkeiten als an den Systemanforderungen orientiert. In Fachgebieten mit einem besonders hohen Technologieanteil, wie z. B. in der Mikrosystemtechnik, kommt er nach Wagener (2005) dennoch gelegentlich bei der Entwicklung von Technologiedemonstratoren zum Einsatz. Aber auch ein reiner *Top-Down* Entwurfstil stellt keine Universallösung dar, da eventuell vorhandene Freiheitsgrade der unteren Entwurfsebenen nicht ausgenutzt werden können. In der Entwurfspraxis herrschen daher die in Abbildung 2.12 dargestellten Mischformen vor. Bei einem *Meet-in-the-Middle* Ansatz könnte unter Ausnutzung aller technologischen Freiheitsgrade eine Bibliothek von Basisbauteilen (z. B. Standardzellen in der Mikroelektronik) *Bottom-Up* entwickelt werden, auf die dann beim *Top-Down*-Entwurf zugegriffen werden könnte.

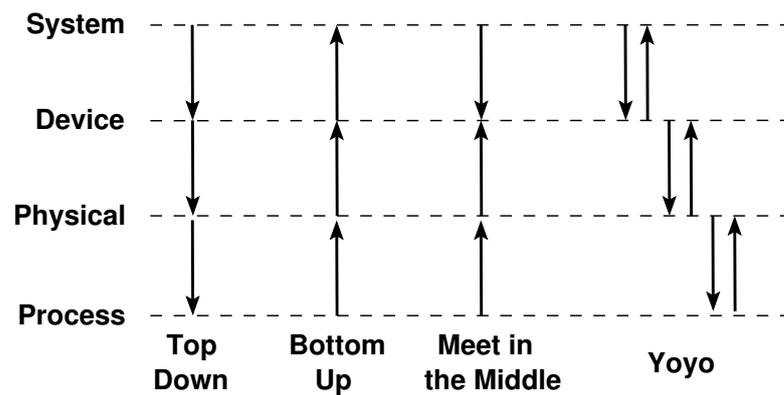


Abbildung 2.12: Entwurfsstile im Vergleich

Ein weiterer Ansatz besteht darin, die Synthese- und Analyseschritte wie in Abbildung 2.9 zur wechselseitigen Kontrolle der Entwurfsergebnisse einzusetzen. In Rammig (1989) werden diese dazu genutzt, um das kybernetische Modell auf den Mehrebenenentwurf zu übertragen. Nach jedem Syntheseschritt wird ein Analyseschritt durchgeführt, um das Entwurfsergebnis mit dem Ausgangsmodell auf der höheren Ebene zu vergleichen. Im Unterschied zu einem reinen *Top-Down* Entwurf bewegt sich der Aktivitätsfluss dabei zunächst wieder eine Ebene zurück. Aus diesem Grund wird ein solcher Entwurfsstil auch als *Yoyo*-Entwurfsstil (Rammig 1989) bezeichnet.

Das Ebenenmodell von Senturia wurde in Wagener (2005), wie in Abbildung 2.11 dargestellt, in einen verhaltensnahen und einen fertigungsnahen Bereich unterteilt. Der verhaltensnahe Bereich beinhaltet die oberen drei Ebenen, die sich primär mit dem Systementwurf beschäftigen. Der fertigungsnaher Bereich beinhaltet die beiden unteren Ebenen, die die fertigungstechnischen Aspekte des Entwurfs abbilden. Damit kann die physische Ebene als Schnittstelle zwischen fertigungsnahem und verhaltensnahem Entwurf angesehen werden. In den folgenden Abschnitten werden verhaltensnaher und fertigungsnaher Mikrosystementwurf zunächst getrennt betrachtet. Anschließend wird mit dem Brezelmodell ein Modell vorgestellt, das eine Verzahnung von verhaltensnahem und fertigungsnahem Entwurf modelliert.

2.3.2 Der verhaltensnahe Entwurf

Der *verhaltensnahe Entwurf* geht von einer abstrakten Modellierung des Systemverhaltens aus, die im Lauf des Entwurfs schrittweise konkretisiert wird und meist

mit einem physischen Modell des Mikrosystems endet. Es handelt sich daher um einen klassischen *Top-Down* Ansatz. Fertigungsaspekte spielen in diesem Zusammenhang nur am Rande eine Rolle. Durch die Fertigungstechnologie bestehende Restriktionen sollen, wie in der Mikroelektronik, über spezielle *Process-Design-Kits (PDK)* berücksichtigt werden.

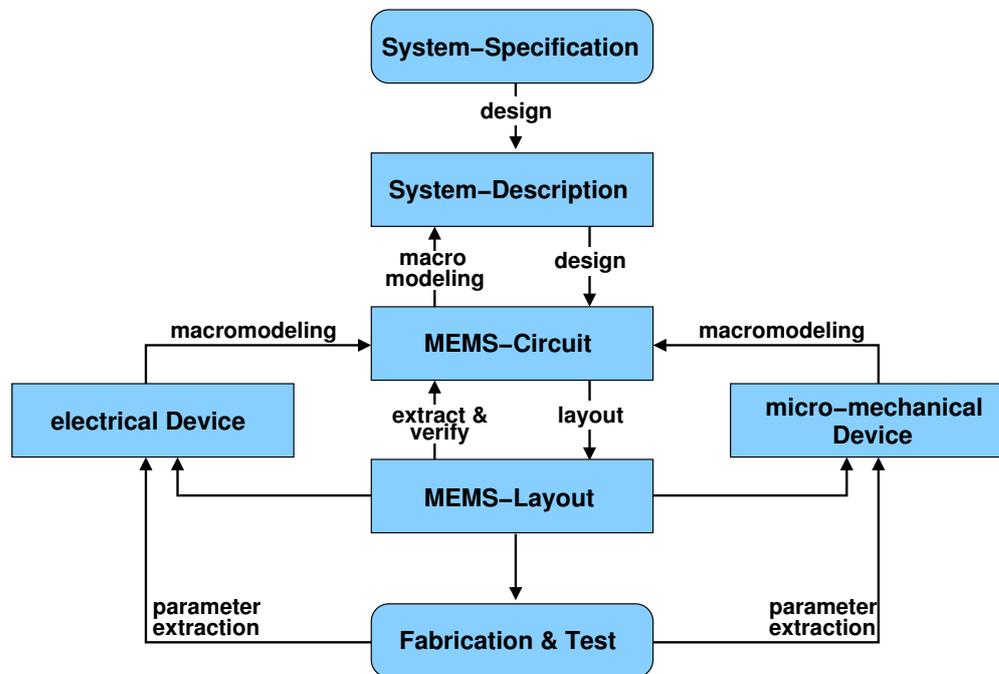


Abbildung 2.13: Strukturierter, verhaltensnaher Entwurf für MEMS nach Fedder (1999)

Nach Wagener (2005) spielt in der Fachliteratur „der verhaltensnahe Entwurf und seine Unterstützung eine viel größere Rolle als der fertigungsnahe Entwurf“. Die dort vorgestellten Entwurfsansätze beschäftigen sich dabei primär mit der Integration unterschiedlicher Wirkprinzipien und Verhaltensbeschreibungen. Abbildung 2.13 zeigt die in Fedder (1999) vorgestellte strukturierte Entwurfsstrategie, bei der elektronische und mechanische Komponenten in Form von Makromodellen in einer gemeinsamen, schaltplanähnlichen Systembeschreibung verknüpft werden. Durch den gemeinsamen Schaltplan soll die Simulation von Systemen mit Komponenten aus unterschiedlichen Bereichen ermöglicht werden. Die Makromodelle, die z. B. Hebel, Balken, Membrane oder elektrische Schaltungen repräsentieren, enthalten dabei nicht nur Informationen über das Verhalten der Komponenten, sondern auch über deren technische Realisierung, z. B. in Form von parametrisierbaren 3D-Modellen und Lithografiemasken. Mithilfe einer solchen Bibliothek aus Makromodellen ist

die Top-Down-Synthese von Mikrosystemen von der Verhaltensbeschreibung bis hin zu Lithografiemasken möglich.

Mit *CoventorWare* existiert eine kommerziell verfügbare Entwicklungsumgebung, die einen solchen Ansatz erfolgreich implementiert (Coventor Inc. a). Das neue *MEMS+* ermöglicht zudem einen verhaltensnahen Entwurf direkt auf der Ebene des physischen Modells (Coventor Inc. b). Bei diesem Ansatz kann der Systementwickler seinen Entwurf auf Basis einer Bibliothek aus parametrisierbaren 3D-Modellen zusammenstellen. Jedes 3D-Modell ist einem Verhaltensmodell und einem Modell für das Maskenlayout verknüpft. Aus einem damit erstellten physischen Modell können daher sowohl ein Schaltplan für die Verhaltenssimulation als auch ein Maskenlayout für die Fertigung generiert werden (Schröpfer et al. 2010).

Der verhaltensnahe Entwurf wird vollständig abgedeckt und ist – entsprechende Komponentenbibliotheken vorausgesetzt – auch ohne detaillierte Kenntnis der Fertigungstechnologie durchführbar. Soll allerdings eine neue Fertigungstechnologie eingesetzt werden, müssen die Makromodelle der Bibliothek auf die neue Technologie angepasst werden. Abhängig von der Art der Modellierung, ist dies evtl. schon bei kleineren Modifikationen des Fertigungsprozesses notwendig (Schröpfer et al. 2010). Der dafür erforderliche Charakterisierungsaufwand lohnt sich nur bei möglichst universell einsetzbaren Fertigungsprozessen und auch dort nur für Systemkomponenten, bei denen eine Wiederverwendung wahrscheinlich ist. Für den Entwurf von Mikrosystemen mit neuartigen Komponenten und dem damit verbundenen Entwurf von anwendungsspezifischen Fertigungsprozessen ist dieser Ansatz nach Wagener (2005) daher weniger geeignet.

2.3.3 Der fertigungsnahe Entwurf

Im Unterschied zum verhaltensnahen Entwurf beschäftigt sich der fertigungsnahe Entwurf in der Mikrosystemtechnik primär mit den Restriktionen der Fertigungstechnologie. Detaillierte Fertigungsanweisungen in Form von konkreten Prozessrezepten und Lithografiemasken sind das Ergebnis des fertigungsnahen Entwurfs.

In den allermeisten Ingenieurdisziplinen kann davon ausgegangen werden, dass der fertigungsnahe Entwurf erst im Anschluss an den verhaltensnahen Entwurf durchgeführt wird. Eine von Wagener durchgeführte Analyse der in der Industrie vorherrschenden Entwurfspraxis hat allerdings ergeben, dass der fertigungsnahe Entwurf „in der Mikrosystemtechnik das dominante Entwurfsvorgehen“ (Wagener 2005, S. 63) ist. Nicht selten findet aufgrund von Einschränkungen der Fertigungstechnologie ein vollständiger Neuentwurf der funktionalen Baugruppen statt. Der

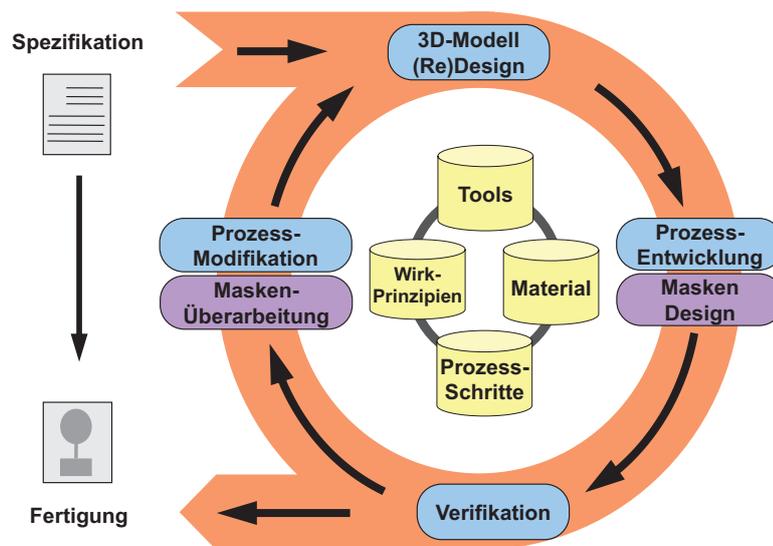


Abbildung 2.14: Das erweiterte Kreismodell nach Hahn et al. (2003)

vorherrschende Entwurfsstil beim fertigungsnahen Entwurf ist daher eher *Bottom-Up* als *Top-Down* einzustufen.

Der industrietypische Ablauf des fertigungsnahen Entwurfs wurde in Wagener (2005) in Form des *erweiterten*³ *Kreismodells* (Abbildung 2.14) zusammengefasst. Das *erweiterte Kreismodell* sieht dabei explizit den nebenläufigen Entwurf von Maskenlayout und Fertigungsprozess vor. Ein zentraler Punkt ist die Voraussetzung einer Wissensbasis über Prozessschritte, Materialien, Wirkprinzipien und Werkzeugen. Diese Wissensbasis stellt die Grundlage aller Entwurfsaktivitäten im fertigungsnahen Bereich dar.

Ausgangspunkt des fertigungsnahen Entwurfs nach dem Kreismodell ist ein physisches Modell des Mikrosystems. Dieses Modell beschreibt den physischen Aufbau des Mikrosystems anhand von Bauteilgeometrien und Materialeigenschaften. Typische Repräsentationsformen sind nach Wagener (2005) wahlweise dreidimensionale Volumenmodelle oder ausgewählte Querschnittszeichnungen und Aufsichten. Wie bereits in Abschnitt 2.3.1 dargelegt, stellt es die Schnittstelle zwischen verhaltensnahem und fertigungsnahem Entwurf dar. Im zweiten Schritt werden passend zu dem physischen Modell Fertigungsanweisungen und Lithografiemasken entworfen. Bezogen auf das kybernetische Modell handelt es sich hierbei um die generierenden Aktivitäten des fertigungsnahen Entwurfs. Aufgrund zahlreicher, wechselseitiger

³Vorläufer dieses Modells wurden erstmals in (Brück 1996; Hahn 1998) vorgestellt.

Abhängigkeiten zwischen Prozessschritten und Lithografiemasken ist diese Aufgabe bereits ausgesprochen komplex. Änderungen an einem Ätzverfahren können z. B. Auswirkungen auf die Restriktionen für das Maskenlayout haben, die das Unterätzen von Strukturen kompensieren sollen. Auf die generierenden Aktivitäten folgen die im Kreismodell als *Verifikation* bezeichneten überprüfenden Aktivitäten, wie z. B. die Fertigung und Analyse von Prototypen. Die *Verifikation* soll sicherstellen, dass sowohl die Restriktionen der Fertigungstechnologie, als auch die durch das physische Modell festgelegte Systemspezifikation eingehalten werden. Ist dies der Fall, endet der fertigungsnahe Entwurf mit Ausgabe der Fertigungsanweisungen. Für den Fall, dass die Verifikation nicht erfolgreich ist, müssen Fertigungsprozess und Lithografiemasken auf Basis der Verifikationsergebnisse modifiziert werden. Diese Änderungen können durchaus auch Auswirkungen auf das physische Modell haben, was einen erneuten Entwurfszyklus auslöst. Der zyklische Entwurfsprozess wird so lange fortgesetzt, bis das Ergebnis der Verifikation zufriedenstellend ist.

2.3.4 Das Brezelmodell

Aus den beiden letzten Abschnitten geht hervor, dass eine Trennung von verhaltensnahem und fertigungsnahem Entwurf prinzipiell zwar machbar, in jedem Fall aber mit erheblichen Einschränkungen verbunden ist. Die für einen rein verhaltensnahen Entwurf erforderliche Festlegung auf einen bestimmten Fertigungsprozess mit vordefinierter Komponentenbibliothek hat einerseits den Vorteil, dass ein Entwurf auch ohne Kenntnis der Fertigungstechnologie möglich ist und die Kosten für die Entwicklung eines anwendungsspezifischen Fertigungsprozesses entfallen. Andererseits besteht aber auch die Gefahr, dass sich erst spät im Entwurfsprozess herausstellt, dass für das Mikrosystem erforderliche Komponenten nicht mit diesem Fertigungsprozess herstellbar sind oder dass bestimmte Randbedingungen des Anwendungsgebiets aufgrund von technologischen Einschränkungen nicht eingehalten werden können.

Das erstmals in Hahn et al. (2003) vorgestellte *Brezelmodell* illustriert das Zusammenspiel zwischen verhaltensnahem und fertigungsnahem Entwurf. Das Brezelmodell unterscheidet zwischen fünf Zuständen, die jeweils für einen bestimmten Satz von Entwurfsdokumenten stehen. Der Zustand *Anforderungen* repräsentiert die an das Mikrosystem gestellten Anforderungen und Restriktionen. Der als *Strukturplan* bezeichnete Zustand beinhaltet eine abstrakte Beschreibung von Verhalten und Struktur des Mikrosystems. Die in Abschnitt 2.3.2 beschriebene Verschaltung von Makromodellen wäre z. B. ein solcher Strukturplan. Der Zustand *physisches Modell* enthält eine Beschreibung des physischen Aufbaus des Mikrosystems, z. B. in Form eines dreidimensionalen Modells. Der Zustand *Fertigungsprozess* umfasst

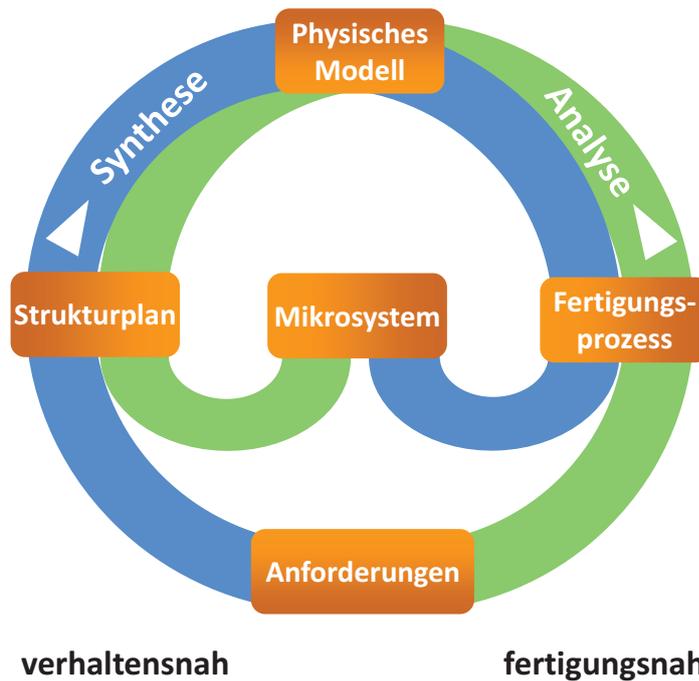


Abbildung 2.15: Brezelmodell des Mikrosystementwurfs nach Wagener (2005)

die Fertigungsanweisungen zur Herstellung des Mikrosystems (Fertigungsprozess und Lithografiemasken). Der fünfte und letzte Zustand steht schließlich für das gefertigte *Mikrosystem*.

	Zustandsübergang	Aktivität
Synthese	<i>Anforderungen</i> → <i>Strukturplan</i>	Systementwurf
	<i>Strukturplan</i> → <i>physisches Modell</i>	Physischer Entwurf
	<i>physisches Modell</i> → <i>Prozess</i>	Prozessentwurf
	<i>Prozess</i> → <i>Mikrosystem</i>	Fertigung
Analyse	<i>Anforderungen</i> → <i>Prozess</i>	Technologieselektion
	<i>Prozess</i> → <i>physisches Modell</i>	Technologiesimulation
	<i>physisches Modell</i> → <i>Strukturplan</i>	Verhaltenssimulation
	<i>Strukturplan</i> → <i>Mikrosystem</i>	Funktionstest

Tabelle 2.2: Zustandsübergänge im *Brezelmodell*

Die namensgebende Brezelform erhält das Modell durch seine gegenläufigen Entwicklungspfade, die auf ihrem Weg vom Zustand *Anforderungen* bis zum Zustand *Mikrosystem* eine Brezel bilden. Die beiden Pfade stehen jeweils für die synthetisierenden (top-down) und die analysierenden (bottom-up) Aktivitäten des Entwurfs (vgl. Abschnitt 2.3.1). Entlang dieser Pfade können – ähnlich wie beim Y-Modell in der Mikroelektronik – synthetisierende und analysierende Aktivitäten gemäß des kybernetischen Modells von Rammig (Rammig 1989) kombiniert werden.

Tabelle 2.2 listet typische Aktivitäten für die einzelnen Zustandsübergänge auf. In der linken Hälfte des Brezelmodells überwiegen demnach die verhaltensnahen und in der rechten Hälfte die fertigungsnahen Entwurfsaktivitäten. Entwurfsstrategien, die sich ausschließlich in der linken Hälfte bewegen, wären somit rein verhaltensnah und diejenigen, die nur die rechte Hälfte nutzen, rein fertigungsnah. Der Zustand *physisches Modell* bildet die Schnittstelle zwischen den beiden Entwurfsaspekten, da der dort beschriebene physische Aufbau des Mikrosystems gleichermaßen durch Systemverhalten und Fertigungstechnologie bestimmt wird.

3 Der wissensbasierte Mikrosystementwurf

Wie in den meisten anderen Fachgebieten werden auch in der Mikrosystemtechnik neue Produkte nicht von Grund auf neu entworfen, sondern entstehen auf der Basis von Erfahrungen und Kenntnissen, die im Zuge vorhergehender Produktentwicklungen entstanden sind. Der wissensbasierte Entwurf grenzt sich von anderen Entwurfsansätzen insbesondere durch das Vorhandensein einer informationstechnischen Komponente ab, die diese Erfahrungen und Kenntnisse dem Entwurfsprozess zugänglich macht.

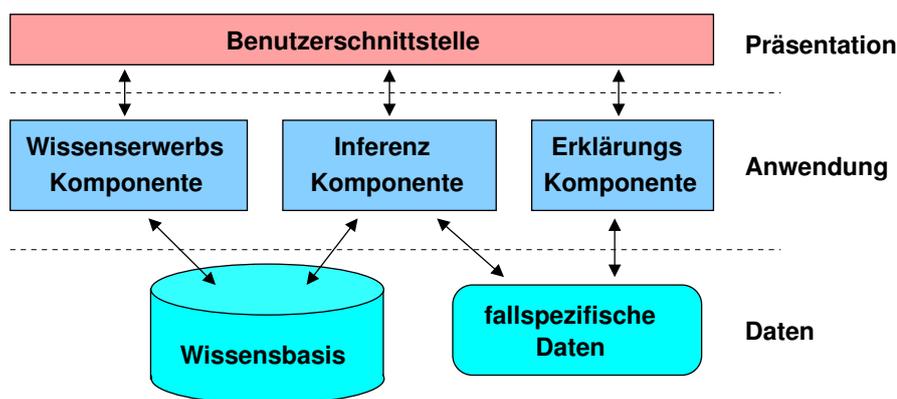


Abbildung 3.1: Aufbau eines wissensbasierten Systems

Abbildung 3.1 zeigt den prinzipiellen Aufbau einer solchen als wissensbasiertes System bezeichneten informationstechnischen Komponente: Wichtigste Bausteine sind die *Wissensbasis*, die das Expertenwissen bereitstellt, eine *Inferenzkomponente*, die das Wissen anwendet, eine *Wissenserwerbskomponente*, die zur Erweiterung des Wissens eingesetzt wird und eine *Erklärungskomponente*, die den vom System gewählten Lösungsweg für den Anwender nachvollziehbar machen soll. Die Problemstellung, sowie evtl. anfallende Zwischenergebnisse werden als *fallspezifische Daten* außerhalb der Wissensbasis gespeichert. Die fallspezifischen Daten dabei stellen sozusagen den Arbeitsspeicher des Systems dar (Beierle u. Kern-Isberner 2006).

Voraussetzung, um solche wissensbasierte Systeme überhaupt betreiben zu können, ist die Verfügbarkeit von Wissen. Als Grundlage für den wissensbasierten Entwurf ist daher die Beantwortung der folgenden Fragen wichtig:

- Welche Art von Wissen ist für den Entwurf relevant?
- In welcher Form muss das Wissen vorliegen, damit es genutzt werden kann?
- Wie kann das bestehende Wissen ergänzt bzw. erweitert werden?

In diesem Kapitel soll erarbeitet werden, wodurch sich „*Wissen*“ im Kontext des Mikrosystementwurfs auszeichnet und welche Konzepte und Methoden zu seiner Verwaltung, Nutzung und Erweiterung eingesetzt werden können. Zunächst wird mit den Bausteinen des Wissensmanagements nach Probst et al. (1999) ein grundlegendes Konzept zum Management von Wissen im Unternehmenskontext vorgestellt. Das Modell bietet einen kurzen und prägnanten Überblick über alle Teilbereiche des Wissensmanagements. Im nächsten Abschnitt erfolgt eine Einengung des Wissensbegriffs. Auf Basis zweier verbreiteter Modelle wird eine Wissenskategorisierung speziell für den Mikrosystementwurf vorgestellt. Aufbauend auf dieser Wissenskategorisierung werden schließlich Konzepte zur informationstechnischen Repräsentation und Erweiterung des Wissens diskutiert. Die in diesem Kapitel vorgestellten Konzepte dienen als Grundlage für das in Kapitel 4 beschriebene Technologiemanagementsystem und für den in Kapitel 5 vorgestellten Ansatz zur Synthese anwendungsspezifischer Fertigungsprozesse.

3.1 Wissensmanagement

Wissensmanagement ist ein Sammelbegriff für die Gesamtheit der Prozesse und Werkzeuge, die eingesetzt werden, um Wissen zu erzeugen, zu speichern, zu übertragen und anzuwenden. Ein anerkanntes Modell, das die grundlegende Struktur von Wissensmanagement im Unternehmenskontext beschreibt, sind die Bausteine des Wissensmanagements von Probst et al. (1999). Das Modell definiert Wissensmanagement über insgesamt acht Bausteine: sechs Kernprozesse und zwei strategische Aufgaben. Bei den Kernprozessen handelt es sich um:

Wissensidentifikation beschreibt den Prozess benötigtes Wissen zu identifizieren bzw. vorhandenes Wissen (egal ob extern oder intern) zu lokalisieren. Nach Probst et al. (1999) fällt es vielen Unternehmen schwer, einen Überblick über interne oder externe Daten, Informationen und Fähigkeiten zu behalten, was zu Ineffizienzen, uninformierten Entscheidungen und Doppelspurigkeiten führt.

Wissenserwerb beschreibt den Erwerb von Wissen aus externen Quellen. Dazu gehören z. B. Kooperationen mit Forschungseinrichtungen und Universitäten oder der Kauf anderer Unternehmen, die bereits über das gewünschte Wissen verfügen.

Wissensentwicklung beschäftigt sich im Unterschied zum *Wissenserwerb* mit der Entwicklung neuen Wissens innerhalb der Organisation, z. B. als Nebenprodukt der Produktentwicklung oder in Form gezielter Forschungsprojekte.

Wissensverteilung beinhaltet Konzepte zur gezielten Verbreitung von Wissen. Im Vordergrund geht es dabei darum vorhandenes Wissen dorthin zu transportieren, wo es benötigt wird. Mögliche Maßnahmen zur Wissensverteilung sind z. B. Schulungen oder das Bereitstellen von Informationen in Datenbanken oder Bibliotheken.

Wissensnutzung ist die Hauptmotivation für den Einsatz von Wissensmanagement. Der Prozess der Wissensnutzung beschreibt den Vorgang, das erworbene Wissen zur Bearbeitung bestimmter Aufgabenstellungen einzusetzen.

Wissensbewahrung trägt dem Umstand Rechnung, dass einmal erworbenes Wissen nicht automatisch für immer verfügbar bleibt. Insbesondere das personengebundene Wissen leidet unter Reorganisationen innerhalb des Unternehmens oder der allgemeinen Personalfuktuation. Zur Bewahrung des Wissens sind daher gezielte Maßnahmen zur Selektion, Speicherung und regelmäßigen Aktualisierung des Wissens erforderlich.

Wie in Abbildung 3.2 dargestellt, bilden die sechs Kernprozesse zusammen mit den strategischen Aufgaben *Festlegung der Wissensziele* und *Wissensbewertung* einen Management-Regelkreis (durchgezogene Linien). Die *Wissensziele* geben dem Wissensmanagement dabei eine Richtung. Sie bilden sowohl die Grundlage für die Implementierung von konkreten Wissensmanagementmaßnahmen als auch für deren Bewertung. Je konkreter die Definition der Wissensziele erfolgt, umso konkreter können auch Erfolg oder Misserfolg der getroffenen Maßnahmen bewertet werden.

Das in diesem Abschnitt beschriebene Modell liefert einen Rahmen für die Implementierung von Wissensmanagement im Unternehmenskontext. Es ist nicht auf bestimmte Anwendungsgebiete, wie die Mikrosystemtechnik, oder auf einen bestimmten Wissensbegriff beschränkt. Für eine Implementierung des Modells müssen aber dennoch speziell auf den Anwendungsfall zugeschnittene Prozesse und ein klar definierter Wissensbegriff vorliegen.

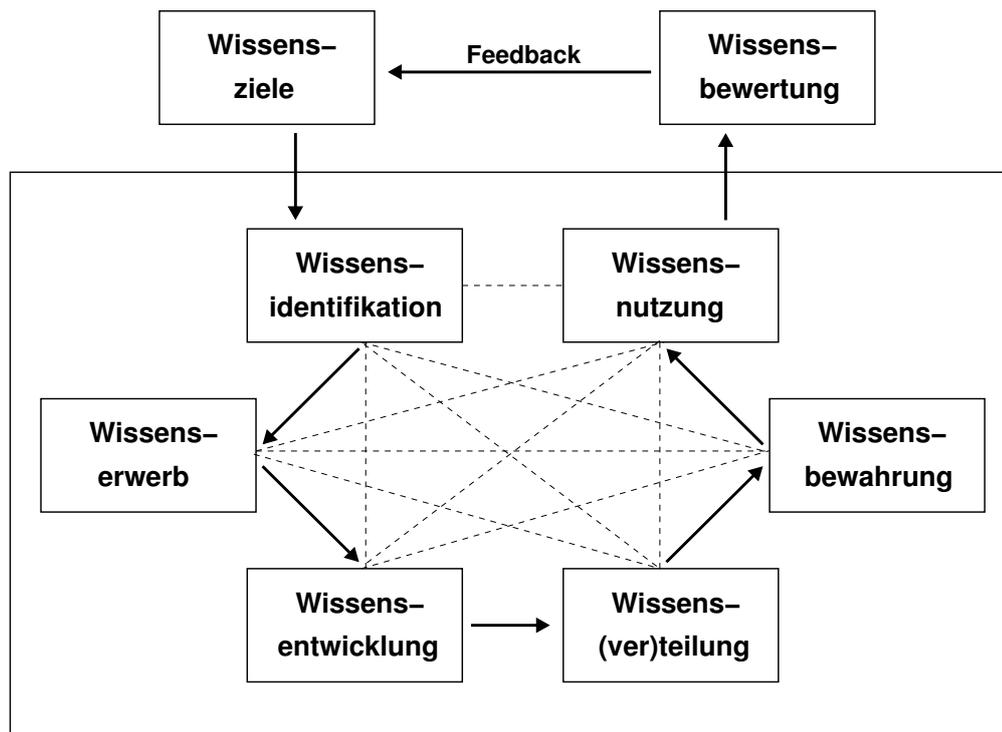


Abbildung 3.2: Bausteine des Wissensmanagements nach Probst et al. (1999)

3.2 Der Wissensbegriff

Die Diskussion um „die Natur des Wissens“ bzw. was Wissen eigentlich auszeichnet, wird bereits seit sehr langer Zeit geführt – einer der ältesten bekannten systematischen Ansätze findet sich in Platons Dialog Theaitetos (ca. 400 v.Chr.) – und hat, nach „Wissen“ des Autors, bislang zu keinem allgemein anerkannten Konsens geführt.

Das Fehlen eines allgemein anerkannten Wissensbegriffs stellt ein erhebliches Hindernis für eine strukturierte Herangehensweise an den Umgang mit Wissen dar. Da es aber nicht Ziel dieser Arbeit ist sich an der fortlaufenden Debatte zu beteiligen, sondern Ansätze zur wissensbasierten Entwurfsunterstützung für die Mikrosystemtechnik zu finden, beschränkt sich dieser Abschnitt auf die Definition eines pragmatischen, speziell auf diesen Anwendungsbereich ausgerichteten Wissensbegriffs. Grundlage bilden zwei im Kontext von Wissensmanagement häufig verwendete Wissenskategorisierungen, die in den folgenden Abschnitten näher vorgestellt und anschließend auf den Mikrosystementwurf übertragen werden.

3.2.1 Implizites und explizites Wissen

Ein besonders verbreiteter Ansatz Wissen zu kategorisieren ist die Polanyi zugeschriebene Unterscheidung zwischen explizitem und implizitem Wissen. Nach Polanyi (1966) hat Wissen sowohl einen expliziten als auch einen impliziten Anteil. Der explizite Anteil beschreibt den Teil des Wissens, der in artikulierter Form vorliegt. Dazu gehören z. B. mathematische Formeln, technische Handbücher oder die geometrischen Entwurfsregeln der Mikroelektronik. Es handelt sich dabei primär um deklaratives Wissen bzw. Faktenwissen. Dem gegenüber steht ein personengebundener, impliziter Anteil, den Polanyi als „*Tacit-Knowledge*“ bezeichnet. Kennzeichnend für diesen, im deutschsprachigen Raum auch „*stilles Wissen*“ genannten, Anteil ist die Fähigkeit eine bestimmte Handlung zwar durchführen zu können, dies aber nicht artikulieren zu können (z. B. Fahrrad fahren). Polanyi fasst diesen Sachverhalt mit dem viel zitierten Satz „*We know more than we can tell.*“ (Polanyi 1966) zusammen. *Stilles Wissen* beschreibt daher hauptsächlich handlungsorientiertes bzw. prozedurales Wissen. Wissen mit hohem explizitem Anteil hat den Vorteil, dass es sich vergleichsweise einfach speichern und verbreiten lässt, z. B. als Lehrbuch oder Bauanleitung. Diese Eigenschaft, die auch als Kodifizierbarkeit bezeichnet wird, macht explizites Wissen für eine Verarbeitung mit informationstechnischen Methoden zugänglich.

Eine im Zusammenhang mit der Kategorisierung von Polanyi oft auftretende These ist, dass eine Konvertierung von implizitem in explizites Wissen möglich ist. Diese insbesondere auf Nonaka u. Takeuchi (1995) zurückzuführende Annahme bildet die Grundlage für zahlreiche informationstechnische Ansätze zum Thema Wissensmanagement (Tsoukas 2003). Allerdings wird diese Annahme vielfach als zu kurz gegriffen kritisiert. Nach Stenmark (2001), Tsoukas (2003) und Grant (2007) hat auch Wissen mit sehr hohem expliziten Anteil immer noch einen impliziten, letztlich nicht artikulierbaren Anteil, der spätestens zum Verständnis und zur Interpretation des expliziten Anteils erforderlich ist. Vereinfacht ausgedrückt liegt z. B. ein wissenschaftlicher Artikel in einer Fachzeitschrift zwar in artikulierter Form vor, ist aber dennoch nur für Experten des jeweiligen Fachgebiets verständlich bzw. explizit.

Nach dieser Interpretation würde ein fließender Übergang zwischen rein personengebundenem *Tacit-Knowledge* über Wissen, das nur für Experten innerhalb eines bestimmten Fachgebiets explizit ist, hin zu einem für die allermeisten Personen expliziten Wissen gesehen werden (Grant 2007). Die Grenze, ab der Wissen als explizit angesehen werden kann, hängt demnach nicht zuletzt auch von dem Hintergrundwissen der interpretierenden Personen ab. Dieses Hintergrundwissen ist von Fachgebiet zu Fachgebiet unterschiedlich und beinhaltet nicht nur reines Fachwissen,

sondern oft auch eigene Begrifflichkeiten, Formalismen, Forschungsmethoden und Umgangsformen. Es handelt sich nach Tsoukas (1996) gewissermaßen um einen „nicht artikulierten kulturellen Background“, der untrennbar mit allen expliziten Darstellungsformen von Wissen verknüpft ist. Unter diesem Gesichtspunkt ist die Speicherung und Verbreitung von Wissen in expliziter Form nur dann sinnvoll, wenn die Personen, die das Wissen beisteuern und nutzen einen gemeinsamen kulturellen *Background* haben. Desto umfangreicher dieser gemeinsame *Background* ist, desto größer ist damit auch der kodifizierbare Anteil des Wissens.



Abbildung 3.3: Erweiterung der Kategorisierung von Polanyi nach Li u. Gao (2003)

Dies deckt sich mit dem in Li u. Gao (2003) publizierten Vorschlag, zwischen drei Arten von Wissen zu unterscheiden: *Tacit-Knowledge*, das prinzipiell nicht kodifizierbar ist, *implizites Wissen*, das zwar kodifizierbar ist, aber nicht in kodifizierter Form vorliegt und schließlich in *explizites Wissen*, das bereits kodifiziert ist. Dieser, in Abbildung 3.3 dargestellte Vorschlag ist einerseits konform mit der Auffassung, das Wissen immer einen nicht artikulierten Anteil besitzt, andererseits erkennt er aber auch an, dass Wissen existiert, das unter bestimmten Voraussetzungen kodifizierbar ist.

Um einen möglichst großen Teil des Wissens explizit und damit informationstechnisch verarbeitbar abbilden zu können, ist demnach eine Aufteilung des Wissens in separate Wissensgebiete sinnvoll. Speziell für die Halbleiterindustrie wurde eine solche Aufteilung bereits in Krück (2001) vorgestellt. Krück unterscheidet dabei zwischen den folgenden vier Wissensgebieten:

Entwurfswissen umfasst das für den Entwurf eines integrierten Schaltkreises mit CAD-Werkzeugen erforderliche Wissen.

Fertigungswissen beinhaltet Wissen über die Fertigungstechnologie, das für die effiziente Herstellung von integrierten Schaltkreisen bei maximaler Ausbeute benötigt wird.

Applikationswissen beschreibt das Wissen über das Einsatzgebiet der integrierten Schaltung. Dazu gehören nicht nur die technischen, sondern auch die sozialen und ökonomischen Aspekte, die für das Einsatzgebiet relevant sind.

Systemwissen schließlich verknüpft das Applikationswissen mit dem Fertigungswissen und dem Entwurfswissen.

Diese Kategorisierung offenbart ein Problem, das oft bei der Aufteilung von Wissen in separate Wissensgebiete auftritt: die Verknüpfung von Wissensgebieten, wenn zur Lösung einer bestimmten Aufgabe Wissen aus mehreren Gebieten benötigt wird. In der vorliegenden Kategorisierung hat diese Verknüpfung ein eigenes Wissensgebiet: das *Systemwissen*, das in Krück (2001) unter Berufung auf Malerba (1992) zudem noch als „die eigentliche Kernkompetenz eines Halbleiterunternehmens“ bezeichnet wird. Unklar bleibt jedoch, in welchem Verhältnis das *Systemwissen* nach dieser Definition zu den drei anderen Wissensgebieten steht. Da es auf dem Wissen der anderen Wissensgebiete aufbaut, kann es im Grunde nicht als eigenständiges Wissensgebiet bezeichnet werden. Es scheint sich vielmehr um ein Wissen höherer Ebene zu handeln oder anders ausgedrückt: um den *Background* von Personen, die in allen drei Wissensgebieten bewandert sind. Die Fähigkeit von Personen sich als Agenten zwischen zwei Fachkulturen zu positionieren wird auch als *interactional Expertise* bezeichnet (Collins u. Evans 2002). Ein Gedanke, der im nächsten Abschnitt wieder aufgegriffen wird, wo es um die Kategorisierung des Wissens nach Aussagekraft geht.

Ein anderer Ansatz sich dem Thema zu nähern wurde in Galison (1997) unternommen. Galison untersucht den Informationsaustausch zwischen Experimentalphysikern, Theoretischen Physikern und Ingenieuren verschiedener Fachrichtungen bei der kooperativen Entwicklung von Radaranlagen und Teilchendetektoren aus kulturanthropologischer Sicht. Seine Beobachtungen subsumiert er unter dem Konzept der „*Trading-Zone*“:

„Two groups can agree on rules of exchange even if they ascribe utterly different significance to the objects being exchanged; they may even disagree on the meaning of the exchange process itself. Nonetheless, the trading partners can hammer out a local coordination, despite vast global differences. In an even more sophisticated way, cultures in interaction frequently establish contact languages, systems of discourse that can vary from the most function-specific jargons, through semispecific pidgins, to full-fledged creoles rich enough to support activities as complex as poetry and metalinguistic reflection“ (Galison 1997, S. 178)

Eine *Trading-Zone* ist demnach eine Kommunikationsplattform über die zwei Gruppen mit Hilfe einer eigens für diesen Zweck geschaffenen Kreolsprache kommunizieren. Es ist kennzeichnend, dass die Begriffe dieser Sprache von beiden Gruppen auf unterschiedliche Weise interpretiert und genutzt werden können. Als Beispiel gibt er unter anderem den Einsatz von Ersatzschaltbildern bei der Entwicklung der Radartechnik während des Zweiten Weltkriegs an, die von den Physikern zur Darstellung ihrer Feldtheorien und von den Ingenieuren als Erweiterung ihrer Sende und Empfangsanlagen interpretiert wurden. Nach Galison ist eine solche

Trading-Zone keine dauerhafte Einrichtung, sondern ein temporäres Konstrukt, das nach Erreichen des Kommunikationsziels entweder verschwindet, in eine der beiden Fachkulturen integriert wird, oder zur Bildung einer neuen Fachkultur (z. B. Biochemie) führt. Ein möglicher Zusammenhang von *Trading-Zones* und *interactional Expertise* wurde in (Collins et al. 2007) diskutiert.

3.2.2 Die Wissenspyramide

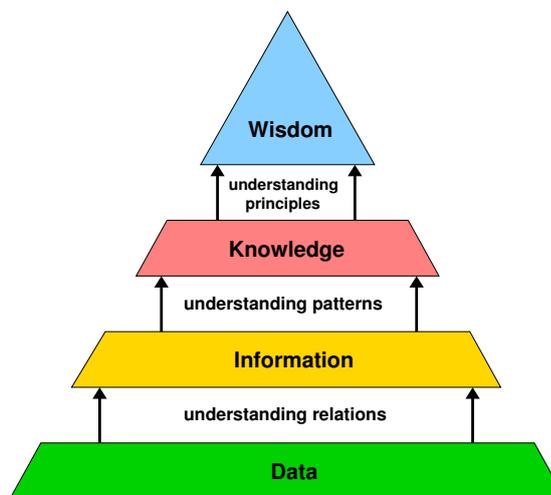


Abbildung 3.4: Das *DIKW*-Modell in Anlehnung an Ackoff (1989) und Bellinger et al. (2004)

Ein Ansatz zur Kategorisierung von Wissen nach Aussagekraft ist das in Ackoff (1989) vorgestellte *DIKW*-Modell. Ackoff unterteilt dabei Wissen hierarchisch in fünf Kategorien:

Data repräsentiert Wissen über Gegenstände, Ereignisse und Zusammenhänge. Es handelt sich um reines Faktenwissen. Während eines Experiments gewonnene Messwerte würden z. B. in diese Kategorie fallen.

Information: Daten sind für sich genommen generell nutzlos. Erst in Verbindung mit einem bestimmten Kontext gewinnen Daten an Aussagekraft: Aus Daten werden Informationen. Im Unterschied zu Daten liefern Informationen Antworten auf Fragen wie „Was?“, „Wo?“ und „Wann?“.

Knowledge beschreibt die Anwendung von Informationen. Dazu müssen die Informationen um Instruktionen ergänzt werden. Wissen auf dieser Ebene liefert Antworten auf Fragen, die mit „Wie“ beginnen.

Understanding bezieht sich auf die Fähigkeit, *Knowledge* auf neue Anwendungsgebiete zu übertragen. In der deutschsprachigen Literatur wird diese Kategorie häufig auch als *Transferwissen* bezeichnet.

Wisdom ergänzt die Inhalte der anderen Kategorien um ein Wertverständnis und ist damit die grundlegende Voraussetzung um Entscheidungen zu treffen für die keine eindeutigen Antworten existieren oder nur unvollständige Informationen vorliegen. Diese höchste Stufe der Wissenshierarchie dient somit der Beantwortung von Fragen die mit „Warum“ beginnen.

Das *DIKW*-Modell wird meist als Pyramide mit *Data* als Basis und *Wisdom* als Spitze dargestellt. Aufgrund dieser anschaulichen Darstellungsform hat sich auch die Bezeichnung *Wissenspyramide* eingebürgert. Dem aufmerksamen Leser wird nicht entgangen sein, dass die Bezeichnung *DIKW*-Modell nur (*D*)ata, (*I*)nformation, (*K*)nowledge und (*W*)isdom beinhaltet. Das Fehlen der Kategorie *Understanding* ist nach Rowley (2007) auf einen Konsens innerhalb der Fachwelt zurückzuführen, dass es sich bei *Understanding* weniger um eine eigene Kategorie, sondern vielmehr um einen Prozess handelt, der es ermöglicht von einer Hierarchiestufe in die nächste zu wechseln. Die Fähigkeit bereits vorhandenes Wissen auf neue Gebiete zu übertragen (Transferwissen) wird nach dieser Definition der Kategorie *Wisdom* zugeordnet. In Bellinger et al. (2004) wird der Übergang von *Data* zu *Information* daher auch als „Verstehen von Zusammenhängen“, der Übergang von *Information* nach *Knowledge* als „Verstehen von Mustern“ und der Übergang von *Knowledge* zu *Wisdom* als „Verstehen von Prinzipien“ bezeichnet (siehe auch Abbildung 3.4). Durch seine klare Strukturierung und den hierarchischen Aufbau ist das *DIKW*-Modell insbesondere in der Informationstechnik beliebt. So wird es oft dazu herangezogen um Daten, Informationen und Wissen in einen gemeinsamen Kontext zu bringen und Wege aufzuzeigen wie aus Daten Informationen und aus Informationen schließlich Wissen entsteht.

3.2.3 Wissen im Mikrosystementwurf

Die starke Verzahnung von Systementwurf und Fertigungstechnologie wurde in Abschnitt 2.3 als wesentliches Unterscheidungsmerkmal zwischen Mikroelektronik und Mikrosystemtechnik genannt. Eine scharfe Trennung zwischen *Entwurfswissen* und *Fertigungswissen*, wie in Krück (2001) beschrieben, ist demnach nicht sinnvoll. Das Wissen für den Mikrosystementwurf muss zumindest die für den fertigungsnahen Entwurf relevanten Bereiche des Fertigungswissens beinhalten (z. B. Prozessschritte, Materialien und Wechselwirkungen).

Abbildung 3.5 verdeutlicht den Unterschied anhand von Wissenspyramiden. Für die Mikroelektronik können *Fertigungswissen* und *Entwurfswissen* als getrennte

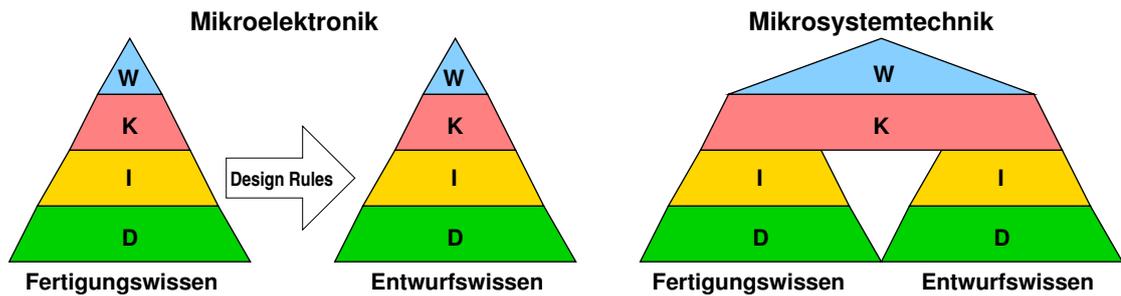


Abbildung 3.5: Entwurfs- und Fertigungswissen in der Mikroelektronik und in der Mikrosystemtechnik

Wissenspyramiden modelliert werden. Zwischen den beiden Pyramiden existiert eine Verbindung auf der *Information*-Ebene über geometrische *Design-Rules*. Im Kontext des Fertigungswissens stehen die *Design-Rules* stellvertretend für technologische Randbedingungen und im Kontext des *Entwurfswissens* für geometrische Abhängigkeiten zwischen Polygonen im Maskenlayout (vgl. 2.3). Aufgrund des unterschiedlichen Kontextes können die *Design-Rules* nicht als gemeinsam genutztes Wissen bezeichnet werden. Sie können genau genommen noch nicht einmal als *Trading-Zone* nach Galison (1997) bezeichnet werden, da keine bidirektionale Kommunikation vorgesehen ist. *Design Rules* können zwar aus den technologischen Randbedingungen abgeleitet werden, es ist aber umgekehrt nicht möglich, aus geometrischen Abstandsregeln auf technologische Randbedingungen zu schließen. Insbesondere diese Unidirektionalität macht die klassischen *Design-Rules* für den Mikrosystementwurf ungeeignet. Ohne die Existenz einer bidirektionalen Schnittstelle auf der *Information*-Ebene müssen beim Mikrosystementwurf die Wissenspyramiden auf der *Knowledge*- und *Wisdom*-Ebene, wo es um das „Wie“ und das „Warum“ geht, miteinander verwoben sein. Möglicherweise handelt es sich bei einer solchen Verknüpfung um das, was in Krück (2001) als *Systemwissen* bezeichnet wird. Unter dieser Voraussetzung könnte der Mikrosystementwurf nur von Experten mit *interactional Expertise* (vgl. Abschnitt 3.2.1) durchgeführt werden.

Abhilfe schafft der Einsatz von Softwarewerkzeugen zur Entwurfsunterstützung, die genau an der Schnittstelle zwischen Systementwurf und Fertigungstechnologie operieren. Solche Softwarewerkzeuge arbeiten mit Modellen, die sowohl unter verhaltens- als auch unter fertigungsnahen Gesichtspunkten flexibel parametrisierbar sein müssen. Das für die Entwicklung und Wartung solcher Softwarewerkzeuge erforderliche Wissen ist für sich genommen mindestens ebenso komplex, wie das Wissen für den Systementwurf und für die Fertigungstechnologie. Der Umgang mit den komplexen Entwurfswerkzeugen und Modellierungsverfahren kann daher auch

als eigenständiger Wissensbereich mit eigenen Experten und eigener Fachkultur aufgefasst werden. Ein solcher, im Folgenden als *Werkzeugwissen* bezeichneter Wissensbereich, kommt in der Literatur¹ zum Mikrosystementwurf bislang nicht vor. Der versierte Umgang mit Entwurfswerkzeugen und das Erstellen komplexer Modelle werden bisher als fester Bestandteil des jeweils fachspezifischen Wissens angesehen und daher nicht näher thematisiert. Dies widerspricht deutlich den Erfahrungen der Entwurfspraxis: So beschreibt Brüser in Brüser (2008), dass die komplexe Bedienoberfläche eines Layouteditors die von ihm interviewten MEMS-Entwickler überfordert hat und sie auf die Zusammenarbeit mit Experten für genau dieses spezielle Entwurfswerkzeug angewiesen waren. Der Bedarf für Fachwissen auf der Werkzeugebene spiegelt sich auch in der Organisationsstruktur größerer Unternehmen wieder, in denen werkzeugspezifisches Wissen von spezialisierten Support-Mitarbeitern bereitgestellt wird.

Unter diesen Voraussetzungen besteht Entwurfswissen in der Mikrosystemtechnik aus drei sehr unterschiedlichen Wissensgebieten:

Systemwissen: Bei dem Systemwissen handelt es sich um Wissen, das im verhaltensnahen Systementwurf zum Einsatz kommt. Es beinhaltet hauptsächlich Wissen zum Aufbau, Verhalten und Interaktion von Bauteilen der Teildisziplinen Mikroelektronik, Mikromechanik, Mikrooptik und Mikrofluidik. Die Träger des Systemwissens entstammen zum größten Teilen ingenieurwissenschaftlichen Fachkulturen.

Technologiewissen: Das Technologiewissen umfasst den für den fertigungsnahen Entwurf relevanten Teil des Fertigungswissens. Es handelt sich insbesondere um die charakteristischen Eigenschaften von Materialien und Fertigungsprozessen und beinhaltet Teildisziplinen, wie z. B. Lithografie/Maskentechnik, Materialwissenschaften und Verfahrenstechnik. Die Träger des Technologiewissens entstammen hauptsächlich naturwissenschaftlichen Fachkulturen, wie der Physik und der Chemie.

Werkzeugwissen: Werkzeugwissen beinhaltet, wie bereits beschrieben, Wissen über Entwurfswerkzeug und Modellierung. Teildisziplinen sind z. B. Simulationstechnik, Informations- und Datentechnik sowie Layout- und CAD. Die Träger des Werkzeugwissens entstammen hauptsächlich strukturwissenschaftlichen Fachkulturen, wie der Mathematik und der Informatik.

Die Unterteilung des Entwurfswissens in drei getrennte Wissensgebiete mit jeweils unterschiedlicher Fachkultur führt zu der in Abbildung 3.6 abgebildeten Wissenskategorisierung. Die Wissensgebiete werden durch drei Wissenspyramiden dargestellt, die lediglich auf der obersten Ebene miteinander verbunden sind. Diese oberste

¹zumindest der dem Autor bekannten

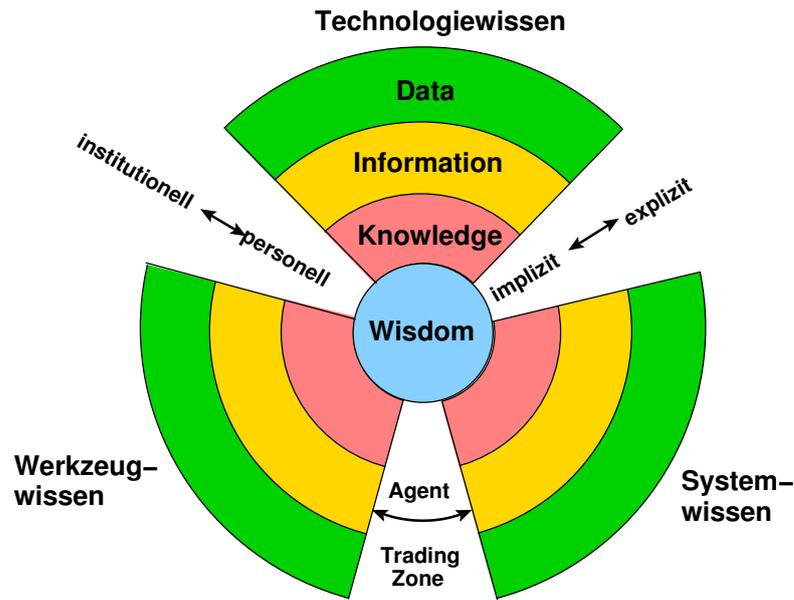


Abbildung 3.6: Eine Wissenskategorisierung für den Mikrosystementwurf

Ebene repräsentiert ein gebietsübergreifendes Gesamtverständnis, das aufgrund seines hohen Anteils an stillem Wissen gezwungenermaßen personengebunden bleibt. Der Aufgabenbereich der wenigen Experten mit einer entsprechenden *interactional Expertise* liegt primär in der Konzeption und Koordination von Entwurfsprojekten. Mit zunehmendem Abstand vom Zentrum sinkt der implizite Anteil des Wissens, was Auswirkungen auf die Art der Wissensrepräsentation und der Kontrolle über das Wissen hat. Daten und Informationen können mit Informationstechnik verwaltet werden und gehören dem Unternehmen, das Wissen wie Daten und Informationen genutzt werden können liegt dagegen hauptsächlich in der Hand von Individuen. Während der Wissensaustausch zwischen den Teildisziplinen der einzelnen Wissensgebiete aufgrund der verwandten Fachkulturen noch mittels interdisziplinärer Teams möglich ist, kann ein Austausch zwischen den Teilgebieten nur über *Trading-Zones* bzw. Personen mit *interactional Expertise*, sogenannten Agenten, erfolgen.

Die vorliegende Wissenskategorisierung ist als grundlegendes Modell für die Entwicklung von Wissens- und Datenmanagement-Konzepten für den Mikrosystementwurf gedacht. Durch die Einbeziehung der impliziten Dimension des Wissens nach Polanyi (1966) geht es deutlich über rein informationstechnische Ansätze hinaus.

3.3 Die Wissensbasis

Ein Problem, das im Zusammenhang mit Wissensmanagement immer wieder auftritt, ist die Frage, wie bereits innerhalb einer Organisation vorhandenes Wissen möglichst effizient identifiziert und für den Entwurfsprozess zugänglich gemacht werden kann. In dem Modell von Probst et al. (siehe Abbildung 3.2) werden diese Aspekte durch die Kernprozesse *Wissensidentifikation* und *Wissensverteilung* repräsentiert. In engen Zusammenhang damit steht auch der Aspekt *Wissensbewahrung*, der Organisationen vor Wissensverlusten schützen soll. Zu diesem Themenkomplex existieren zahlreiche Publikationen, die diese Problemstellung sowohl unter organisatorischen, als auch unter technischen Gesichtspunkten behandeln (Probst et al. 1999; Trojan 2006; Bodendorf 2006).

Da sich diese Arbeit vorrangig mit den informationstechnischen Aspekten des Mikrosystementwurfs beschäftigt, werden in diesem Abschnitt Methoden behandelt, wie Wissen mit informationstechnischen Mitteln gespeichert und genutzt werden kann.

3.3.1 Wissensrepräsentation in informationstechnischen Systemen

Eine zentrale Einschränkung informationstechnischer Systeme besteht darin, dass sie nur explizites Wissen verwalten und nutzen können. Sie verfügen über kein *stilles Wissen*, das es ihnen z. B. ermöglichen könnte, umgangssprachliche Beschreibungen oder Diagramme zu verstehen. Die Anforderungen an die Kodifizierung von Wissen, um es zur Verarbeitung mit formalen Methoden zugänglich zu machen, sind daher vergleichsweise hoch. Die Möglichkeiten Wissen oberhalb der *Information*-Ebene der Wissenspyramide mittels Informationstechnik zu repräsentieren sind äußerst begrenzt.

Grundsätzlich kann zwischen zwei Formen der Wissensrepräsentation unterschieden werden: *Deklarative* Darstellungsformen beschreiben Wissen in Form von Fakten ohne Angabe zur Anwendung des Wissens. Im *DIKW*-Modell wäre diese Form der Wissensrepräsentation auf der *Information*-Ebene einzuordnen. *Prozedurale* Darstellungsformen enthalten dagegen explizite Angaben zur Anwendung des Wissens und sind damit in der *DIKW*-Hierarchie eher der *Knowledge*-Ebene zuzuordnen. So wäre z. B. eine Landkarte mit eingezeichneter Wegstrecke *deklarativ* und eine Wegbeschreibung *prozedural*.

Die am weitesten verbreiteten Darstellungsformen von *deklarativem* Wissen in der Informationstechnik sind *relationale Datenmodelle*, *Frames*, *Ontologien* und

semantische Netze. *Relationale Datenmodelle* bilden das Wissen in Form von Tabellen ab. Diese Darstellungsform ist sehr effizient und hervorragend für große, gleichmäßig strukturierte Datenmengen geeignet. Die Spalten der Tabellen erlauben die Einordnung der Datenelemente in ein semantisches Schema, so sind z. B. alle Einträge in der Spalte „Name“ Instanzen des semantischen Konzepts *Name*. Bei *Frames* handelt es sich um eine Struktur zur Wissensrepräsentation, die ursprünglich auf Minsky (1974) zurückgeht und Ähnlichkeiten mit dem Objektbegriff der objektorientierten Programmierung aufweist. Ein *Frame* steht stellvertretend für ein Objekt bzw. ein Konzept (z. B. *Banane*), ist in eine Vererbungshierarchie eingebettet (z. B. *Frucht* → *Südfrucht* → *Banane*) und enthält sogenannte *Slots*, die es anhand bestimmter abstrakter Eigenschaften näher charakterisieren (z. B. *Größe*, *Form*, *Farbe*).

Die bisher genannten Darstellungsformen haben alle einen festen Kontext, der sich aus ihrer Struktur ergibt (Spaltenbezeichnungen, Slots). Mit der Repräsentationsform *Ontologie* steht ein Werkzeug zur Verfügung, das eine Definition der semantischen Zusammenhänge zwischen semantischen Konzepten erlaubt, die über die rein hierarchische Taxonomie von *Frames* hinausgeht. Eine *Ontologie* definiert dazu einerseits *semantische Relationen* zwischen den Konzepten und andererseits *Axiome*, die Verwendung dieser Relationen einschränken. Im Unterschied zu den *relationalen Datenmodellen* und *Frames* handelt es sich bei *Ontologien* aber lediglich um Meta-Informationen. Sie sind daher nur in Kombination mit anderen Darstellungsformen als Wissensspeicher geeignet. Im Unterschied zur *Ontologie* werden bei einem *Semantischen Netz* Relationen direkt zwischen konkreten Konzeptinstanzen definiert. Falls neben einem semantischen Netz auch eine geeignete Ontologie existiert, ist es z. B. prinzipiell möglich, nicht explizit formuliertes Wissen zu extrahieren. So eignet sich diese Repräsentationsform insbesondere auch zur Wissensgewinnung mittels *Data-Mining* (Bodendorf 2006).

Die beschriebenen deklarativen Wissensrepräsentationen werden in erster Linie (aber nicht ausschließlich) zur Repräsentation von Faktenwissen eingesetzt. Faktenwissen beschreibt die Daten und Informationen des Anwendungsgebietes. Operationen, die auf diesen Objekten arbeiten oder dynamische Abhängigkeiten zwischen den Objekten werden dagegen vornehmlich mittels prozeduraler Darstellungsformen repräsentiert. Die in der Praxis am weitesten verbreitete prozedurale Darstellungsform sind Produktionsregeln der Form: **Wenn** <Ausdruck A> **dann** <Ausdruck B>. Dabei wird der auch *Konklusion* genannte **Ausdruck B** nur dann ausgeführt, wenn der auch als *Prämisse* bezeichnete **Ausdruck A** erfüllt ist (z. B. **Wenn Geschwindigkeit zu hoch dann Bremse betätigen**). Diese Darstellungsform ist einerseits über die Aussagen- und Prädikatenlogik präzise definiert und zeichnet sich andererseits auch durch eine besonders geringe kognitive Distanz aus, da Regeln dieser

Form auch im normalen Sprachgebrauch zur Festlegung von Zusammenhängen und Handlungsanweisungen verwendet werden.

3.3.2 Repräsentation von Technologiewissen

Die in Abschnitt 3.2.3 vorgestellte Wissenskategorisierung unterteilt das im Mikrosystementwurf benötigte Wissen in die Wissensgebiete *Systemwissen*, *Technologiewissen* und *Werkzeugwissen*. Für diese Arbeit ist die informationstechnische Repräsentation von *Technologiewissen* von besonderem Interesse.

Es sind hauptsächlich die Daten und Informationen des *Technologiewissens*, die von Softwarewerkzeugen zum Entwurf, Verifikation und Optimierung von Fertigungsprozessen eingesetzt werden. Für diesen Einsatzzweck muss das Wissen in formalisierter, maschinenverarbeitbarer Form vorliegen. Mit anderen Worten: Es muss sich um Wissen handeln, das aus Sicht der Entwurfssoftware in expliziter Form vorliegt. Dazu gehört, dass die gewählte Repräsentationsform alle erforderlichen Relationen in semantisch und syntaktisch eindeutiger Form enthält. Ein relationales Datenmodell für die Mikrotechnik, das diese Anforderungen erfüllt, wurde bereits in Popp (2005) vorgestellt. Es kommt in leicht abgewandelter Form auch im *PROMENADE-PDES* zur Repräsentation der Prozessdaten zum Einsatz (vgl. Abschnitt 4.2).

In der Praxis liegt allerdings nur ein sehr geringer Teil des Technologiewissens in dieser besonders expliziten Form vor. Der weitaus größere Teil der Daten und Informationen liegt nach Ortloff (2006) in Form von Messwerten, Analyseergebnissen, Randnotizen und sonstigen Dokumenten vor, die die zahlreichen Experimente dokumentieren, die im Rahmen des fertigungsnahen Entwurfs durchgeführt werden. Es ist sehr wahrscheinlich, dass in diesen Daten Wissen verborgen ist, das für zukünftige Projekte von Bedeutung ist. Es wurde lediglich zum Zeitpunkt der Versuchsdurchführung als „nicht relevant“ erachtet und deshalb auch nicht explizit erfasst.

Gängige Praxis ist es, solche Messdaten nach Ablauf des Projekts mehr oder weniger strukturiert zu archivieren. Das Wissen ist damit zwar theoretisch noch vorhanden, praktisch aber nicht abrufbar, da Referenzen auf die Daten nur in den Köpfen der unmittelbar an der Versuchsdurchführung beteiligten Personen existieren. Außenstehende sehen in aller Regel nur ein mit dem ursprünglichen Projektnamen versehenes Verzeichnis voller Dokumente mit nicht ersichtlichem Inhalt. Im Extremfall kann das dazu führen, dass teure und zeitaufwendige Untersuchungen erneut durchgeführt werden, weil entweder niemand mehr von der Existenz der Daten weiß oder weil die Daten nicht umfassend genug erfasst wurden (Ortloff 2006). Eine

hohe Personalfuktuation, wie sie z. B. insbesondere an Forschungseinrichtungen oder Universitäten üblich ist, dürfte diesen Effekt noch zusätzlich verstärken.

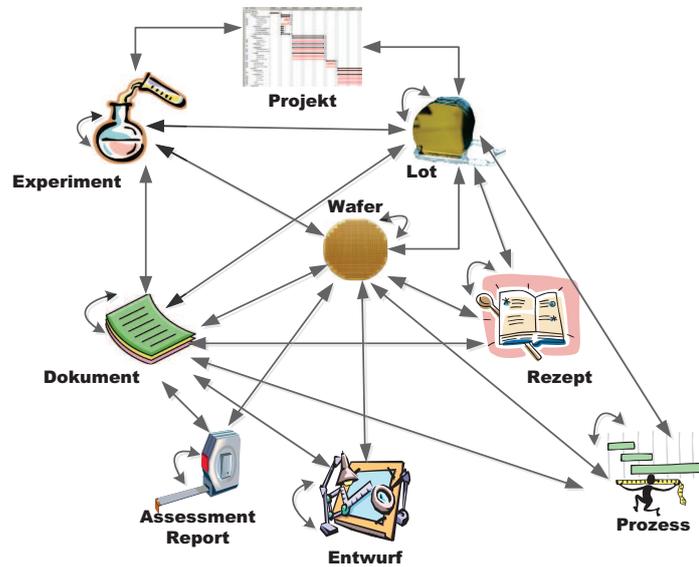


Abbildung 3.7: Repräsentation von Technologiewissen als Netzwerk aus Informationen und Daten (Ortloff 2006)

Ortloff schlägt daher in Ortloff (2006) die konsequente und strukturierte Erfassung und Speicherung sämtlicher im Entwurfsprozess anfallender Daten mittels eines speziell dafür konzipierten *Process-Development-Tracking-Systems (PDTs)* vor. Da die Struktur und die Zusammenhänge zwischen den experimentell erworbenen Daten und Informationen sehr vielfältig sein können, ist eine feste Struktur für die Speicherung dieser Daten eher ungeeignet. Für ein *PDTs* bietet sich daher das Konzept des *semantischen Netzwerks* bzw. das verwandte Konzept der *Topic-Map* (vgl. Smolnik (2003)) als Mittel zur Wissensrepräsentation an. Beide Repräsentationsformen erlauben die Definition beliebiger Relationen zwischen den Datenobjekten. Eine Messreihe könnte so z. B. mit dem Prozessrezept, dem Wafer und der Messmethode verknüpft werden. Wird diese Form der Datenerfassung konsequent durchgeführt, entsteht ein Netzwerk, über dessen Relationen sehr schnell Verbindungen zu anderen Versuchen mit vergleichbarer Zielsetzung identifiziert werden können. Das so gewonnene Netzwerk aus Daten und Informationen kann in gewisser Hinsicht auch als ein informationstechnisches Gegenstück zu *implizitem Wissen* angesehen werden. Das in Ortloff (2006) vorgestellte *PDTs* wurde als sogenanntes *Tracking-Environment* in das *PROMENADE-PDES* integriert und dient dort zur Erfassung und Verwaltung von Messdaten.

3.4 Wissensentwicklung

Wie eingangs erwähnt spielt für den wirtschaftlichen Erfolg nicht zuletzt der Wissensvorsprung gegenüber den Mitbewerbern eine wichtige Rolle. Um einen Wissensvorsprung zu erhalten oder auszubauen ist eine kontinuierliche Weiterentwicklung des Wissens erforderlich. In diesem Abschnitt wird ein Modell vorgestellt, das das *SECI*-Modell von Nonaka und Takeuchi (Nonaka u. Takeuchi 1995) auf den Bereich der fertigungsnahen Mikrotechnik überträgt.

3.4.1 Das SECI-Modell

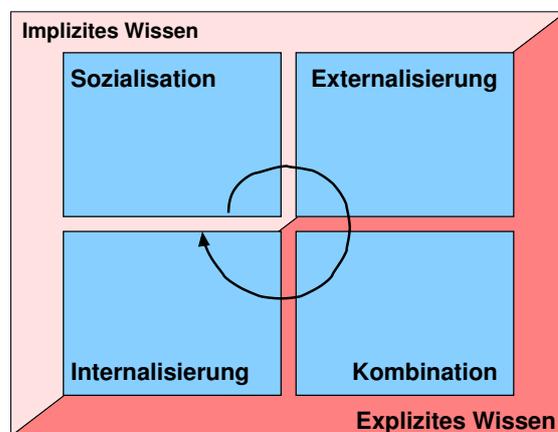


Abbildung 3.8: *SECI*-Modell in Anlehnung an Nonaka u. Takeuchi (1995)

Aufbauend auf dem Wissensbegriff von Polanyi wurde von Nonaka und Takeuchi in Nonaka u. Takeuchi (1995) ein Modell für die Wissensentwicklung innerhalb von Organisationen vorgestellt. Das sogenannte *SECI*-Modell basiert auf der Annahme, dass neues Wissen durch zyklische Transformation zwischen implizitem und explizitem Wissen gewonnen und verbreitet wird. Namensgebend für das Modell sind die vier Transformationen *Sozialisierung*, *Externalisierung*, *Combination* und *Internalisierung*.

Sozialisierung beschreibt den unmittelbaren Austausch von implizitem Wissen. Damit ist z. B. der direkte Erfahrungsaustausch zwischen Personen durch gegenseitiges Beobachten und Nachahmen gemeint. Der Wissenstransfer bleibt somit informell und rein personenbezogen. Typisches Beispiel ist die direkte Schulung eines Mitarbeiters an einer Maschine (Anlernen) oder der direkte

Erfahrungsaustausch unter Experten. Bei der *Sozialisierung* ist es unerlässlich, dass die beteiligten Personen über gemeinsame praktische Erfahrungen verfügen (Nonaka u. Takeuchi 1995).

Externalisierung steht für die Transformation von implizitem in explizites Wissen. Bei der Externalisierung wird versucht implizites Wissen in einer formalen Form, wie z. B. in einem mathematischen Modell, zu artikulieren. Die Externalisierung nimmt eine besondere Rolle ein, da hier Wissen personenunabhängig zugreifbar gemacht wird. Für eine Organisation bedeutet dies, dass eine personenunabhängige Speicherung und eine unmittelbare wirtschaftliche Nutzung des Wissens, z. B. in Form von Patenten, ermöglicht werden.

Kombination beschreibt die Rekombination bereits bekannter expliziter Wissens-elemente. Im fertigungsnahen Entwurf wäre z. B. das Zusammenstellen neuer Fertigungsprozesse auf Basis vorhandener Prozessmodule eine Form der *Kombination*. Zu beachten ist, dass hier zwar vorhandenes Wissen verknüpft wird (z. B. in Form neuer Produkte) aber kein Erkenntnisgewinn stattfindet. Die Gesamtmenge des Wissens bleibt konstant.

Internalisierung findet bei der aktiven Anwendung des neu kombinierten, expliziten Wissens statt. Durch die Erfahrung des erstmaligen Anwendens findet eine erneute Transformation in implizites Wissen statt. Dieser, in (Nonaka u. Takeuchi 1995) auch als „*Learning by Doing*“ bezeichnete Prozess, erlaubt es das explizite Wissen zu verinnerlichen und durch die gewonnene Erfahrung zu neuen Erkenntnissen zu gelangen. Die aktive Anwendung des Wissens wird gleichzeitig dazu genutzt, den Anwenderkreis zu erweitern und das Wissen so im Unternehmen zu verbreiten. Bezogen auf den Kontext dieser Arbeit würde die Herstellung eines Prototypen die *Internalisierung* des neu entwickelten Fertigungsprozesses ermöglichen.

Im *SECI*-Modell wird die Vermehrung des Wissens als ein spiralförmiger Durchlauf durch die vier Transformationen dargestellt. Das Modell wird daher auch oft als „Wissensspirale“ bezeichnet. Die Vermehrung des Wissens wird dabei sowohl erkenntnistheoretisch, als auch organisatorisch verstanden: Jeder Spiraldurchlauf erhöht sowohl die Gesamtmenge als auch den Verbreitungsgrad des Wissens. Dient der erste Durchlauf z. B. noch der Festigung des Wissens bei einer einzelnen Person, bezieht der zweite Durchlauf bereits die Arbeitsgruppe mit ein und der dritte Durchlauf verbreitet das Wissen möglicherweise bereits in der ganzen Abteilung.

Das *SECI*-Modell ist das wohl meistzitierte Modell für die Vermehrung und Verbreitung von Wissen im Unternehmenskontext und gilt gemeinhin als Auslöser des Wissensmanagement-Booms Ende der 90er Jahre (Grant 2007). Trotz seiner Beliebtheit ist das Modell aber alles andere als unumstritten. Der am häufigsten gegenüber dem Modell geäußerte Vorwurf liegt in der Annahme, dass implizites

Wissen in explizites Wissen konvertiert werden kann (Schütt 2003; Tsoukas 2003; Stenmark 2001; Grant 2007). In Grant u. Qureshi (2006) wird diese Fehlinterpretation sogar für den geringen Erfolg zahlreicher, auf Informationstechnik fokussierter Wissensmanagementprojekte verantwortlich gemacht. Andererseits wird in Meyer u. Sugiyama (2007) aber auch gezeigt, dass für die Interpretation von Nonaka und Takeuchi sehr wohl eine empirisch fundierte Basis existiert.

3.4.2 Wissensentwicklung für Technologiewissen

In der Mikrosystemtechnik entsteht neues Technologiewissen in erster Linie durch Experimente. Experimente dienen dazu, Hypothesen zu untermauern oder konkrete Parameterwerte zu bestimmen. Die Fertigung und Analyse eines Prototypen kann daher auch als Experiment angesehen werden. Die Wissensentwicklung ist in solchen Fällen bereits durch Methoden wie z.B. *Design of Experiment (DOE)* gewährleistet. Nach dem *SECI*-Modell kann neues Wissen aber auch indirekt durch seine Anwendung erweitert werden („*Learning by Doing*“). Das *SECI*-Modell setzt dabei u. a. voraus, dass Wissen in zwei Ausprägungen vorliegen kann: In einer expliziten, artikulierten und in einer impliziten, nicht artikulierten Form.

Die in Abschnitt 3.3.2 vorgeschlagene Aufteilung der Technologiedaten in fest strukturierte und vollständig formalisierte Prozessinformationen nach Popp (2005) und die in einem Informationsnetzwerk gespeicherten Trackingdaten nach Ortloff (2006), ist vergleichbar mit der Unterscheidung zwischen explizitem und implizitem Wissen: Die formalisierten und strukturierten Prozessinformationen können unmittelbar für den Entwurf neuer Fertigungsprozesse eingesetzt werden. Sie sind damit aus Sicht der Entwurfsumgebung explizit. Die Trackingdaten müssen dagegen für den Entwurf zunächst identifiziert, interpretiert und formalisiert werden. In gewisser Hinsicht erfüllt das Informationsnetzwerk damit eine ähnliche Rolle, wie das implizite Wissen im *SECI*-Modell.

Im Unterschied zum impliziten Wissen ist dieses Wissen allerdings weder personen- noch prozedural. Daher sind die Mechanismen des *SECI*-Modells, bei dem die persönliche Erfahrung im Mittelpunkt steht, nicht 1:1 übertragbar. Prozess- und Trackingdaten werden im fertigungsnahen Mikrosystementwurf für zwei unterschiedliche Aufgaben benötigt: Die Prozessinformationen werden, wie der Name schon andeutet, für den Entwurf von Fertigungsprozess und Masken benötigt. Trackingdaten werden dagegen hauptsächlich zur Fehleranalyse eingesetzt und dienen als Basis für die Extraktion von neuen Prozessinformationen für zukünftige Entwurfsaufgaben.

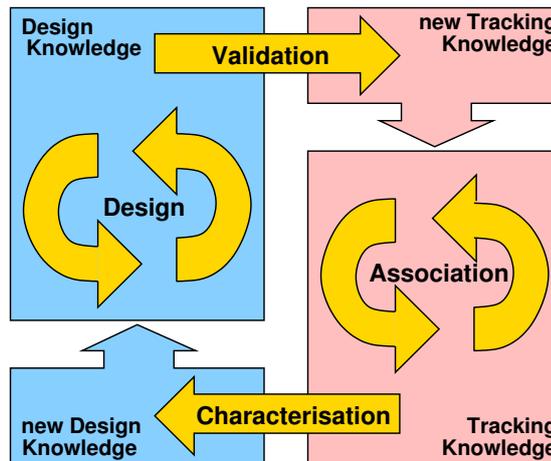


Abbildung 3.9: DV/AC-Modell zur Wissensentwicklung in informationstechnischen Systemen

Diese beiden Aufgaben bilden die Grundlage für das in Abbildung 3.9 dargestellte DV/AC-Modell. DV/AC steht dabei für *Design-Validation / Association-Characterization* und beschreibt Wissenstransformationen analog zu dem SECI-Modell:

Design ist das Gegenstück zur *Kombination* des SECI-Modells. Beim *Design* werden Elemente der Prozessinformationen (z. B. Prozessschritte, Simulationsmodelle, Entwurfsregeln) neu miteinander kombiniert, um Fertigungsprozesse und Lithografiemasken zu entwerfen. Der Entwurf erfolgt alleine durch Verwendung bekannter und gesicherter Informationen. Ein Erkenntnisgewinn in Form von neuen Technologien findet – genau wie im *SECI-Modell* – zu diesem Zeitpunkt nicht statt.

Validation steht für die experimentelle Validierung des Entwurfs. Die dabei ermittelten Messwerte und sonstigen Beobachtungen erweitern die Trackingdaten. Wie bei der *Internalisierung* des SECI-Modells findet hier durch Anwendung des bereits bekannten Wissens eine Erweiterung des Wissens statt. Im Unterschied zum SECI-Modell spielt die personengebundene Komponente des Wissens nur eine untergeordnete Rolle, letztendlich werden nur Daten erfasst.

Association beschreibt den Vorgang der Assoziierung von bisher nicht direkt verbundenen Objekten des Wissensnetzwerkes. Dabei werden direkte Verbindungen zu früheren Experimenten oder anderen Lösungsansätzen hergestellt (z. B. durch den Einsatz ähnlicher Materialien oder Maschinen). Dieser Vorgang ersetzt die *Sozialisation* des SECI-Modells, da auch hier eine Art informeller

Erfahrungsaustausch stattfindet. Dies geschieht allerdings unter unterschiedlichen Voraussetzungen: Der Aspekt der unmittelbaren Weitergabe impliziten Wissens durch Vorführen und Nachahmen ist hier aufgrund der personenungebundenen Form des Wissens nicht gegeben. Kernmechanismus der Assoziation ist vielmehr die Neuverknüpfung ursprünglich isolierter Datenobjekte. Die dafür notwendige manuelle Exploration der Trackingdaten kann prinzipiell auch durch formale Methoden wie z. B. Data-Mining unterstützt werden. Erste Ansätze dafür wurden bereits in Veenstra et al. (2006) vorgestellt.

Characterization als vierte Transformation, dient der Überführung der Trackingdaten in Prozessinformationen. Durch *Charakterisierung* der experimentell gewonnenen Daten entstehen formalisierte Prozessinformationen, Modelle und Entwurfsregeln. Damit kann die *Charakterisierung* als das Gegenstück zur *Externalisierung* des *SECI*-Modells angesehen werden.

Durch die Transformationsvorgänge entsteht, ähnlich wie im *SECI*-Modell, eine Wissensspirale. Bei jedem vollständigen Durchlauf wird die Gesamtmenge der Prozessinformationen und der Trackingdaten erweitert. Der Aspekt der Wissensverbreitung spielt beim *DV/AC*-Modell allerdings nur eine untergeordnete Rolle, da der Zugriff auf die gespeicherten Informationen weitgehend unabhängig von der Art der Wissensentwicklung ist.

3.5 Fazit

In diesem Kapitel wurden grundlegende Konzepte für den wissensbasierten Entwurf in der Mikrosystemtechnik diskutiert. Aufbauend auf im Bereich des Wissensmanagements häufig verwendeten Modellen und Konzepten wurden eine Wissenskategorisierung vorgestellt, die das für den Mikrosystementwurf in drei größtenteils unabhängige Wissensgebiete mit jeweils eigenem kulturellen Background unterteilt. Dabei wird erstmals das Wissen um Entwurfswerkzeuge und Modelle als eigenständiges Wissensgebiet thematisiert. Eine Verknüpfung der Wissensgebiete findet dabei nur auf einer sehr abstrakten immateriellen Ebene statt. Kooperative Tätigkeiten und Informationsaustausch sind nur über explizit definierte Schnittstellen, Agenten und *Trading-Zones* vorgesehen. Die Wissenskategorisierung bildet sowohl die Grundlage für die Implementierung der Simulationsschnittstelle des in Kapitel 4 beschriebenen Technologiemanagementsystems als auch für den in Kapitel 5 vorgestellten Ansatz zur Synthese anwendungsspezifischer Fertigungsprozesse. Der Ansatz beruht auf der Annahme, dass Querschnittszeichnungen als Bestandteil einer *Trading-Zone* zwischen *Systemwissen* und *Technologiewissen* angesehen werden können.

Neben der Wissenskategorisierung wurde ein aus dem *SECI*-Modell abgeleitetes Modell zur Wissensentwicklung von *Technologiewissen* innerhalb eines Informationsmanagementsystems vorgestellt. Das Modell beruht auf der Annahme, dass die konsequente Erfassung sämtlicher während des fertigungsnahen Entwurfs anfallender Daten in einem Wissensnetzwerk, als eine Form impliziten Wissens angesehen werden kann. Das Modell bildet die theoretische Grundlage für die Unterscheidung zwischen *Design*- und *Tracking*-Environment des im nächsten Kapitel beschriebenen Technologiemanagementsystems.

4 Technologiemanagement

Wie in Kapitel 2.1 dargestellt, sind Fertigungstechnologie und Systementwurf in der Mikrosystemtechnik untrennbar miteinander verbunden. Ein Umstand der von führenden Marktbeobachtern sogar als *MEMS-Law*, also als Gesetz, bezeichnet wird (Yole Développement 2009). Für nahezu jedes Anwendungsgebiet der Mikrosystemtechnik ist eine, genau auf diese Anwendung zugeschnittene, Fertigungstechnologie erforderlich und selbst kleinste Änderungen am physischen Modell eines Mikrosystems können Auswirkungen auf den Fertigungsprozess haben. Das in Abschnitt 2.3.4 beschriebene Brezelmodell veranschaulicht diese, den Mikrosystementwurf prägende, Verzahnung von verhaltensnahen und fertigungsnahen Entwurfsaktivitäten.

Aus den genannten Gründen ist es naheliegend, dass der Schlüssel zu einer effizienten Unterstützung des Mikrosystementwurfs im Technologiemanagement liegt (Brück et al. 2005). Das im Rahmen dieser Arbeit vorgestellte Konzept zum Technologiemanagement konzentriert sich auf die informationstechnischen Aspekte der Verwaltung, Nutzung und Erweiterung des für den Entwurf anwendungsspezifischer Fertigungsprozesse erforderlichen Wissens. Ein solches Technologiemanagementsystem, das vornehmlich der effizienten Entwicklung anwendungsspezifischer Fertigungsprozesse dient, wird im Folgenden als *Process Development Execution System (PDES)* bezeichnet.

Das in diesem Kapitel vorgestellte *PDES* ist im Rahmen des von der EU im 6. Rahmenprogramm geförderten Projekts *PROMENADE*¹ (IST-507965) entstanden. Neben dem *Lehrstuhl für Mikrosystementwurf* der *Universität Siegen* waren außerdem *Silvaco Data Systems Europe Ltd.* (England), das *IMEC* (Belgien), die *Robert Bosch GmbH*, *Cavendish Kinetics BV* (Niederlande), das *Institut für Mikroelektronik* der *TU-Wien* (Österreich) und die *Electronic Devices and Materials Group* der *University of Cambridge* (England) an dem Projekt beteiligt.

Das im Rahmen von *PROMENADE* realisierte *PDES* basiert in Teilen auf den Ergebnissen des Vorläuferprojekts *PRINCE*², das der Lehrstuhl Mikrosystementwurf in Kooperation mit der *Robert Bosch GmbH* durchgeführt hat. Während bei *PRINCE* der Schwerpunkt auf der Datenhaltung und auf Konzeptstudien für auf der Datenhaltung aufbauende Entwurfswerkzeuge lag, sollte in *PROMENADE*

¹**PR**ocess Manage**ME**Nt And **DE**sign System for Microsystem Technologies

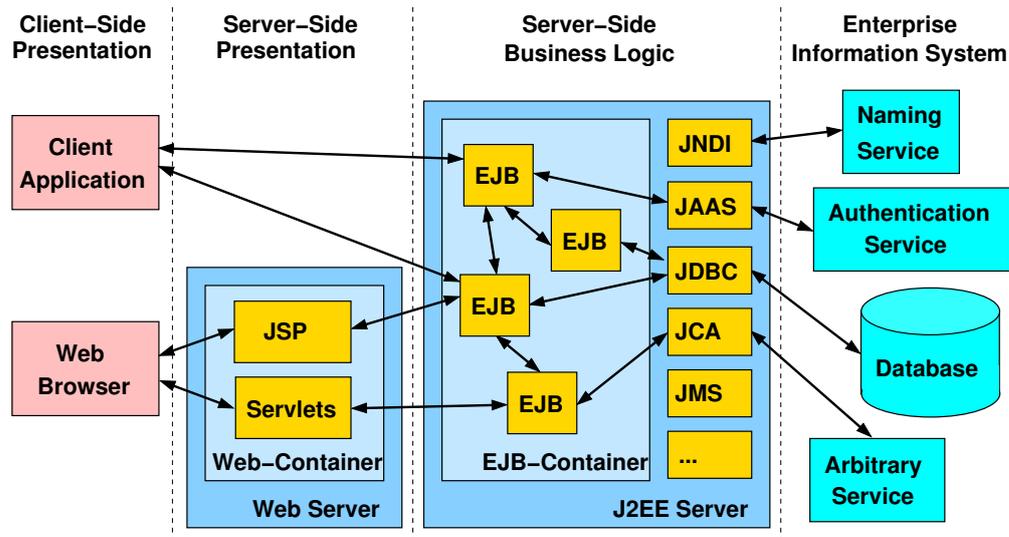
²**PR**ocess **IN**formation Management **CE**nter

dieser Ansatz zu einem integrierten Framework für den wissensbasierten Entwurf von Fertigungsprozessen der Silizium-Mikrotechnik erweitert werden. Die dafür erforderlichen Komponenten zur Erfassung und Auswertung von aus der Prototypenfertigung gewonnenen Daten und Informationen haben ihren Ursprung in dem *PDTS (Process Development Tracking System)* von *Cavendish Kinetics BV* (Ortloff 2006).

4.1 Systemarchitektur

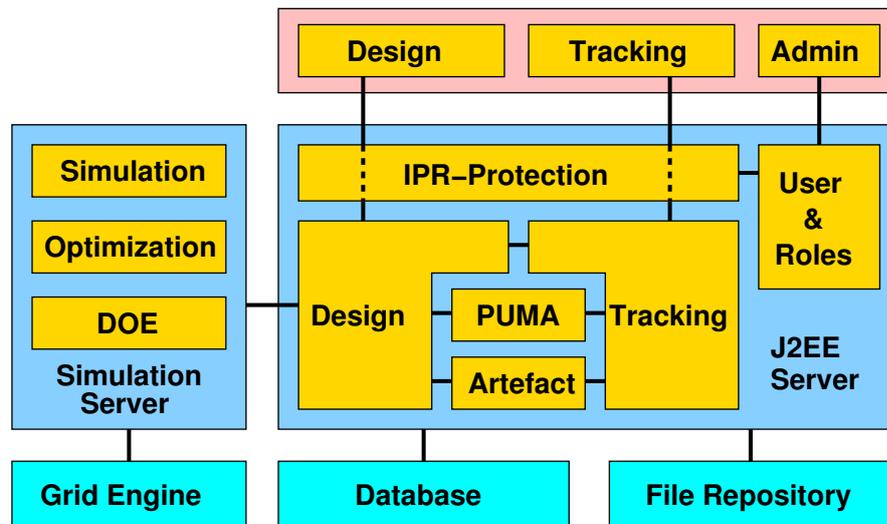
Das *PDES* nutzt konsequent die bereits im Rahmen des *PRINCE* Projekts erfolgreich evaluierte und in Popp (2005) ausführlich beschriebene Drei-Schichten-Architektur (*3-tier-architecture*). Im Vergleich zu der bei Client-Server-Anwendungen noch immer weitverbreiteten Zwei-Schichten-Architektur, die lediglich zwischen eine *Anwendungsschicht* und eine *Datenhaltungsschicht* vorsieht, wird bei einer Drei-Schichten-Architektur die *Anwendungsschicht* zusätzlich in eine *Präsentations-* und in eine *Logikschicht* unterteilt. Diese Architektur erlaubt es, einen Großteil der Anwendungslogik auf den Server zu verlagern und dadurch allen Systemkomponenten als *Service* zur Verfügung zu stellen. Durch eine Modularisierung der Anwendungslogik in einzelne Dienste im Sinne einer *Serviceorientierten Architektur (SOA)* lassen sich die einzelnen Dienste für spezielle Aufgaben kombinieren. Ein solches *Workflow Management* für die Mikrosystemtechnik auf Basis von *SOA* wurde z. B. in Schumer (2004) vorgestellt. Ein erwünschter Nebeneffekt ist, dass die zur Bearbeitung der jeweiligen Aufgabe notwendigen Daten auf dem Server verbleiben können und nicht zu einer potenziell unsicheren *Client*-Anwendung übertragen werden müssen.

Die Implementierung des Systems basiert auf der *J2EE*-Spezifikation von Sun Microsystems (Sun Microsystems Inc. 2009a), die auch schon als technische Grundlage für das *PRINCE*-Projekt diente (vgl. Popp (2005)). *J2EE* spezifiziert eine Komponentenarchitektur, die speziell auf den Betrieb verteilter, mehrschichtiger Anwendungen ausgelegt ist. Abbildung 4.1 zeigt den prinzipiellen Aufbau einer Anwendung auf Basis der *J2EE*-Spezifikation. Die zentrale Komponente ist ein *Application-Server*, der eine Laufzeitumgebung für die Anwendungskomponenten – im *J2EE*-Jargon *EJB (Enterprise Java Beans)* genannt – zu Verfügung stellt. Zu den Aufgaben der Laufzeitumgebung gehören unter anderem die Sicherstellung der Datenpersistenz und die Bereitstellung von Schnittstellen zur Netzwerkkommunikation. Die Schnittstellen zu den dafür notwendigen externen Diensten werden der Laufzeitumgebung vom *Application-Server* über standardisierte Schnittstellen zur Verfügung gestellt. Eine relationale Datenbank kann z. B. über die *JDBC*-Schnittstelle (*Java Database Connectivity*) angebunden werden. Da die Laufzeitumgebung ausschließlich über

Abbildung 4.1: Aufbau einer Anwendung nach der *J2EE*-Spezifikation

standardisierte Schnittstellen mit der Außenwelt kommuniziert, sind alle Dienste, die die jeweiligen Schnittstellen implementieren, im Prinzip austauschbar. Beispielsweise könnte jede beliebige relationale Datenbank, die die *JDBC*-Schnittstelle implementiert, als Datenspeicher dienen. Neben spezialisierten Schnittstellen, wie *JDBC*, *JMS* (*Java Message Service*) und *JAAS* (*Java Authentication and Authorization Service*), existiert mit *JCA* (*J2EE Connector Architecture*) aber auch eine generische Schnittstelle um nahezu beliebige Anwendungen mit der *J2EE* Umgebung zu verbinden. Die Anbindung von Client-Anwendungen kann wahlweise über *RMI* (*Remote Method Invocation*) oder über *Servlets* bzw. *JSP* (*Java Server Pages*) erfolgen.

Abbildung 4.2 zeigt die Systemarchitektur des *PDES*. Die Anwendungslogik befindet sich größtenteils auf dem Server und besteht aus mehreren eigenständigen Komponenten, die über die Laufzeitumgebung untereinander kommunizieren. Die beiden Hauptkomponenten sind das *Design-Environment*, das für die Verwaltung der Prozessinformationen und die Werkzeuge zur Entwurfsunterstützung verantwortlich ist, und das *Tracking-Environment*, das sich primär mit der Erfassung und Verwaltung von experimentell gewonnenen Daten befasst. Daneben existieren noch zwei gemeinsam genutzte Servicekomponenten: der *Parameter and Unit Manager* (*PUMA*), der für die Konsistenz von Parametern und Einheiten innerhalb des gesamten *PDES* zuständig ist und der *Artefact-Manager*, der sich um die Verwaltung und Versionierung von Dokumenten (z. B. Bilder, Datenblätter, Tabellen)

Abbildung 4.2: Architektur des *PROMENADE-PDES*

kümmert. Der Zugriff auf sämtliche Daten wird von einem *IPR-Protection*³-Modul kontrolliert.

Die Datenhaltungsschicht des *PDES* besteht aus zwei getrennten Bereichen: Der Bereich, der für die Persistenz der *EJB* zuständig ist, besteht aus einer relationalen Datenbank, die von der *J2EE*-Laufzeitumgebung verwaltet wird. Der zweite Bereich besteht aus einem *Subversion-Repository* (Subversion) und dient der versionierten Verwaltung von Dokumenten. Der Zugriff auf dieses Modul wird durch den bereits erwähnten *Artefact-Manager* gesteuert. Die Client-Anwendung ist, ebenso wie der Server modular aufgebaut. An Modulen stehen der *Design-Client*, der *Tracking-Client* und ein *Admin-Client* zur Verfügung. Die Client-Module sind unabhängig voneinander und werden von einem Portalprogramm aus gestartet, das auch für die Authentifizierung der Benutzer zuständig ist.

Die einzige Abweichung von der *J2EE*-Spezifikation ist der direkt an das *Design-Environment* angebundene Simulationsserver. Der Simulationsserver ist eine unabhängige Server-Anwendung, die über eine *RMI*-Schnittstelle mit dem *PDES* kommuniziert. Seine Aufgabe liegt in der Steuerung besonders rechenintensiver Aufgaben wie Prozesssimulation und Optimierung. Zu diesem Zweck verfügt er unter anderem über eine Schnittstelle zu der *Sun Grid Engine* (Sun Microsystems Inc. 2009b), die eine dynamische Lastverteilung von rechenintensiven Aufgaben auf einen Netzwerk aus mehreren Rechnern erlaubt.

³*Intellectual Property Rights*

4.2 Datenhaltung

Die Datenhaltung des *PDES* orientiert sich an der in Abschnitt 3.3.2 vorgeschlagenen Trennung in hochformalisierte Informationen für die Entwurfsunterstützung und ein flexibles Netzwerk aus Daten, die im Laufe des Entwurfsprozesses erfasst werden. Bei der Datenhaltung des *Design-Environments* handelt es sich daher um eine Weiterentwicklung des in Popp (2005) vorgestellten Datenmodells und bei der Datenhaltung des *Tracking-Environments* kommt der in Ortloff (2006) vorgestellte Ansatz zum Tragen. Da beide Ansätze zur Datenhaltung bereits ausführlich in Popp (2005) und Ortloff (2006) dokumentiert sind, werden in diesem Kapitel neben einer kurzen Übersicht lediglich die für die vorliegende Arbeit relevanten Datenobjekte und Erweiterungen beschrieben. Für alle weiteren Bereiche sei an dieser Stelle auf das *PROMENADE*-Benutzerhandbuch (Institut für Mikrosystemtechnik, Cavendish Kinetics B.V. 2007) verwiesen.

4.2.1 Parameter und Einheiten

Bei der Datenhaltung von Parametern und Einheiten – kurz *PUMA* (*P*arameter and *U*nit *MA*nagement) – handelt es sich um einen Dienst, der von allen Modulen des *PDES* genutzt wird. Über die Kombination aus Parameter und Einheit können die Werte physikalische Größen eindeutig definiert werden. Ein Vergleich zweier Parameterwerte ist nur dann möglich, wenn beide Werte die gleiche Kombination aus Einheit und Parameter verwenden. Die zentrale Verwaltung ist notwendig, um die einheitliche Benennung der Parameter aller Datenobjekte sicherzustellen und damit deren Vergleichbarkeit gewährleisten zu können.

Abbildung 4.3 zeigt die Bedienoberfläche des *PUMA*. Jeder Parameter ist durch seinen Namen und seinen Typ definiert. Der Typ des Parameters legt fest, welche Werte der Parameter annehmen kann. Der in Abbildung 4.3 sichtbare Parameter *Temperatur* ist vom Typ *numeric* und kann demzufolge numerische Werte annehmen. Neben numerischen Parametern können im *PDES* auch Parameter mit Materialien oder Zeichenketten definiert werden. Jeder numerische Parameter besitzt zudem eine Basiseinheit. Die Basiseinheit bestimmt, in welcher Einheit der Parameter bevorzugt angegeben werden sollte. Prinzipiell kann der Wert des Parameters in jeder Einheit angegeben werden, für die eine Umrechnungsformel in die Basiseinheit definiert wurde. Solche Umrechnungsformeln sind im *PDES* frei definierbar.

Nun handelt es sich gerade bei der *Temperatur* um eine physikalische Größe, die in sehr unterschiedlichem Kontext vorkommt. Ein solcher Kontext wird im *PDES* über zusätzliche Parameterattribute festgelegt. Mit dem Attribut *Wafer* könnte so

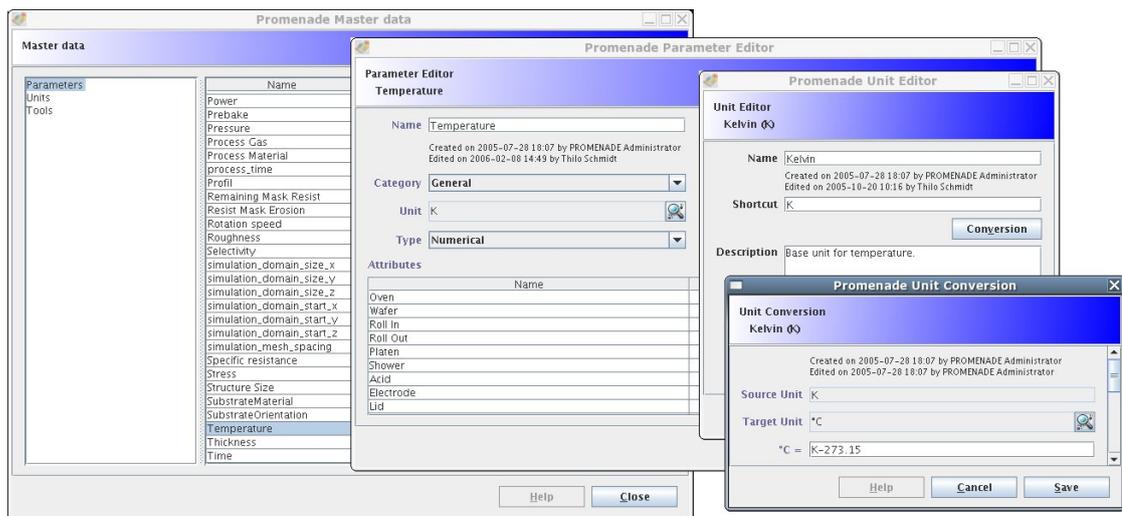


Abbildung 4.3: Parameter und Einheiten im *PROMENADE-PDES*

z. B. die Wafertemperatur beschrieben werden. Dargestellt würde dieser Parameter im System dann als *Wafer-Temperatur*. Prinzipiell ließe sich die Wafertemperatur zwar auch als eigenständiger Parameter definieren, allerdings würde dadurch die Information verloren gehen, dass beide Parameter dieselbe physikalische Größe beschreiben.

4.2.2 Prozessdaten

Bei der Herstellung von Mikrosystemen kommt eine Vielzahl an unterschiedlichen Prozessschritten, Materialien und Maschinen zum Einsatz. Die Eigenschaften dieser Produktionsmittel können im *PDES* erfasst werden und als Bausteine für den Entwurf von Fertigungsprozessen dienen. Kennzeichnend für diese Prozessdaten sind neben ihrer Vielfalt insbesondere die zahlreichen Abhängigkeiten und Relationen mit denen sie untereinander in Verbindung stehen. Außerdem sind sie einem ständigen Wandel unterworfen: Prozessparameter ändern sich, neue Maschinen kommen zum Einsatz und neue Materialeigenschaften werden entdeckt. Um dabei die Übersicht nicht zu verlieren, ist es zwingend erforderlich die Prozessdaten möglichst strukturiert zu verwalten. In *PROMENADE* kommen, wie auch schon in *PRINCE*, zu diesem Zweck drei Konzepte aus dem Bereich der objektorientierten Softwareentwicklung zum Einsatz: *Klassifizierung*, *Vererbung* und *Abstraktion* (Popp 2005).

Die *Klassifizierung* dient dazu, Datenobjekte anhand ihrer charakteristischen Merkmale zu gruppieren. In Kapitel 2.2 wird z. B. zwischen den Grundtechniken Schichterzeugung, Strukturübertragung und Schichtmodifikation unterschieden. Im *PDES* könnten diese Grundtechniken zur Gruppierung von Prozessschritten eingesetzt werden. Solche Gruppen können selbst auch wieder Untergruppen enthalten, wie z. B. *PVD* und *CVD* als Untergruppen der Prozessschrittgruppe *Schichterzeugung*. Im *PDES* erfolgt die Klassifizierung der Prozessdaten über eine Baumstruktur, die ähnlich aufgebaut ist wie die Verzeichnisstruktur eines Dateisystems. Die Gruppen entsprechen dabei den Verzeichnissen und die Datenobjekte den Dateien. In einigen Fällen ist es sinnvoll, ein Datenobjekt mehreren unabhängigen Gruppen zuordnen zu können. Prozessschritte könnten z. B. alternativ auch in Hoch- und Niedrigtemperaturschritten unterteilt oder nach ihrer CMOS-Kompatibilität klassifiziert werden. Im *PDES* ist eine solche Mehrfachzuordnung möglich und ähnlich realisiert wie Verlinkungen in Unix-Dateisystemen.

Neben dem Ordnungsaspekt und der damit verbundenen besseren Übersichtlichkeit ist die *Klassifizierung* gleichzeitig auch Grundvoraussetzung für *Abstraktion* und *Vererbung*. Eine Gruppe kann als abstrakte Form ihrer Datenobjekte angesehen werden. Die Gruppe *Schichterzeugung* könnte z. B. auch selbst als abstrakter Prozessschritt und ihre Untergruppen als Konkretisierung dieses Schritts verstanden werden. Beim Entwurf von Fertigungsprozessen ermöglicht eine solche Hierarchie aus abstrakten und konkreten Datenobjekten ein inkrementelles Entwurfsvorgehen. Dabei wird der Fertigungsprozess zunächst mittels abstrakter Prozessschritte und Materialien skizziert und anschließend Schritt für Schritt konkretisiert.

Bei der *Klassifizierung* werden Datenobjekte einer bestimmten Gruppe zugeordnet, weil sie ähnliche Merkmale besitzen. Bei der *Vererbung* wird dieses Prinzip umgekehrt: Die Datenobjekte einer Gruppe besitzen bestimmte Merkmale, gerade weil sie dieser Gruppe angehören. Wird einer Gruppe ein neues Datenobjekt zugewiesen, das nicht alle Merkmale der Gruppe besitzt, werden die fehlenden Gruppenmerkmale an das neue Datenobjekt vererbt. Der Mechanismus stellt z. B. sicher, dass alle Prozessschritte einer Gruppe eine bestimmte Grundmenge an gemeinsamen Merkmalen besitzen – eine notwendige Voraussetzung für den Einsatz von automatisierten Entwurfswerkzeugen.

Um die Prozessdaten möglichst effektiv zum Entwurf neuer Fertigungsprozesse einsetzen zu können, ist zusätzlich eine möglichst präzise Definition der einzelnen Objektmerkmale erforderlich. Die Anforderungen dafür gehen deutlich über eine rein statische „Rezeptsammlung“ hinaus, da viele Eigenschaften voneinander abhängig sind. Einige Materialeigenschaften einer Schicht werden z. B. von den Prozessparametern des schichterzeugenden Verfahrens beeinflusst. Des Weiteren

sind vor oder nach der Durchführung vieler Prozessschritte bestimmte Vorbedingungen oder Einschränkungen zu beachten. Einige Prozessschritte erfordern z. B. eine speziell vorbehandelte Waferoberfläche oder es dürfen nach der Erzeugung einer Schicht bestimmte Temperaturen nicht überschritten werden, um die Schicht nicht zu beschädigen. Um solche komplexen Anforderungen adäquat berücksichtigen zu können, unterscheidet das *PDES* bei der Definition der Objekteigenschaften zwischen:

- statischen Eigenschaften
- dynamischen Eigenschaften
- interaktiven Abhängigkeiten

Statische Eigenschaften werden durch *Parameter* festgelegt. Bei Prozessschritten wird dabei z. B. zwischen *Prozess-* und *Ergebnisparametern* unterschieden. *Prozessparameter* dienen als Anweisungen zur Durchführung eines Prozessschritts. Sie sind sozusagen das „Rezept“ nach dem vorgegangen wird. Bei einem nasschemischen Ätzverfahren wären z. B. *Konzentration* und *Temperatur* des Ätzmittels typische Prozessparameter. *Ergebnisparameter* beschreiben dagegen die Auswirkungen des Prozessschritts. Sie dienen in erster Linie als Entscheidungsgrundlage für die Auswahl von Prozessschritten während des Entwurfs und zur Ergebniskontrolle während der Prozessdurchführung. Ein typischer *Ergebnisparameter* eines Ätzverfahrens wäre z. B. die *Abtragsrate*.

Die *dynamischen Eigenschaften* eines Datenobjekts werden mittels sogenannter *Modelle* beschrieben (vgl. Abschnitt 4.2.4). Das Modell ersetzt in diesem Fall den statischen Wert. Der Wert des Parameters kann so abhängig von anderen Parametern dynamisch berechnet werden. Bei dem bereits erwähnten Ätzverfahren wäre es z. B. denkbar den Ergebnisparameter *Abtragsrate* anhand der Prozessparameter *Temperatur* und *Konzentration* zu berechnen.

Speziell im Kontext von Prozessschritten besteht die Möglichkeit Modelle zu definieren, die das Verhalten des Prozessschritts im Rahmen einer Prozesssimulation modellieren. Verfügen alle Prozessschritte eines Fertigungsprozesses über solche Modelle, wäre z. B. eine Simulation des gesamten Fertigungsprozesses denkbar (vgl. Abschnitt 4.3.3). In diesem Zusammenhang kommt auch das Konzept der Vererbung besonders anschaulich zum Tragen: Einer Prozessschrittgruppe könnte ein Modell zugewiesen werden, das dann an alle Prozessschritte dieser Gruppe vererbt würde. Damit wäre sichergestellt, dass für jeden Prozessschritt zumindest ein einfaches Simulationsmodell existiert. Bei Bedarf können solche einfachen Modelle dann, wie in Abbildung 4.4, durch spezialisierte Modelle überladen werden.

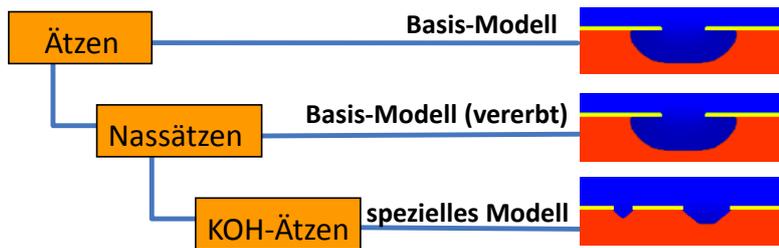


Abbildung 4.4: Überladen von Simulationsmodellen

Die *interaktiven Abhängigkeiten* zwischen einzelnen Datenobjekten werden anhand eines Regelsystems beschrieben (vgl. Abschnitt 4.2.3). Für jeden Prozessschritt sind spezifische Vor- und Nachbedingungen definierbar, deren Einhaltung Voraussetzung für die Konsistenz eines Fertigungsprozesses ist.

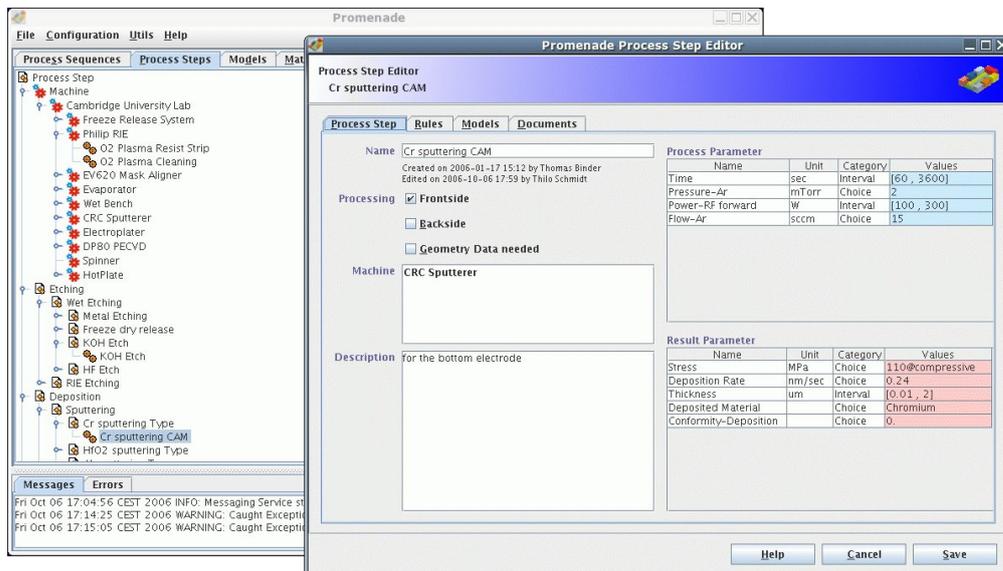


Abbildung 4.5: Prozessschritte im *PROMENADE-PDES*

Abbildung 4.5 zeigt die grafische Oberfläche zur Modellierung und Verwaltung von Prozessschritten. Das Fenster im Hintergrund zeigt die baumartig aufgebaute Hierarchie der Prozessschritte und das Fenster im Vordergrund die Eingabemaske für einen Prozessschritt, der das Sputtern von Chrom beschreibt. Über die Eingabemaske können die statischen Eigenschaften des Prozessschritts festgelegt werden. Dazu gehören neben den Prozess- und Ergebnisparametern z. B. auch Angaben,

mit welchen Maschinen der Prozessschritt durchgeführt werden kann. Die Eingabemasken für die Zuordnung der Modelle sowie der Vor- und Nachbedingungen sind über die Schaltflächen *Models* bzw. *Rules* zugreifbar.

4.2.3 Konsistenzregeln

Wechselwirkungen und Abhängigkeiten der Prozessschritte untereinander werden im *PDES* über spezielle Konsistenzregeln modelliert. Die Implementierung der Konsistenzregeln orientiert sich an dem in Popp (2005) beschriebenen Regelsystem, das zwischen den folgenden Arten von Regeln unterscheidet:

Prozessschrittbezogene Regeln dienen dazu, Vor- und Nachbedingungen von Prozessschritten festzulegen. Dazu gehören neben Vorschriften welche Prozessschritte vor bzw. nach dem jeweiligen Prozessschritt durchzuführen sind auch Einschränkungen bei Prozessparametern.

Maschinenbezogene Regeln repräsentieren Randbedingungen, die durch den Einsatz bestimmter Maschinen eingeführt werden. Dazu gehören unter anderem Einschränkungen bezüglich der einstellbaren Prozessparameter oder Beschränkungen zum Einsatz bestimmter Materialien, um z. B. eine Kontamination der Maschine zu vermeiden.

Materialbezogene Regeln beschreiben Einschränkungen, die sich speziell aus den Eigenschaften oder Wechselwirkungen zwischen bestimmten Materialien ergeben.

Geometrie und Layout Regeln befassen sich mit der geometrischen Anordnung von Elementen im physischen Modell oder in den Lithografiemasken. Neben den aus der Mikroelektronik bekannten rein geometrischen *Design-Rules* für die Lithografiemasken kommen in der Silizium-Mikrotechnik zusätzliche Regeln in Bezug auf die erlaubte Schichtreihenfolge oder Einschränkungen bei der Schichtmodifikation hinzu.

Die Konsistenzregeln werden im *PDES* als Vor- bzw. Nachbedingungen für einzelne Prozessschritte definiert. Dazu zählen z. B. Reinigungsschritte, die im Vorfeld des Prozessschritts durchgeführt werden müssen, oder bestimmte Prozessparameter, die im Anschluss an den Prozessschritt nicht überschritten werden dürfen. Die Gültigkeit der Regeln kann über die Modi *required once* und *not allowed* festgelegt werden. Regeln mit dem Modus *required once* müssen nur ein einziges Mal erfüllt werden. Danach wird die Regel ungültig. Sie werden üblicherweise eingesetzt, um festzulegen, welche Prozessschritte vor oder nach dem aktuellen Prozessschritt durchgeführt werden müssen. Über den Zusatz *immediately* kann zusätzlich festgelegt werden, dass die Regel unmittelbar vor oder nach dem Prozessschritt erfüllt

werden muss. Die Vorbedingung „*Process step Cleaning required once immediately*“ würde z. B. festlegen, dass ein Prozessschritt vom Typ *Cleaning* unmittelbar vor dem Prozessschritt durchgeführt werden muss, für den die Regel definiert ist.

Regeln mit dem Modus *not allowed* müssen dagegen für alle Prozessschritte vor bzw. nach dem betreffenden Prozessschritt erfüllt sein. Sie werden hauptsächlich in Verbindung mit Regeln eingesetzt, die sich auf bestimmte Prozessparameter beziehen. Der Zusatz *immediately* begrenzt in diesem Fall die Gültigkeit der Regel auf die unmittelbare Nachbarschaft des Prozessschritts. Die Nachbedingung „*Parameter Temperature > 300°C not allowed immediately*“ würde somit Alarm schlagen, falls der Parameter *Temperature* im unmittelbar nachfolgenden Prozessschritt den Wert 300°C überschreiten sollte. Ohne den Zusatz *immediately* würde diese Regel für alle nachfolgenden Prozessschritte gelten.

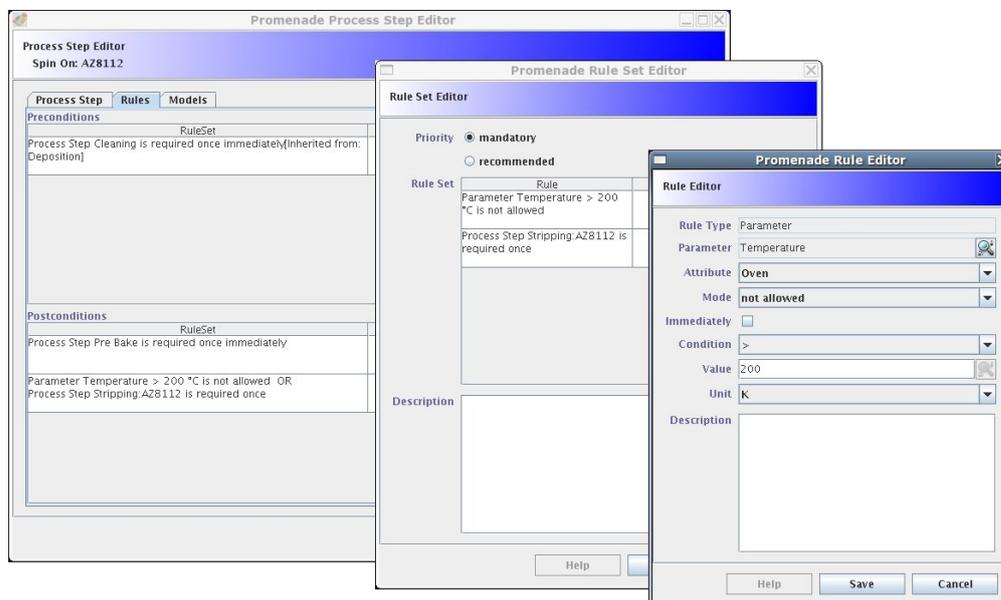


Abbildung 4.6: Definition von Konsistenzregeln im *PROMENADE-PDES*

Um komplexere Restriktionen zu beschreiben, können Konsistenzregeln über boolesche *Und*- und *Oder*-Verknüpfungen miteinander kombiniert werden. Dazu werden mehrere Konsistenzregeln in sogenannten *Rulesets* zusammengefasst. Alle Regeln innerhalb eines solchen *Rulesets* sind *oder*-verknüpft und alle *Rulesets* eines Prozessschritts gelten als *und*-verknüpft. Das bedeutet, dass für einen Prozessschritt zwar alle *Rulesets* erfüllt sein müssen, zur Erfüllung eines *Rulesets* aber bereits die Erfüllung einer einzigen Regel ausreicht. Mit den *Rulesets* können bereits sehr komplexe Regeln definiert werden. Um z. B. festzulegen, dass nach Aufschleudern

eines Fotolackes die Prozesstemperatur 500°C solange nicht überschritten werden darf, bis der Fotolack wieder entfernt wurde, wird lediglich ein *Ruleset* mit den beiden Regeln „*Parameter Temperature > 500^{\circ}\text{C} not allowed*“ und „*Processstep Strip Photoresist required once*“ benötigt. Solange die zweite Regel nicht erfüllt ist, darf die angegebene Temperatur nicht überschritten werden. Da die zweite Regel „*required once*“ ist, verliert das gesamte *Ruleset* nach einmaligem Erfüllen dieser Regel automatisch seine Gültigkeit.

4.2.4 Modelle

Material- und Prozesseigenschaften, die nicht zufriedenstellend mit statischen Parametern definierbar sind, können durch sogenannte *Modelle* repräsentiert werden. Ein typischer Anwendungsfall für ein solches Modell ist z. B. die Ätzrate beim Ätzen von einkristallinem Silizium mit *KOH*. Wie in Abschnitt 2.2 erläutert, hängt die Ätzrate in diesem Fall stark von der Kristallrichtung ab. Abbildung 4.7(a) zeigt ein von Seidel et al. (1990) experimentell ermitteltes Ätzratendiagramm, das die Ätzrate auf einem (100)-Silizium-Wafer winkelabhängig darstellt. Ein solches Diagramm könnte im PDES beispielsweise in Form einer Tabelle mit einem Wert pro Grad abgelegt werden. Aufgrund der großen Anzahl an Einträgen ist dieser Ansatz allerdings wenig praktikabel – insbesondere im Hinblick darauf, dass die Ätzrate auch noch von anderen Parametern, wie Temperatur und Konzentration abhängig ist.

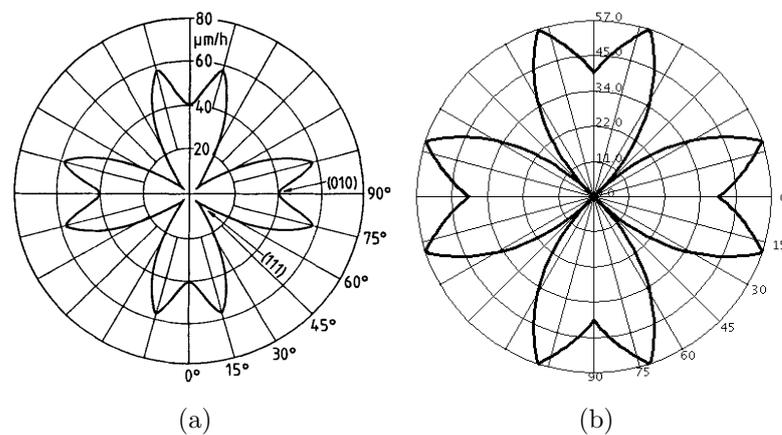


Abbildung 4.7: Ätzraten für das Ätzen von (100)-Silizium mit *KOH*: a) das experimentell ermittelte Diagramm aus Seidel et al. (1990) (Reproduced by permission of The Electrochemical Society); b) ein mit dem Modell aus (Hubbard u. Antonsson 1995) berechnetes Diagramm

Dem gegenüber steht das in Abbildung 4.7(b) dargestellte Diagramm, das mit Hilfe eines in Hubbard u. Antonsson (1995) vorgestellten Modells berechnet wurde. Das Modell benötigt für die Berechnung lediglich die Ätzzraten der drei Hauptkristallebenen 111, 100 und 110. Bei Verwendung dieses Modells müssten daher nur drei Werte gespeichert werden. Um weitere Eingangsparameter, wie Konzentration und Temperatur des Ätzmittels berücksichtigen zu können, empfiehlt es sich diese Werte ebenfalls als Modell zu definieren. Das *PDES* ist in der Lage solche untereinander verknüpften Modelle automatisch zu kombinieren und auszuwerten.

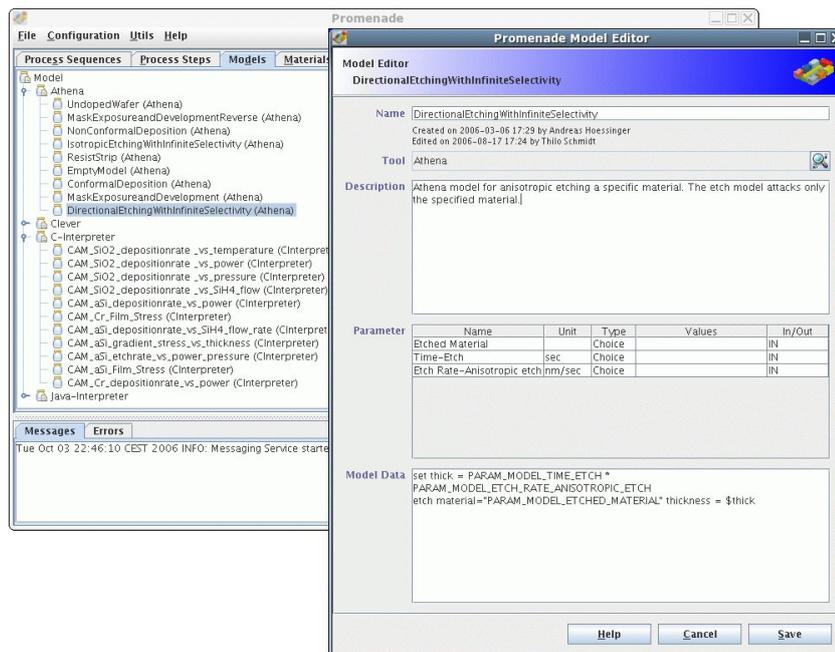


Abbildung 4.8: Modellverwaltung im *PDES*

Das Datenmodell zur Definition und Verwaltung von Modellen ist dem für Prozessdaten dabei sehr ähnlich. Abbildung 4.8 zeigt einen Screenshot der Modellverwaltung. Ein Modell besteht aus einer Schnittstellenbeschreibung und der eigentlichen Modellbeschreibung. Die Schnittstellenbeschreibung enthält, neben einem Verweis auf das Werkzeug, für das das Modell entwickelt wurde, auch eine Definition der Eingangs- und Ausgangsparameter. Die Modellschnittstelle unterscheidet dabei zwischen den Modi:

IN für Eingangsparameter

OUT für Ausgangsparameter

IN/OUT für Parameter, die vom Modell verändert werden und damit sowohl Eingangs- als auch Ausgangsparameter sind

Auch die Modellparameter stammen aus der zentralen Parameterverwaltung (siehe Abschnitt 4.2.1) und sind daher eindeutig definiert und mit einer entsprechenden Einheit versehen. Für die Eingangsparameter können zusätzlich noch *Defaultwerte* angegeben werden. Falls kein passender Parameterwert zur Verfügung steht, wird der *Defaultwert* zur Berechnung herangezogen.

Der innere Aufbau der Modellbeschreibung hängt dagegen vollständig von dem Softwarewerkzeug ab, für das das Modell entwickelt wurde. Da die im Rahmen des Projekts verwendeten Werkzeuge alle eine textuelle Modellbeschreibung erfordern, wurde in die Eingabemaske ein einfacher Texteditor integriert. In Schmidt (2004) wurde aber auch gezeigt, dass dieses Modellkonzept auch in Verbindung mit binär codierten Modellen anwendbar ist. Zur Verarbeitung der Modelle sind anwendungsspezifische Schnittstellenmodule erforderlich. Diese Schnittstellenmodule sind sowohl für die Abbildung der Modellparameter auf die anwendungsspezifischen Parameter und Datenstrukturen als auch für die Kommunikation mit der Anwendungssoftware zur Berechnung der Modelle zuständig. Im Rahmen des *PROMENADE-Projekts* wurden Schnittstellenmodule für die Programmiersprache *Java*, für den *Silvaco-C-Interpreter* und für die Technologiesimulatoren *Athena* und *Clever* implementiert.

4.2.5 Trackingdaten

Insbesondere im fertigungsnahen Entwurf treten immer wieder technologische Fragestellungen auf, die nur mittels experimenteller Untersuchungen beantwortet werden können. Zur Dokumentation der Versuchsergebnisse werden meist proprietäre Lösungen eingesetzt. In der Praxis läuft dies nach Ortloff (2006) oft darauf hinaus, dass auf einem Dateiserver für jedes Projekt ein separates Verzeichnis angelegt wird, in dem alle während der Versuchsdurchführung anfallenden Dokumente und Messergebnisse mehr oder weniger strukturiert abgelegt werden. In begrenztem Umfang ist ein solcher Ansatz zwar durchaus praktikabel, führt aber langfristig und bei zunehmender Anzahl an Projekten zu Problemen:

- Die Möglichkeit Relationen zwischen den Daten darzustellen ist im Dateisystem auf Dateinamen und Unterverzeichnisse beschränkt. Komplexere Relationen müssen in zusätzlichen Dokumenten beschrieben werden, die nicht von außen einsehbar sind.
- Der Dateiname ist oft der einzige Hinweis auf den Inhalt der Datei. Auch wenn genaue Richtlinien für die Benennung der Dateien existieren, ist die Menge der in den Dateinamen codierbaren Metainformationen schon aus Gründen der Darstellbarkeit äußerst begrenzt. Zusätzliche Metainformationen müssen, genau wie komplexe Relationen, in separaten Dokumenten erfasst werden.

- Versionierung und Zugriffskontrolle sind problematisch. Arbeiten mehrere Personen mit den Daten können leicht Konflikte auftreten ohne dass nachvollziehbar ist, wer was wann und wie verändert hat. Abhängig von der Art des Dokuments müssen solche Änderungsprotokolle ebenfalls getrennt von dem eigentlichen Dokument gepflegt werden.
- Wichtige Kontextinformationen zu den Daten werden außerhalb des Dateiservers verwaltet, wie z. B. E-Mail, und stehen infolgedessen in Folgeprojekten nicht mehr zu Verfügung.

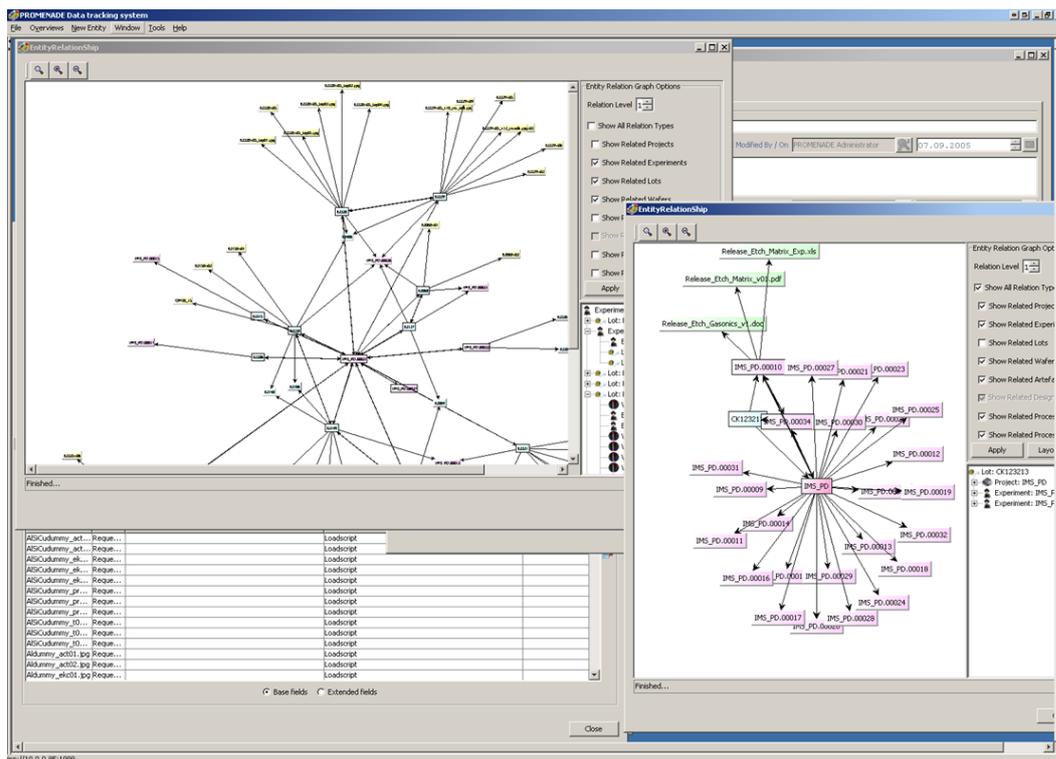


Abbildung 4.9: Repräsentation von Technologiewissen als Netzwerk

Das im *PDES* integrierte *Tracking-System* versucht, die genannten Probleme durch die systematische Erfassung aller im Laufe des Projekts anfallender Daten zu lösen. Dabei kommt der bereits in Abschnitt 3.3.2 beschriebene Ansatz, die Datenobjekte in einem semantischen Netz zu erfassen, zum Einsatz. Abbildung 4.9 zeigt, wie dieses Netzwerk im *PDES* visualisiert wird. Das momentan ausgewählte Datenelement wird in der Mitte des Netzwerks angeordnet und alle Datenelemente, mit denen es über Relationen verknüpft ist, werden bis zu einer durch den Benutzer festgelegten Verknüpfungstiefe darum herum angeordnet. Diese Darstellung wird

auch für den selektiven Export von Teilen des Wissensnetzwerks benutzt. Wurde z. B. ein Experiment im Auftrag eines Kunden durchgeführt, können so relativ einfach alle mit diesem Kunden assoziierten Daten selektiert und in ein Archiv zum Datenaustausch übertragen werden (Ortloff et al. 2009).

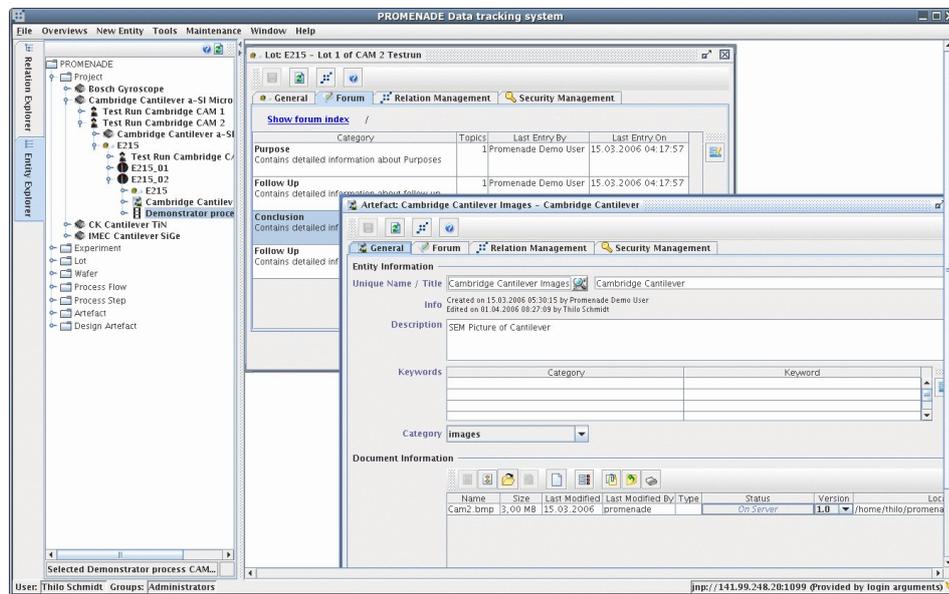


Abbildung 4.10: Metadaten und Versionsverwaltung im Tracking-System

Abbildung 4.10 zeigt die Eingabemaske für ein generisches Datenobjekt. Neben dem generischen Datenobjekt, das als *Artefact* bezeichnet wird, unterscheidet das System Datenobjekte vom Typ *Projekt*, *Experiment*, *Lot*, *Wafer*, *Prozessfluss* und *Prozessschritt*. Für jede Art von Datenobjekt existiert eine eigene Eingabemaske mit spezifischen Metainformationen und vordefinierten Relationen. Sämtliche Änderungen an den Datenobjekten werden zudem automatisch archiviert. Durch diese Maßnahmen sind zum einen spezifische Informationen zum Inhalt jeden Datenobjekts von außen sichtbar und zum anderen kann zu jedem Zeitpunkt nachvollzogen werden, wer wann welche Änderungen vorgenommen hat. Ein erster Ansatz zur automatisierten Auswertung der so erlangten Daten wurde in Langenhuisen u. Ortloff (2006) vorgestellt.

Ein weiterer wichtiger Aspekt bei der Verwaltung der Trackingdaten ist die Einbeziehung von Diskussionen, die das Datenobjekt betreffen. Die in solchen Diskussionen enthaltenen Informationen gelten als besonders wertvoll, da sie sich mit großer Wahrscheinlichkeit auf die unmittelbare Nutzung des jeweiligen Datenobjekts im Entwurfskontext beziehen. Zu jedem Datenobjekt kann daher, in Anlehnung an

Internetforen, ein Diskussionsforum eröffnet werden, in dem Fragen zu dem jeweiligen Datenobjekt gestellt und erörtert werden können. Solche Diskussionen, die anderweitig in den persönlichen E-Mail-Postfächern der beteiligten Personen verschwinden würden, sind damit auch in zukünftigen Projekten verfügbar.

4.3 Entwurfsunterstützung

Bei der im *PDES* integrierten Entwurfsunterstützung zum Prozessentwurf handelt es sich um eine Weiterentwicklung des in Wagener (2005) vorgestellten Gesamtkonzepts. Grundlage ist das in Abschnitt 2.3.3 beschriebene erweiterte Kreismodell, das einen optimierenden Entwurfsablauf aus Synthese- und Analyseschritten vorsieht. Das *PDES* stellt dazu eine Reihe von Softwarewerkzeugen zur Verfügung, die, auf Grundlage der in der Wissensbasis gespeicherten Technologiedaten, unterstützend in den Entwurfsablauf eingreifen sollen.

Der Schwerpunkt liegt dabei auf den analysierenden Aktivitäten, die im Kreismodell als *Verifikation* bezeichnet werden. Die generierenden Aktivitäten, bei denen es darum geht aus dem physischen Modell einen passenden Fertigungsprozess abzuleiten, werden nur indirekt durch Bereitstellung von Bausteinen für den Prozessentwurf unterstützt. Erst der in Kapitel 5 vorgestellte Ansatz zur Prozesssynthese bietet eine aktive Entwurfsunterstützung für die generierenden Aktivitäten des Kreismodells in Verbindung mit dem *PDES*.

4.3.1 Assemblierung von Fertigungsprozessen

Da das *PDES* über keine Entwurfsunterstützung zur automatischen Synthese von Fertigungsprozessen verfügt, müssen diese manuell zusammengesetzt werden. Dieser, als *Assemblierung* bezeichnete Vorgang, erfolgt nach einem Baukastenprinzip, bei dem die folgenden Bausteine zu Verfügung stehen:

Wafer dienen der Definition des Substratmaterials. Jeder vollständige Fertigungsprozess muss mit einer solchen *Wafer*-Definition starten.

Prozessschritte repräsentieren jeweils einen einzelnen, atomaren Arbeitsschritt innerhalb des Fertigungsprozesses.

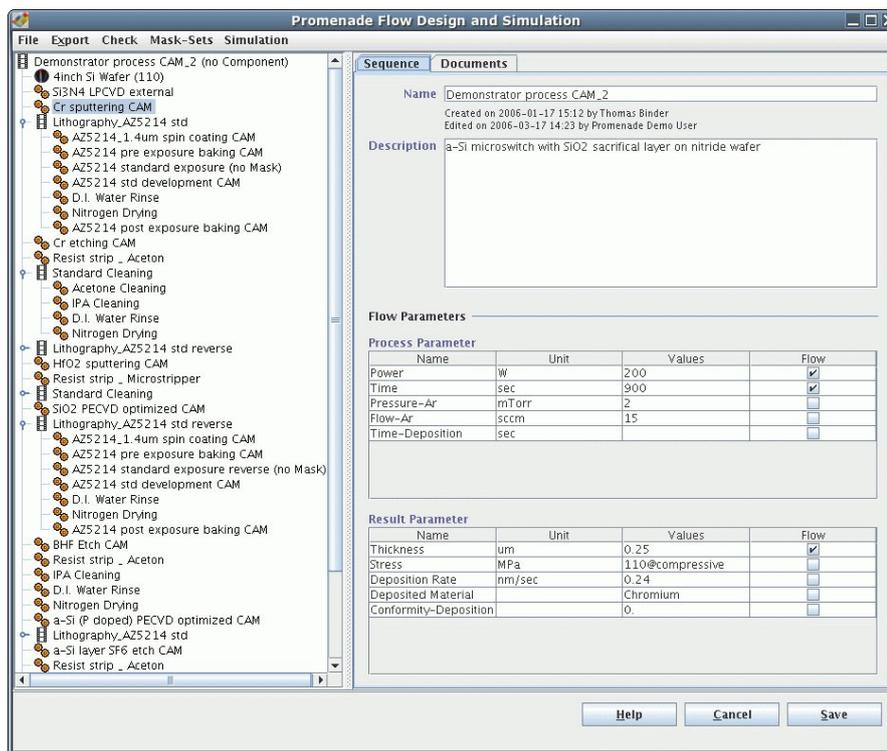
Prozessesequenzen sind vordefinierte Folgen von Prozessschritten. Durch Prozessesequenzen können häufig wiederkehrende Folgen von Prozessschritten zu Modulen zusammengefasst werden. Im Unterschied zu einem vollständigen Fertigungsprozess müssen Prozessesequenzen nicht mit einem *Wafer* beginnen.

Auf Basis dieser Bausteine können nahezu beliebige Fertigungsprozesse bzw. Prozesssequenzen zusammengestellt werden. Eine besondere Rolle spielen dabei abstrakte Prozessdaten, wie z. B. Prozessschrittgruppen (vgl. Abschnitt 4.2.2): In frühen Entwurfsphasen existiert meist nur ein grobes Gerüst des Fertigungsprozesses, das lediglich aus Schichterzeugung- und Schichtmodifikationsschritten besteht. Der Einsatz abstrakter Bausteine als Platzhalter für konkrete Prozessrezepte ermöglicht die Modellierung solcher Prozessgerüste im *PDES*. In späteren Entwurfsschritten können dann die abstrakten Bausteine des Prozessgerüsts nach und nach durch konkrete Prozessschritte oder Prozesssequenzen ersetzt werden.

Der entscheidende Vorteil dieser Vorgehensweise besteht darin, dass bereits zu einem sehr frühen Zeitpunkt ein arbeitsfähiges Modell des Fertigungsprozesses zur Verfügung steht. Wie in Abschnitt 4.2.2 dargelegt, handelt es sich auch bei Prozessschrittgruppen um vollwertige Prozessschritte, die Parameter, Konsistenzregeln und Modellen enthalten können. Die im *PDES* integrierten Werkzeuge zur Prozessverifikation sind daher bereits von Anfang an einsetzbar und ermöglichen so eine frühzeitige Identifizierung potenzieller Probleme.

Ein weiterer Vorteil dieses inkrementellen und modularen Modellierungsansatzes ist, dass er sich hervorragend in die durch das erweiterte Kreismodell aus Abschnitt 2.3.3 und die Wissenskategorisierung aus Abschnitt 3.2.3 definierten Rahmenbedingungen des wissensbasierten Mikrosystementwurfs einfügt. Der im Kreismodell vorgesehene Ablauf aus Anpassen, Verifizieren und erneutem Anpassen wird durch die Möglichkeit der inkrementellen Konkretisierung einzelner Bausteine unterstützt. Die in der Wissenskategorisierung propagierte Trennung unterschiedlicher Wissensbereiche wird dadurch unterstützt, dass zeitgleich und weitgehend unabhängig voneinander an unterschiedlichen Bausteinen des Fertigungsprozesses gearbeitet werden kann. Beispielsweise müssen Spezialisten für Lithografie- und Schichtmodifikation nicht erst auf die Fertigstellung der schichterzeugenden Prozessschritte warten, um ihre Prozessschritte in Verbindung mit dem Gesamtprozess simulieren zu können. Außerdem können Teilprozesse in eigene Prozesssequenzen ausgelagert und unabhängig voneinander optimiert werden.

Abbildung 4.11 zeigt den für die *Assemblierung* zuständigen Prozessflusseditor. Der linke Bereich der Benutzerschnittstelle zeigt den aktuellen Stand des Fertigungsprozesses. Hier kann der Benutzer einzelne Prozessschritte und Prozesssequenzen hinzufügen, entfernen oder durch konkretere ersetzen. Im Rechten Bereich werden die Prozess- und Ergebnisparameter des momentan aktiven Prozessschritts angezeigt. Jeder dieser Parameter kann individuell auf den jeweiligen Fertigungsprozess angepasst werden. Diese Anpassungen betreffen nur den jeweiligen Fertigungsprozess und haben keine Auswirkungen auf den ursprünglichen Prozessschritt.

Abbildung 4.11: Der Prozessflusseditor im *PDES*

4.3.2 Prozessverifikation

Aufgabe der Prozessverifikation ist die Überprüfung, ob ein Fertigungsprozess die durch die Fertigungstechnologie und den Systementwurf vorgegebenen Randbedingungen einhält. Dazu gehört einerseits, dass der Prozess mit den zur Verfügung stehenden Maschinen, Materialien und Techniken durchführbar ist, andererseits aber auch, dass die durch das physische Modell spezifizierten Bausteine mit ihm hergestellt werden können.

Bei der klassischen Prozessverifikation liegt der Schwerpunkt auf der Fertigung und Analyse von Teststrukturen und Prototypen des Mikrosystems. Neben dem organisatorischen Aufwand und den mit der Fertigung verbundenen hohen Kosten spricht insbesondere der *Time-to-Market*-Aspekt gegen diese Vorgehensweise. Eine einzelne Iteration durch den Verifikationsprozess kann auch unter günstigen Bedingungen mehrere Wochen in Anspruch nehmen. Muss die Verifikation aufgrund von Entwurfsfehlern mehrmals durchgeführt werden, bedeutet dies eine massive Verzögerung.

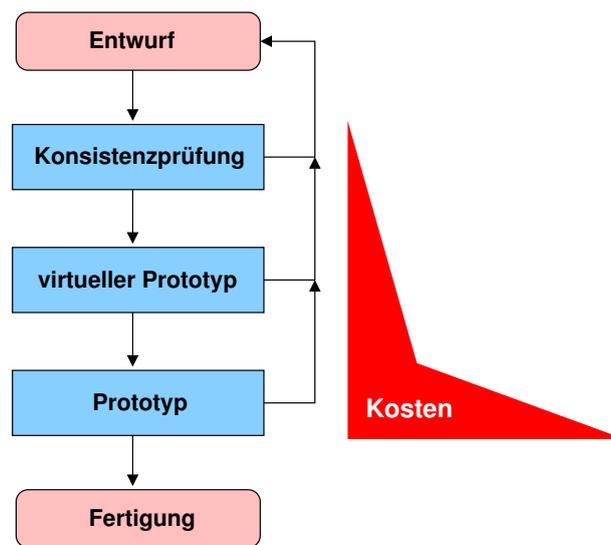


Abbildung 4.12: Dreistufige Verifikation von Fertigungsprozessen

Die signifikante Verbesserung der Prozessverifikation in Bezug auf Effizienz und Effektivität durch gezielten Einsatz von Entwurfsunterstützung ist daher ein vorrangiges Ziel des *PROMENADE*-Projekts. Grundlage für die im Folgenden vorgestellte Implementierung ist die in Abbildung 4.12 dargestellte dreistufige Vorgehensweise aus Wagener (2005).

Stufe 1: Konsistenzprüfung Die Konsistenzprüfung soll die Durchführbarkeit und die Plausibilität der Fertigungsanweisungen sicherstellen. Dabei handelt es sich um Aufgaben, die normalerweise von Technologieexperten im Rahmen einer Begutachtung durchgeführt werden. Eine solche Begutachtung bei der es im Wesentlichen um die Beantwortung der Frage, ob „der Prozess so in Ordnung ist“ geht, kann unter Umständen gleich mehrere Experten für geraume Zeit beschäftigen. Da es sich bei einem Fertigungsprozess der Mikrotechnik zudem um ein ausgesprochen komplexes Gebilde aus zahlreichen Einzelschritten und Parametern mit ebenso zahlreichen, wechselseitigen Abhängigkeiten und Randbedingungen handelt, dürften nur sehr wenige Experten in der Lage sein, eine solche Begutachtung alleine aufgrund ihres persönlichen Wissens durchzuführen. Eine Automatisierung dieses Schritts bedeutet daher sowohl eine Entlastung der Technologieexperten als auch eine Verkürzung der Antwortzeiten für die Prozessentwickler.

Die Konsistenzprüfung des *PDES* ist zweistufig realisiert. Bei der ersten Stufe handelt es sich um eine Überprüfung formaler Kriterien, die für alle Prozesse gleich sind,

z. B. ob alle Prozessparameter definiert sind. Diese Stufe wird vor allen Operationen durchgeführt, die einen vollständig definierten Fertigungsprozess voraussetzen, wie z. B. die in Abschnitt 4.3.3 beschriebene Schnittstelle zur Prozesssimulation. Die Regeln für diese Stufe sind fest vorgegeben und können durch den Benutzer nicht verändert werden.

Aufgabe der zweiten Stufe ist die Sicherstellung von Plausibilität und Durchführbarkeit des Fertigungsprozesses. Ein Fertigungsprozess gilt in diesem Zusammenhang als plausibel, wenn die Reihenfolge seiner Prozessschritte „sinnvoll“ ist. Es wäre z. B. nicht sinnvoll die Oberfläche eines Wafers zu belichten, wenn darauf zuvor kein Fotolack aufgetragen worden wäre. Das Kriterium der Durchführbarkeit bezieht sich dagegen auf die technologischen Randbedingungen der Prozessschritte. Dazu gehört, dass z. B. Prozessparameter bestimmte Grenzwerte nicht überschreiten dürfen und dass alle verwendeten Prozessschritte zueinander kompatibel sind. Grundlage dafür sind die in Abschnitt 4.2.3 beschriebenen Konsistenzregeln.

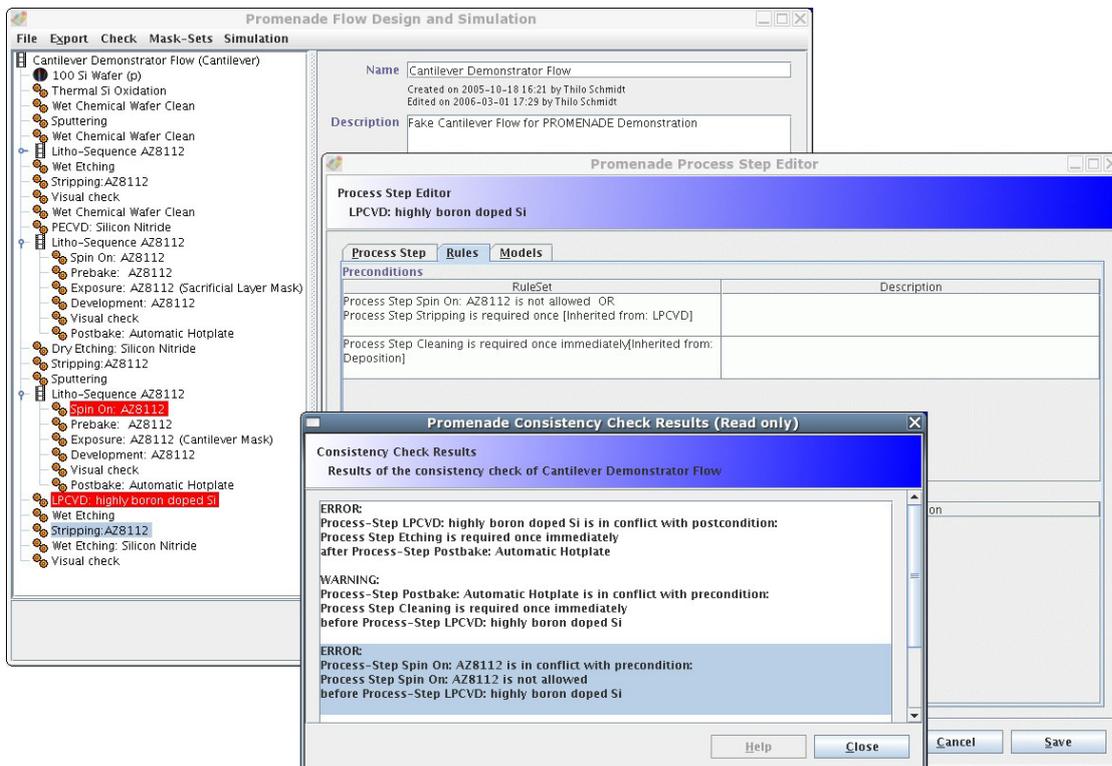


Abbildung 4.13: Konsistenzprüfung eines Fertigungsprozesses im *PDES*

Das *PDES* verfügt über einen integrierten Regelprüfer, der die Vor- und Nachbedingungen aller Prozessschritte innerhalb eines Fertigungsprozesses auswertet

und Regelverletzungen dem Benutzer mitteilt. Abbildung 4.13 zeigt die grafische Benutzerschnittstelle dieses Moduls. Zu Demonstrationszwecken wurde der Prozessschritt „*LPCVD: highly boron doped Si*“ an einer ungeeigneten Position in den Fertigungsprozess eingefügt. Wie das Ergebnis der Konsistenzprüfung zeigt, wurden dadurch gleich mehrere Konsistenzregeln verletzt. Wählt der Benutzer eine dieser Regelverletzungen im Ergebnisfenster aus, werden zudem die mit der verletzten Regel in Verbindung stehenden Prozessschritte im Prozesseditor rot markiert, was Fehlersuche und Fehlerkorrektur zusätzlich erleichtert. Eine alternative Form der regelbasierten Konsistenzprüfung wurde in Hansen et al. (2003); Hansen (2004) vorgestellt.

Stufe 2: Virtueller Prototyp Die Konsistenzprüfung liefert Aussagen in Bezug auf Durchführbarkeit und Plausibilität eines Fertigungsprozesses. Sie sagt allerdings nichts darüber aus, ob der Prozess auch tatsächlich zur Herstellung des Mikrosystems geeignet ist. Für diesen Bereich der Entwurfsunterstützung wurden – nicht zuletzt aufgrund der erheblichen Kosten, die die Fertigung eines realen Prototyps verursacht – bereits sehr früh Simulationswerkzeuge, wie z. B. SIMPL (Lee 1985) oder SUPREM (Ho et al. 1983; Law u. Dutton 1988), entwickelt. Technologiesimulatoren gehören damit zu den ersten Softwarewerkzeugen, die zur Unterstützung des fertigungsnahen Entwurfs entwickelt wurden.

Technologiesimulation stellt eine Möglichkeit dar, die Fertigung eines virtuellen Prototyps in einer virtuellen Fertigungsumgebung durchzuführen. Die Ziele, die damit erreicht werden sollen, sind je nach Entwurfsabschnitt unterschiedlich. In frühen Entwurfsabschnitten ist möglicherweise bereits eine sehr einfache Emulation des Fertigungsprozesses ausreichend, um grundlegende Fehler im Prozess oder in den Lithografiemasken aufzudecken. In späteren Entwurfsabschnitten werden dagegen aufwendigere Simulationsmodelle benötigt, um Detailprobleme zu analysieren oder bestimmte Prozessparameter optimal anzupassen.

Ein Problem, das in diesem Zusammenhang immer wieder auftritt, besteht darin, dass viele Simulationswerkzeuge entweder universell und eher ungenau oder aber sehr genau und dafür auf einige, wenige Prozessschritte beschränkt sind. Für die Fertigung eines virtuellen Prototyps ist aber eine möglichst vollständige Abdeckung des gesamten Fertigungsprozesses wünschenswert. Eine Möglichkeit dies zu erreichen besteht darin, mehrerer Simulationswerkzeuge miteinander zu verbinden. Dafür ist allerdings ein universelles Datenformat erforderlich das den Zustand des Wafers nach jedem beliebigen Prozessschritt festhalten und an den Simulator des jeweils folgenden Prozessschritts weiterreichen kann. Ein Ansatz zur Lösung dieses Problems wurde in Binder (2002) präsentiert. Der dort vorgestellte *Wafer-State-Server (WSS)* beinhaltet sowohl ein universelles Datenformat zur Repräsentation

des Waferzustandes als auch ein Framework zur effizienten Koppelung verschiedener Simulationswerkzeuge.

Die in Abschnitt 4.3.3 noch genauer beschriebene Simulationsschnittstelle beschäftigt sich dagegen mit einem anderen Problem, das sich z. B. mit der in Abschnitt 3.2.3 vorgestellten Wissenskategorisierung für den Mikrosystementwurf begründen lässt: Simulationswerkzeuge, wie z. B. SUPREM, werden über komplexe Eingabesprachen konfiguriert. Um ein Skript für einen bestimmten Fertigungsprozess erstellen zu können, ist daher eine entsprechende Kombination aus *Werkzeugwissen* und *Technologiewissen* erforderlich. Das *PROMENADE-PDES* versucht, dieses Problem durch eine Prozessschritt-spezifische Modularisierung der Eingabeskripte zu entschärfen. Im *PDES* kann jeder Prozessschritt mit einer beliebigen Anzahl von Simulationsmodellen unterschiedlicher Genauigkeit verknüpft werden (vgl. Abschnitt 4.2.4). Die Simulationsschnittstelle kann diese Simulationsmodelle nach Benutzervorgaben automatisch zu einem Simulationsmodell für den gesamten Fertigungsprozess zusammenstellen. Damit ist es auch Benutzern ohne spezielles *Werkzeugwissen* möglich, einen virtuellen Prototyp zur Prozessverifikation herzustellen. Eine Kopplung unterschiedlicher Simulatoren, wie in Binder (2002) ist allerdings zurzeit noch nicht möglich.

Neben den offensichtlichen Vorteilen in Bezug auf Kosten und Zeitaufwand hat der virtuelle Prototyp noch einen weiteren Vorteil gegenüber seinen realen Gegenständen: Während zur Analyse eines realen Prototypen zahlreiche Dünnschliffe und andere aufwendige Bearbeitungsschritte durchgeführt werden müssen, kann der virtuelle Prototyp von allen Seiten betrachtet, zerschnitten und möglicherweise sogar in Betrieb beobachtet werden. Dadurch lassen sich z. B. Messungen durchführen, die bei einem realen Prototyp messtechnisch nicht möglich wären, weil z. B. bestimmte Bereiche des Mikrosystems nicht zerstörungsfrei kontaktiert werden können.

Stufe 3: Fertigung und Charakterisierung eines Prototypen Auch wenn anhand der Konsistenzprüfung und der Technologiesimulation bereits zahlreiche potenzielle Fehler entdeckt und behoben werden können, kann auf die testweise Fertigung und Analyse des fertigen Produkts auch in Zukunft nicht verzichtet werden. Die dritte und letzte Stufe der Verifikation beinhaltet daher die Fertigung eines realen Prototypen mit allen damit verbundenen Kosten und Aufwänden. Durch erfolgreiches Absolvieren der ersten beiden Verifikationsstufen sollte die Anzahl benötigter Iteration dieser Stufe allerdings deutlich reduziert werden.

Auf den ersten Blick erscheint eine Softwareunterstützung für diese Stufe der Verifikation schwierig, da alle anfallenden manuellen Tätigkeiten über einen relativ großen Zeitraum hinweg von unterschiedlichen Personen an verschiedenen Orten,

ohne die Möglichkeit einer direkten Einflussnahme durch den Prozessentwickler, durchgeführt werden. Doch gerade aufgrund der schwierigen Rahmenbedingungen entsteht ein besonderer Bedarf für eine Entwurfsunterstützung: Die zahlreichen, unterschiedlichen Akteure, das Fehlen einer unmittelbaren Kontrollmöglichkeit und die mit der Fertigung verbundenen hohen Kosten erfordern eine besonders sorgfältige Planung und Auswertung der experimentellen Verifikation. Die bereits existierende Entwurfsunterstützung konzentriert sich daher auf die drei Aspekte:

- Planung und Steuerung
- Datenerfassung
- Ergebnisauswertung

Für eine Unterstützung des ersten Aspekt *Planung und Steuerung* bietet sich der Einsatz einer *Design of Experiment (DoE)* genannten Methodik zur statistischen Versuchsplanung an. Ziel einer *DoE*-Methodik ist, die Anzahl der Versuche zur Untersuchung des Einflusses bestimmter Parameter auf die Zielgrößen zu minimieren. Dazu werden die gewählten Parameter nach bestimmten Mustern variiert. Abhängig von der Wahl des Musters lassen sich Aussagen mit einer bestimmten statistischen Absicherung über den Einfluss der Parameter auf das Ergebnis abschätzen. Ansätze zum Einsatz von *DoE* in der Halbleiter-Prozessentwicklung finden sich z. B. in Boning u. Mozumder (1994) und Plasun (1999).

Die Steuerung des Versuchsablaufs erfolgt in der Halbleiterindustrie meist über sogenannte *Chargenkarten* bzw. *Run-Cards* (Wagener 2005). Dabei handelt es sich um detaillierte Anweisungen für die Durchführung der einzelnen Prozessschritte. Es ist damit gewissermaßen das „Rezept“, nach dem der Fertigungsprozess durchgeführt wird. Mit *PRINCE* war es erstmals möglich, solche *Run-Cards* direkt aus einer Entwurfsumgebung heraus zu generieren (Wagener 2005).

Um einen möglichst großen Gewinn aus der Prototypenfertigung zu erzielen, ist eine umfassende Protokollierung aller Prozessdaten von zentraler Bedeutung. Die Datenerfassung erfolgt üblicherweise mittels eines Laborbuchs, in dem alle anfallenden Informationen und Ergebnisse systematisch notiert werden. Im Idealfall handelt es dabei um ein in die Fertigungsumgebung integriertes, elektronisches Laborbuch, das zu jedem Zeitpunkt einen direkten Zugriff auf die erfassten Daten und Informationen ermöglicht. Leider sieht die momentan in der Mikrosystemtechnik gängige Praxis anders aus: Zwar steht fast immer ein *MES (Manufacturing Execution System)* zur Steuerung und Überwachung des Fertigungsablaufs zur Verfügung. Allerdings sind solche *MES* primär für die Prozesskontrolle im Produktionsbetrieb und nicht für die Durchführung von Versuchen im Rahmen einer Neuentwicklung konzipiert. Ein weiteres Problem besteht darin, dass in vielen Unternehmen Fertigung und Systementwurf organisatorisch und datentechnisch strikt voneinander getrennt sind.

In einem solchen Fall hätten die Entwickler keinen Zugriff auf die im *MES* erfassten Daten.

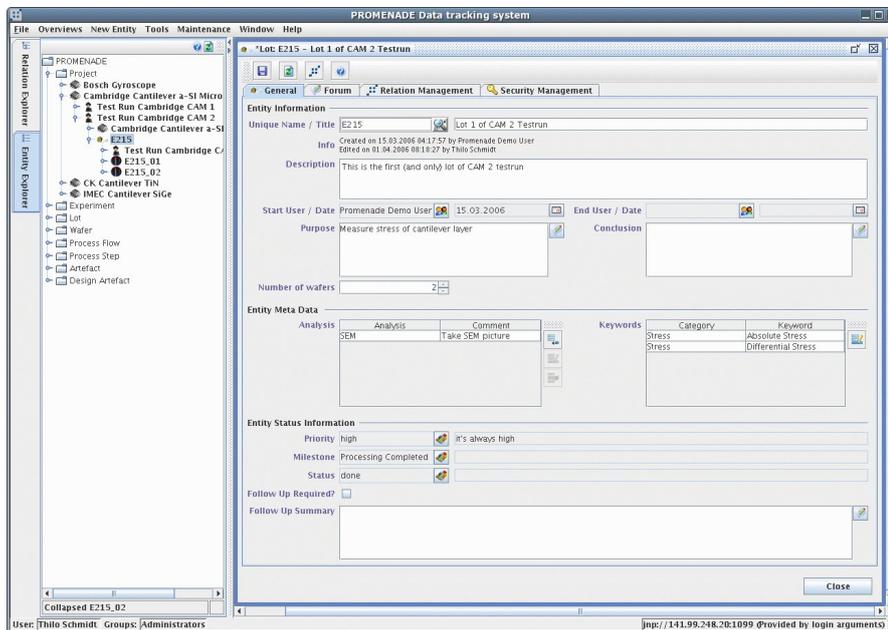


Abbildung 4.14: Eingabemaske zum Nachverfolgen von Messungen

Aus diesen Gründen muss die Dokumentation und Auswertung über zusätzliche Datenerfassungssysteme erfolgen. Im *PDES* übernimmt das in Abschnitt 4.2.5 beschriebene *Tracking-System* diese Aufgaben. Das *Tracking-System* ermöglicht die Steuerung und Datenerfassung bei der Fertigung eines Prototypen. Zu jedem beliebigen Fertigungsprozess des *PDES* ein Experiment angelegt werden. Dazu wird der Prozess vom *Design-* in das *Tracking-Environment* transferiert, wo ein entsprechender Entwurfsablauf mit *Wafers* und *Lots* angelegt wird. Neben den konkreten Anweisungen für die Operatoren stehen zum Nachverfolgen der Prozessschritte spezielle Eingabemasken zur Verfügung, in denen Messwerte und eventuelle Abweichungen im Prozessablauf dokumentiert werden können. Abbildung 4.14 zeigt eine solche Eingabemaske zum Erfassen von Messungen, die an einem bestimmten *Lot* durchgeführt wurden. Damit hat der Prozessentwickler jederzeit Zugriff auf den aktuellen Status des Experiments und kann bei Bedarf direkt in den Ablauf eingreifen (Ortloff et al. 2009).

4.3.3 Prozesssimulation

Neben der Konsistenzprüfung macht vor allem die Prozesssimulation einen erheblichen Anteil der Entwurfsunterstützung in *PROMENADE* aus. Bei der Prozesssimulation werden die Abläufe zur Herstellung eines Mikrosystems anhand mathematischer Modelle nachvollzogen. Es handelt sich sozusagen um eine virtuelle Fabrik zur Herstellung virtueller Bauteile. Die virtuellen Bauteile liefern eine erste Aussage darüber, ob sich der neu entworfene Fertigungsprozess wie erwartet verhält. Auch wenn eine rein virtuelle Fertigung in ihrer Aussagekraft nicht mit einer realen Fertigung konkurrieren kann, so bietet sie gegenüber dieser dennoch einige substantielle Vorteile:

1. **Geschwindigkeit:** Die Simulation eines Fertigungsprozesses dauert, je nach Komplexität der Simulationsmodelle, wenige Sekunden bis einige Stunden. Ein realer Fertigungsdurchlauf dauert dagegen – abhängig von Fertigungsprozess – Wochen bis Monate. Erschwerend kommt hinzu, dass aus organisatorischen Gründen die Fertigung häufig nur zu bestimmten Terminen gestartet werden kann, was weitere Tage bis Wochen kosten kann.
2. **Kosten:** In den seltensten Fällen stehen Fertigungsanlagen exklusiv für die Entwicklung eines Fertigungsprozesses zu Verfügung. In aller Regel müssen die vorhandenen Ressourcen, wie Maschinen und Personal, mit anderen Entwicklungsprojekten oder sogar mit der Produktion geteilt werden. Die Simulation entlastet diese Ressourcen und gibt Raum für wichtige Experimente und zusätzliche Projekte.
3. **Ergebnisanalyse:** Soll bei realen Prototypen mehr als die generelle Funktion festgestellt werden, sind umfangreiche Analyseschritte in Verbindung mit Messtechnik notwendig, die es an Komplexität durchaus mit dem Fertigungsprozess selbst aufnehmen kann. Viele für den Entwickler interessante Werte können messtechnisch nur indirekt oder überhaupt nicht erfasst werden. Ein virtueller Prototyp hat dagegen den Vorteil, dass der Entwickler ihn mit vergleichsweise geringem Aufwand untersuchen kann. Es lassen sich nach Belieben Querschnitte und Aufsichten anzeigen, und funktionale Eigenschaften können mittels Verhaltenssimulationen untersucht werden.

Trotz all dieser Vorteile stößt der Einsatz solcher Simulationswerkzeuge in der Entwurfspraxis auf zahlreiche Hindernisse. Um mit marktüblichen Simulationswerkzeugen einen Fertigungsprozess simulieren zu können, wird eine umfangreiche Expertise im Umgang mit den Werkzeugen, genaue Kenntnis aller Prozessschritte des Fertigungsprozesses, sowie Erfahrung mit der mathematischen Modellierung derselben benötigt. Bezogen auf die in Abschnitt 3.2.3 vorgestellte Wissenskatego-

risierung für den Mikrosystementwurf, ist daher sowohl *Technologiewissen* als auch *Werkzeugwissen* erforderlich.

Wenn für Vorbereitung, Durchführung und Auswertung der Simulation ein Team aus Technologie- und Simulationsexperten benötigt wird, relativieren sich die Vorteile des virtuellen Prototyps und es ist kaum verwunderlich, wenn Technologiesimulation bislang nur punktuell eingesetzt wird. Um *TCAD-Software* (*Technology Computer Aided Design*) effizient und umfassend einsetzen zu können, ist es daher zwingend erforderlich, das für eine Simulation benötigte *Werkzeugwissen* soweit zu reduzieren, dass die Software auch direkt von Technologieentwicklern eingesetzt werden kann.

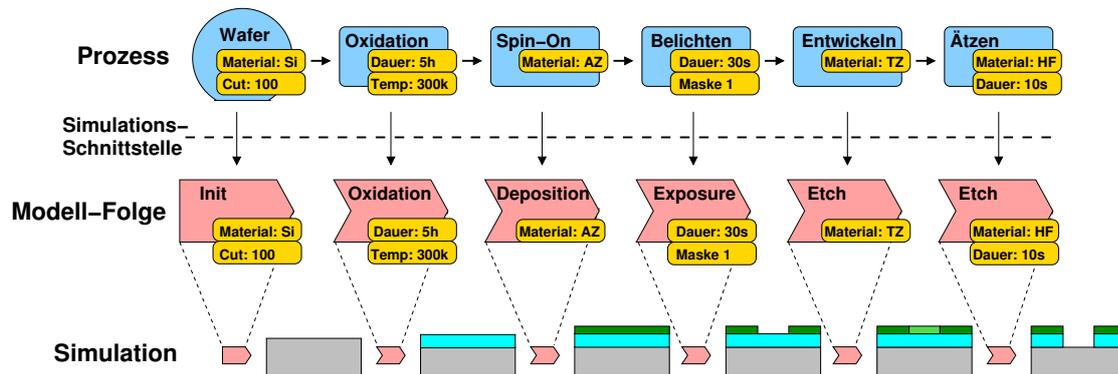


Abbildung 4.15: Konzept der Prozesssimulation im *PROMENADE-PDES*

Im *PDES* wird dieses Problem durch eine strikte Trennung von Simulationsmodell und Prozessrezept gelöst. Grundlage für diese Trennung bilden die in Abschnitt 4.2.4 beschriebenen Modelle, die eine individuelle Zuordnung von Simulationsmodellen zu Prozessschritten ermöglichen. Ein Experte für ein bestimmtes Simulationswerkzeug kann, in Zusammenarbeit mit einem Experten für einen bestimmten Prozessschritt, ein genau auf diesen Prozessschritt zugeschnittenes Modell entwickeln. Anstelle eines monolithischen Simulationsmodells für einen vollständigen Fertigungsprozess entstehen so parametrisierbare, wiederverwendbare Module für individuelle Prozessschritte.

Unter der Voraussetzung, dass für jede Art von Prozessschritt wenigstens ein Simulationsmodell existiert, kann zu jeder Folge von Prozessschritten eine passende Folge von Modellen erstellt werden. Abbildung 4.15 illustriert diesen Vorgang anhand einer einfachen Prozessfolge zur Strukturierung einer Oxidschicht. Über die Simulationsschnittstelle wird diese Prozessschrittfolge in eine parametrisierte Folge von Modellen transformiert. Dabei kann dasselbe Modell durchaus für unterschiedliche Prozessschritte verwendet werden. In dem abgebildeten Beispiel kommt zur

Simulation der Prozessschritte „Entwickeln“ und „Ätzen“ das Simulationsmodell „Etch“ mit jeweils unterschiedlichen Parametern zum Einsatz. Die Simulationschnittstelle ist außerdem auch für die Steuerung der Simulation und die Rückgabe der Simulationsergebnisse zuständig. Die technische Durchführung der Simulation ist dabei Aufgabe einer speziellen Server-Anwendung (siehe Abbildung 4.2). Dieser Simulations-Server implementiert die werkzeugspezifischen Simulationsschnittstellen. Der Simulationsserver ist eine Eigenentwicklung von *Silvaco Data Systems* im Rahmen des *PROMENADE*-Projekts. Der Simulationsserver unterstützt z. Z. die *TCAD*-Werkzeuge *Athena* und *Clever* von *Silvaco Data Systems*.

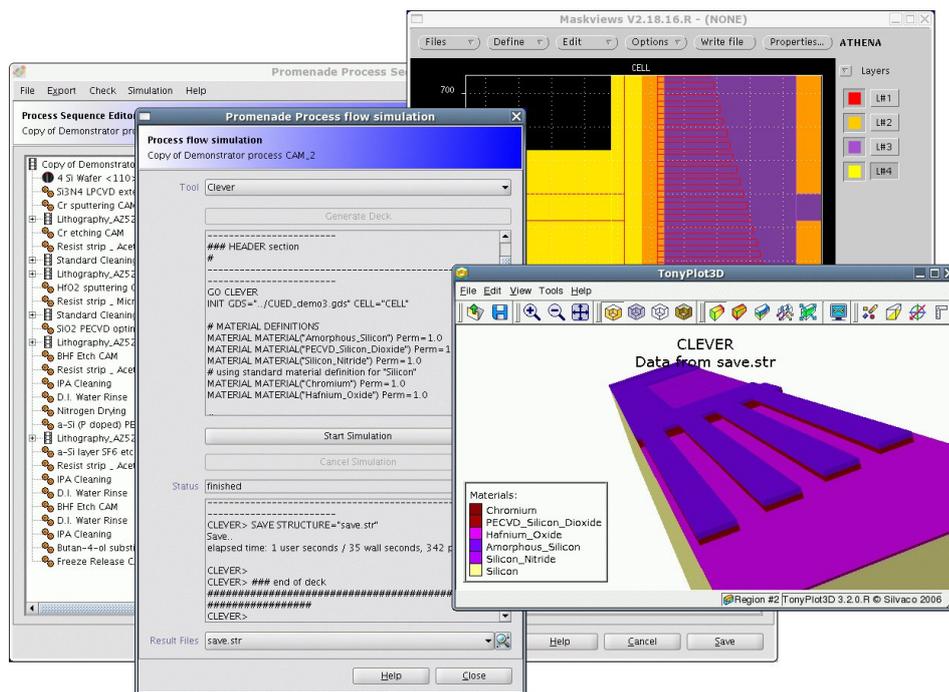


Abbildung 4.16: Simulation eines Fertigungsprozesses mit Silvaco *TCAD*-Tools

Mit diesem Automatismus ist es sozusagen „per Knopfdruck“ möglich, auch ohne umfangreiches Werkzeugwissen eine Prozesssimulation durchzuführen und eine unmittelbare Rückmeldung über die Auswirkung von Änderungen am Fertigungsprozess zu erhalten. Abbildung 4.16 zeigt, wie eine solche Prozesssimulation im *PDES* aussieht: Die Simulation wird über das *Process-Flow-Simulation*-Fenster gesteuert. Der Benutzer wählt zuerst ein Simulationswerkzeug aus, woraus die Simulationsschnittstelle versucht ein Gesamtmodell für den Fertigungsprozess zu erstellen. Ist dies erfolgreich, wird das Modell im oberen Textfeld dargestellt, wo es bei Bedarf manuell modifiziert werden kann. Nachdem die Simulation dann durch Anklicken von „*Start-Simulation*“ gestartet wurde, kann der Simulationsfortschritt

über die unteren Textfeld dargestellten Statusmeldungen des Simulationswerkzeugs verfolgt werden. Nach Abschluss der Simulation stehen die Simulationsergebnisse über das Auswahlfeld „*Results*“ zur Verfügung und können mit den entsprechenden Visualisierungswerkzeugen dargestellt werden. Das Fenster im Vordergrund zeigt z. B. das mit *TonyPlot3D* visualisierte Simulationsergebnis.

Die Fähigkeit aus einer technischen Beschreibung automatisch eine Simulationsbeschreibung zu generieren eröffnet neue Einsatzmöglichkeiten von *TCAD*-Werkzeugen im Prozessentwurf. Aufgaben, die bisher mit erheblichem experimentellem Aufwand durchgeführt werden mussten, können nun in einer virtuellen Umgebung durchgeführt werden. In den folgenden Abschnitten wird vorgestellt, wie das *PDES* solche *virtuellen Experimente* unterstützt.

4.3.4 Virtuelle Experimente

Das Experiment ist die in der Entwurfspraxis bevorzugte Methode um den Einfluss ausgewählter Prozessparameter auf den Fertigungsprozess zu bestimmen. Ein solches Experiment besteht meist aus einer Versuchsreihe, bei der die zu beobachtenden Parameter gezielt variiert werden, um möglichst präzise Rückschlüsse auf ihren Einfluss treffen zu können. Für den Entwurf und die Auswertung solcher Versuchsreihen existieren unter dem Sammelbegriff *Design of Experiments (DoE)* umfangreiche Methodensammlungen und Algorithmen, deren Anwendbarkeit auch im Bereich der Mikrosystemtechnik bereits wissenschaftlich untersucht wurde (siehe z. B. Boning u. Mozumder (1994)). Im *PROMENADE*-Projekt standen daher auch weniger die Untersuchung der *DoE*-Methoden selbst, als deren Einsatz in einer virtuellen Umgebung im Vordergrund. Das *PDES* verfolgt dabei den Ansatz, die Prozesssimulation wie ein reales Experiment zu konzipieren und damit – genau wie bei der Simulation eines einzelnen Fertigungsprozesses – für Technologieentwickler ohne *Werkzeugwissen* zugänglich zu machen.

Im Unterschied zu der im letzten Abschnitt vorgestellten Simulation einzelner Fertigungsprozesse sind im Fall der virtuellen Experimente nicht bereits alle für die Simulation benötigten Informationen in der Prozessbeschreibung vorhanden. Insbesondere fehlen Informationen über den geplanten Ablauf des Experiments und die Prozessparameter-Variationen. Für diese Aufgabe müssen zusätzlichen Datenstrukturen und Benutzerschnittstellen geschaffen werden, die neben der Definition von Parameter-Variationen, auch die Steuerung der Simulation und die Präsentation der Ergebnisse ermöglichen. Abbildung 4.17 soll den gewählten Ansatz anhand eines fiktiven Fertigungsprozesses mit den vier Prozessschritten *PS1* bis *PS4* verdeutlichen: Auf Basis einer nicht näher spezifizierten *DoE*-Methodik wurde

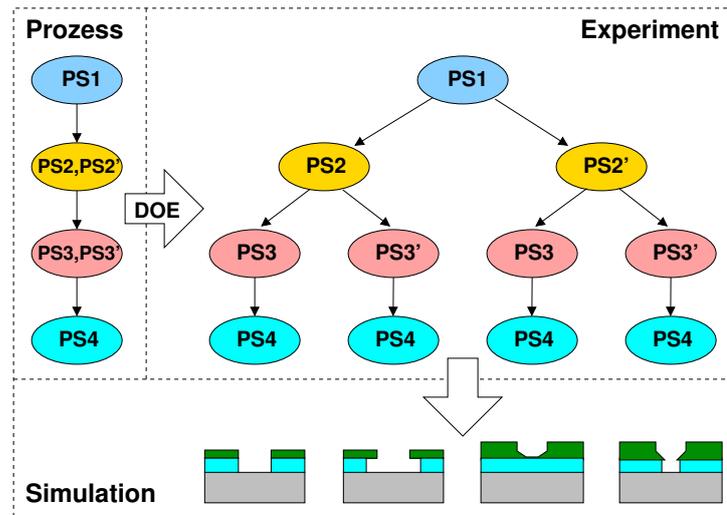


Abbildung 4.17: Aufbau eines virtuellen Experiments

festgelegt, je einen Parameter von $PS2$ und $PS3$ so zu variieren, dass die Varianten $PS2'$ und $PS3'$ entstehen. Auf Basis dieser beiden Prozessschrittvarianten ergeben sich in der Summe vier unterschiedliche Varianten des Fertigungsprozesses. Unter der Voraussetzung, dass der aktuelle Zustand der Proben ausschließlich von bereits durchgeführten Prozessschritten abhängt und sich die Variationen nicht gegenseitig beeinflussen, ist das gesamte virtuelle Experiment als Baum darstellbar. Jede Prozessschrittvariante erzeugt dabei einen neuen Zweig im Baum. Auf diese Weise entsteht ein vollständiger Baum mit dem ersten Prozessschritt des Fertigungsprozesses als Wurzel und mit den Varianten des letzten Prozessschritts als Blätter. Jeder Pfad von der Wurzel zu einem Blatt repräsentiert damit genau eine Variation des Fertigungsprozesses. Der Baum stellt damit gleichzeitig auch die minimale Repräsentationsform aller möglichen Zustände des Experiments dar.

Die Erzeugung eines vollständigen Baums aus den vorgegebenen Prozessschrittvarianten ist zwar unkompliziert, aber aufgrund der daraus entstehenden, vergleichsweise großen Anzahl unterschiedlicher Prozessvarianten oft nicht erwünscht. Je nach Art der Versuchsreihe können bereits vor Durchführung des Experiments bestimmte Parameterkombinationen ausgeschlossen werden. So wäre es in dem Beispiel aus Abbildung 4.17 denkbar, dass zwar alle Prozesse mit der Prozessschrittvariante $PS2$ untersucht werden sollen, die Prozessschrittvariante $PS2'$ aber nicht in Kombination mit $PS3$. Eine „Beschneidung“ des Baums zwischen $PS2'$ und $PS3$ würde alle Versuche, die auf dieser Kombination beruhen, aus dem Experiment entfernen. Im dargestellten Fall wäre davon zwar nur eine einzige Prozessvarian-

te betroffen, bei größeren Bäumen kann mit dieser Methode der Umfang eines virtuellen Experiments jedoch drastisch reduziert werden.

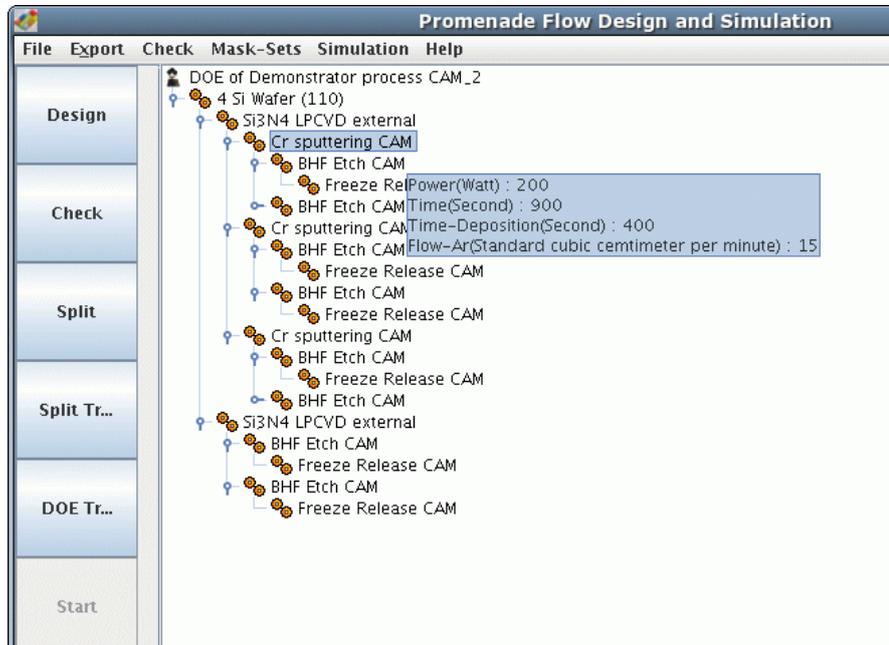


Abbildung 4.18: Der Experiment-Baum im *PDES*

Die grafische Benutzerschnittstelle zum Erstellen virtueller Experimente orientiert sich an der skizzierten Vorgehensweise und unterteilt die Definition in zwei Stufen. In der ersten Stufe wird der Fertigungsprozess, wie im Prozessfluss-Editor (vgl. Abbildung 4.11), als lineare Folge von Prozessschritten dargestellt. Bei Selektion eines Prozessschritts werden die variablen Parameter (vgl. Abschnitt 4.3.1) und der Bereich, in dem sie variiert werden dürfen, angezeigt. Auf Basis dieser Informationen können nun die in dem Experiment zu untersuchenden Parametervariationen für den jeweiligen Prozessschritt festgelegt werden. Die Parametervariationen werden dabei für jeden Prozessschritt separat festgelegt und tabellarisch dargestellt. Die im *PDES* integrierte Konsistenzprüfung stellt dabei sicher, dass keine ungültigen oder unvollständigen Parametervariationen festgelegt werden.

In der zweiten Stufe wird ein vollständiger Experiment-Baum generiert und, wie in Abbildung 4.18 dargestellt, visualisiert. Um die Übersichtlichkeit auch bei umfangreichen Experimenten zu erleichtern, werden dabei ausschließlich, Prozessschritte mit Parametervariationen angezeigt. In dieser Stufe besteht auch die Möglichkeit einzelne Äste des Baums „abzuschneiden“, um den Umfang des Experiments gezielt zu reduzieren. Bei dem in Abbildung 4.18 abgebildeten Experiment ist z. B. deutlich

zu erkennen, dass der linke (bzw. untere) Ast keine Variationen des Prozessschritts „*CR sputtering CAM*“ enthält.

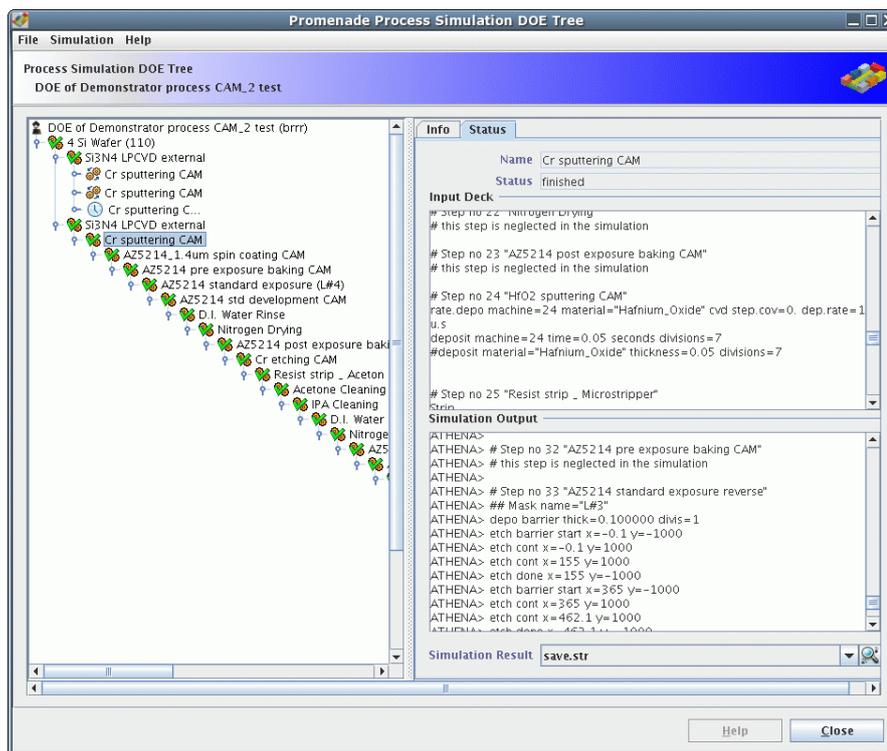
Nach Entfernen der nicht gewünschten Zweige des Baums gilt das virtuelle Experiment als vollständig definiert und es kann mit der Simulation begonnen werden. Die in Abschnitt 4.3.3 beschriebene Simulationsschnittstelle erzeugt dazu die Eingabedateien für das gewählte Simulationswerkzeug und steuert den Ablauf der Simulation. Abhängig vom Simulationswerkzeug kann dabei die Baum-Struktur des Experiments zur Effizienzsteigerung ausgenutzt werden. Die im *PDES* unterstützten Silvaco *TCAD*-Werkzeuge können z. B. Zwischenzustände in Form von Dateien abspeichern und diese als Ausgangspunkt für Folgesimulationen nutzen. Der Simulations-Server macht sich dieses zunutze, indem er nicht für jede Prozess-Variante eine vollständige Simulation durchführt, sondern stattdessen segmentweise der Baumstruktur folgt. Dadurch wird jedes Baumsegment nur einmal simuliert und das Simulationsergebnis an die jeweiligen Folgesegmente übergeben. Mit dieser Methode können redundante Simulationen vermieden und die Gesamtlaufzeit des virtuellen Experiments reduziert werden.

Die segmentweise Simulation erlaubt außerdem die Begutachtung von Zwischenständen bereits während der Laufzeit des Experiments. Wird dadurch erkennbar, dass bei der Definition des Experiments Fehler gemacht wurden oder anderweitig absehbar ist, dass die Simulation keine nützlichen Ergebnisse liefern wird, kann ein vorzeitiger Abbruch des virtuellen Experiments veranlasst werden. Ein zusätzlicher Vorteil besteht auch darin, dass ein, z. B. aufgrund eines Systemabsturzes, unterbrochenes virtuelles Experiment auf Basis des zuletzt erreichten Zwischenstandes fortgesetzt werden kann – bei der unter Umständen sehr langen Laufzeit eines virtuellen Experiments ein wichtiger technischer Aspekt.

Eine weitere Maßnahme, um die Laufzeit eines virtuellen Experiments zu reduzieren, besteht darin voneinander unabhängige Teilsimulationen auf mehrere Rechner zu verteilen. Eine Grid-Infrastruktur (vgl. Foster u. Kesselman (1998)) liefert einen flexiblen und unkomplizierten Zugriff auf die Nutzung solcher verteilter Ressourcen und wurde bereits im Rahmen des *PRINCE* Projekts zur Beschleunigung der Prozesssimulation diskutiert (Schmidt et al. 2005), dort aber nicht umgesetzt. Der *PROMENADE* Simulationsserver verfügt über eine *DRMAA*⁴-kompatible Schnittstelle, über die ein *Grid* auf Basis der *Sun-Grid-Engine* (Sun Microsystems Inc. 2009b) genutzt werden kann.

Aufgrund der oben genannten Maßnahmen handelt es sich bei einem virtuellen Experiment um ein ausgesprochen komplexes Konstrukt, das aus mehreren parallel laufenden Simulationen (möglicherweise sogar auf unterschiedlichen Rechnern),

⁴DRMAA: Distributed Resource Management Application API (<http://www.drmaa.org>)

Abbildung 4.19: Status eines virtuellen Experiments im *PDES*

abgeschlossenen Simulationsabschnitten mit vorliegenden Zwischenergebnissen und – bei einem System dieser Komplexität wohl unvermeidbar – fehlerhaften und daher abgebrochenen Simulationen bestehen kann. Um den Überblick über eine solches Experiment gewährleisten zu können, wird der aktuelle Status durch Icons im Experiment-Baum visualisiert:

-  Das Segment wurde noch nicht bearbeitet.
-  Das Segment wartet auf die Zuteilung von Ressourcen (z. B. Lizenzen oder Rechenzeit).
-  Das Segment wird momentan simuliert.
-  Die Simulation des Segments ist abgeschlossen.
-  Die Simulation des Segments wurde vorzeitig abgebrochen.

Bei Auswahl eines Segments im Experiment-Baum werden Detailinformationen, wie die Anweisungen für den Simulator und das Logfile des Simulationsprozesses angezeigt. Sobald die Simulation des Segments abgeschlossen ist, werden dort auch die Simulationsergebnisse für das Segment bereitgestellt. Einzelne Prozessvarianten

können im Anschluss an das Experiment aus dem Experiment-Baum extrahiert, und als eigenständige Fertigungsprozesse im *PDES* gespeichert werden.

4.3.5 Optimierung der Prozessparameter

Der Einsatz virtueller Experimente erlaubt die zielgerichtete Untersuchung individuell festgelegter Prozessparametervariationen. Ein alternativer Ansatz besteht darin das gleiche Experiment mehrmals hintereinander durchzuführen und dabei die Parameter so lange zu modifizieren, bis das Entwurfsziel erreicht ist. Diese in Ehrfeld (2002) als „optimierender Entwurf“ bezeichnende Vorgehensweise bildet insbesondere auch die Grundlage des in Abschnitt 2.3.3 beschriebenen Kreismodells für den fertigungsnahen Mikrosystementwurf.

Die im letzten Abschnitt vorgestellte Simulationsschnittstelle für virtuelle Experimente ist für eine solche Vorgehensweise nicht ausreichend. Um eine Optimierung automatisiert durchführen zu können, muss die Simulationsschnittstelle zusätzlich in der Lage sein:

1. Parametervariationen anhand einer vorher festgelegten Optimierungsstrategie zu erzeugen und
2. Simulationsergebnisse anhand eines bestimmten Optimierungsziels zu bewerten.

Das dem *PDES* zugrunde liegende Konzept, unterschiedliche Wissensgebiete möglichst getrennt voneinander zu behandeln und in wiederverwendbare Module zu unterteilen, wie es z. B. bei der Prozesssimulation und bei den virtuellen Experimenten umgesetzt wurde, stößt bei der Optimierung an seine Grenzen. Das erste Problem liegt in der für jede Optimierung unerlässlichen Definition eines Optimierungsziels – meist in Form einer Zielfunktion, deren Wert zu minimieren ist. Eine solche Zielfunktion ist notwendigerweise auf die jeweilige Optimierungsaufgabe zugeschnitten und erfordert, abhängig von den zu optimierenden Parametern, entweder detailliertes *Systemwissen* oder *Technologiewissen* (vgl. Abschnitt 3.2.3). Unabhängig davon ist eine Zielfunktion im Allgemeinen nur sehr eingeschränkt auf andere Optimierungsaufgaben übertragbar.

Das zweite Problem hängt unmittelbar damit zusammen, dass die Eingangsp Parameter der Zielfunktion, wie z. B. die Dicke einer bestimmten Materialschicht, vom Ergebnis der Prozesssimulation abhängen. Handelt es sich bei dem Simulationsergebnis um eine zwei- oder gar dreidimensionales physisches Modell des Mikrosystems, so müssen die entsprechenden Strukturen erst identifiziert und die Parameter dann extrahiert werden. Die Art und Weise, wie dies erfolgen kann,

hängt zum einen stark von dem Simulationswerkzeug und zum anderen aber auch vom Simulationsergebnis selbst ab. Da die Parameter häufig mit bestimmten geometrischen Strukturen (z. B. Hebel, Membrane) verknüpft sind und diese Strukturen erst durch den (simulierten) Herstellungsprozess entstehen, ist dieser Schritt von der jeweiligen Optimierungsaufgabe abhängig. Zur automatisierten Extraktion der Parameter ist daher besonders umfangreiches *Werkzeugwissen* erforderlich und einmal erstellte Lösungen, sind, wie auch schon das Optimierungsziel, kaum auf andere Aufgabenstellungen übertragbar.

Dennoch ist die Unterstützung einer automatisierten Optimierung im *PROMENADE-PDES* sinnvoll. Im Hinblick auf das sich sehr dynamisch entwickelnde Technologiewissen in der Mikrotechnik ist eine regelmäßige Anpassung des Entwurfs an veränderte technologische Rahmenbedingungen, wie z. B. neue Maschinen, andere Prozesschemikalien, veränderte Strukturgrößen etc., erforderlich. Die erneute Durchführung einer Optimierung unter veränderten Rahmenbedingungen ist ohne großen Aufwand möglich, da die problematischen Komponenten *Optimierungsziel* und *Parameterextraktion* unverändert bleiben. Da auch die Simulationsmodelle einer kontinuierlichen Weiterentwicklung unterworfen sind, kann eine Wiederholung der Optimierung – auch bei unveränderten technologischen Rahmenbedingungen – Vorteile bringen.

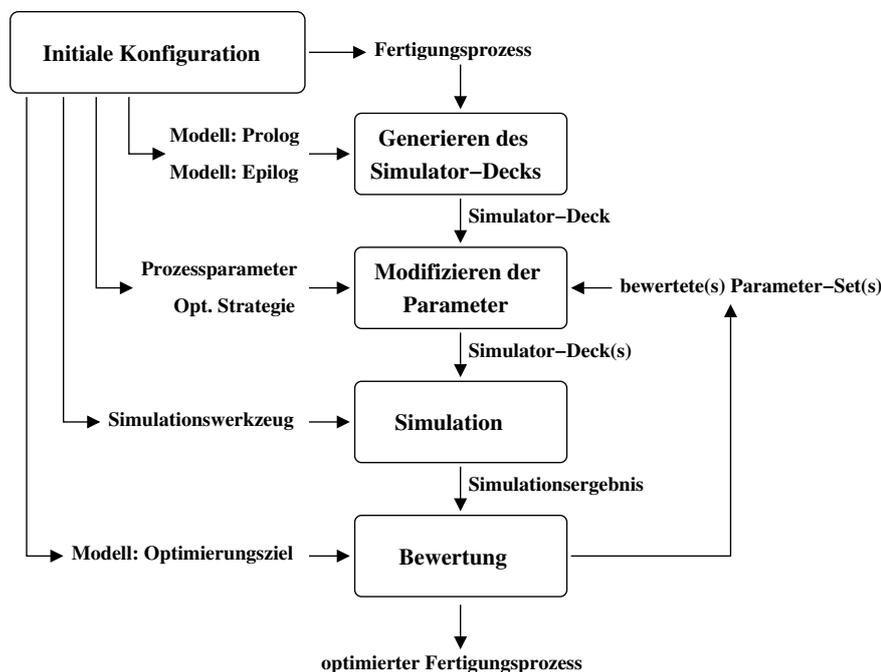


Abbildung 4.20: Aufbau der Prozessoptimierung

Unter diesen Gesichtspunkten wurde die Simulationsschnittstelle um Funktionen erweitert, die die Durchführung solcher virtueller Optimierungen ermöglichen sollen. Der prinzipielle Aufbau dieser Optimierungsschnittstelle ist in Abbildung 4.20 dargestellt. Im ersten Schritt werden zunächst die, als *Simulator-Deck* bezeichneten, Steueranweisungen für die Simulationssoftware mit dem in Abschnitt 4.3.3 beschriebenen Verfahren generiert. Ein Problem dabei ist, dass damit keine globalen Parameter definiert werden können, die über die Grenzen der einzelnen Teilmodelle gültig sind. Die Definition solcher Parameter, z. B. bestimmter Funktionsschichten, ist aber insbesondere für Aufgaben, wie eine Parameterextraktion am Ende der Simulation, dringend erforderlich. Die Optimierungsschnittstelle erlaubt daher zusätzlich die Definition sogenannter *Prolog*- und *Epilog*-Modelle, die vor bzw. im Anschluss an die Prozesssimulation ausgeführt werden und über die globale Parameter gesetzt bzw. extrahiert werden können.

Im nächsten Schritt werden ausgewählte Prozessparameter anhand einer bestimmten Optimierungsstrategie modifiziert. Mit *GENOPT* und *SIMAN* stehen zwei im Rahmen von Binder (2002) entstandene Implementierungen der Optimierungsverfahren *Genetic-Optimization* (Goldberg 1989) und *Simulated-Annealing* (Kirkpatrick et al. 1983) zu Verfügung. Über das Optimierungsmodell können die Verfahren parametrisiert (z. B. Populationsgröße bei *GENOPT*) werden. Da es sich um generische Verfahren handelt, können einmal erstellte Optimierungsmodelle problemlos für andere Optimierungsaufgaben wiederverwendet werden.

Dabei fällt auf, dass die Modifikation der Prozessparameter erst nach der Erzeugung des *Simulator-Decks* erfolgt. Diese im Detail nicht unproblematische Vorgehensweise wurde hauptsächlich aus Performancegründen gewählt. Würde die Modifikation bereits vor Erzeugen des *Simulator-Decks* erfolgen, müsste erstens für jede Variante ein vollständiger Prozessfluss angelegt werden und zweitens müsste für jeden dieser Prozessflüsse ein vollständiges *Simulator-Deck* generiert werden. Eine Repräsentation des Experiments als Baum und die damit verbundenen Vereinfachungen (vgl. Abschnitt 4.3.4) bietet sich aufgrund der verwendeten Optimierungsverfahren nicht an. Da sich bei der Anpassung der Prozessparameter die Struktur des Fertigungsprozesses nicht ändert, können die Anpassungen mit geringem Aufwand auch direkt im *Simulator-Deck* erfolgen. Diese Vorgehensweise hat den Vorteil, dass die Optimierung nahezu vollständig im Simulationsserver abläuft und das übrige *PDES* nicht belastet.

Im Anschluss an die Simulation erfolgt eine Bewertung des Simulationsergebnisses anhand der extrahierten Parameter und des durch die Zielfunktion repräsentierten Optimierungsziels. Auch das Optimierungsziel wird dabei durch ein Modell implementiert. Anhand dieser Bewertung erfolgt dann eine erneute Modifikation der Prozessparameter gemäß des gewählten Optimierungsverfahrens. Dieser Vorgang

wird solange fortgesetzt, bis das im Optimierungsziel definierte Abbruchkriterium erreicht ist.

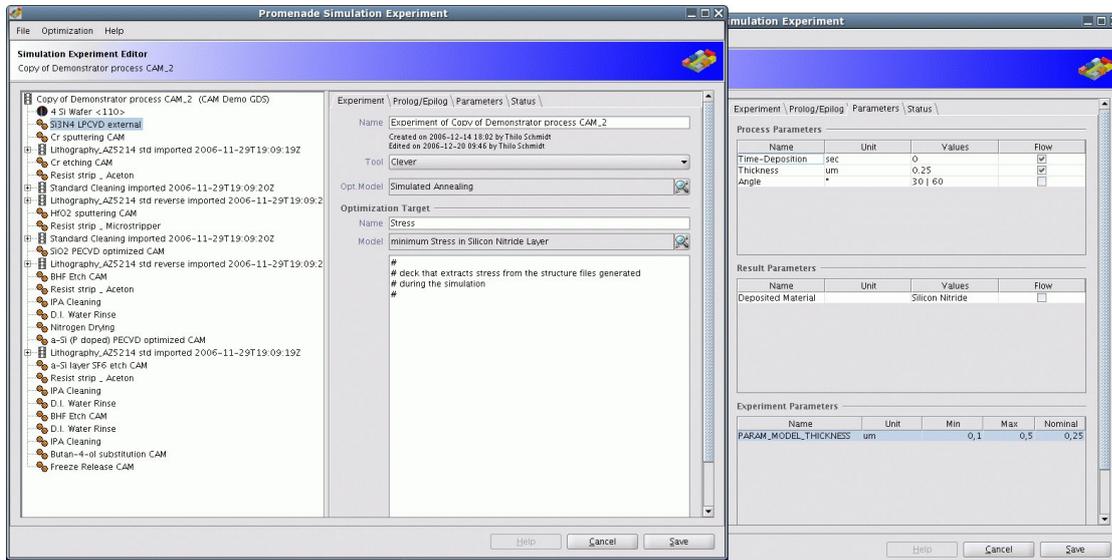


Abbildung 4.21: Festlegen der Parameter einer Optimierung im *PDES*

Abbildung 4.21 zeigt die Benutzerschnittstelle für die Optimierung mit virtuellen Experimenten. Über den Reiter „Experiment“ sind die wichtigsten Einstellungen zugänglich. Hier können Simulationswerkzeug, Optimierungsmodell und Optimierungsziel festgelegt werden. Der Reiter „Prolog/Epilog“ (nicht abgebildet) dient der Definition der Prolog- und Epilogmodelle und ist ähnlich aufgebaut wie die Oberfläche zur Definition des Optimierungsziels. Der Reiter „Parameters“ ermöglicht schließlich das Festlegen der zu optimierenden Parameter. Zu diesem Zweck werden die Prozess- und Ergebnisparameter des im Fertigungsprozess aktuell ausgewählten Prozessschritts im oberen Abschnitt des Fensters dargestellt und können zu der als „Experiment-Parameters“ bezeichnenden Liste der zu optimierenden Parameter hinzugefügt werden. Da die Modifikation der Parameter direkt im *Simulator-Deck* erfolgt entspricht der dort angegebene Name des Parameters seiner Bezeichnung im *Simulator-Deck* und nicht der im *PUMA* (vgl. 4.2.1) hinterlegten. Für jeden einzelnen Parameter muss zudem der zulässige Wertebereich in Form von Minimal-, Maximal- und Nominalwerten angegeben werden.

Da die einzelnen Simulationen bei der Optimierung keiner Baumstruktur zugeordnet werden können und ihnen auch keine eigene Repräsentation in der Datenbank zugeordnet werden können, erfolgt die Statusanzeige wie in Abbildung 4.22 dargestellt. Die Simulationen werden im oberen Bereich des Fensters tabellarisch mit aktuellem Status und Wert der Zielfunktion aufgeführt. Bei Auswahl einer dieser Simulationen

werden dem Benutzer Detailinformationen, wie Parameterwerte, *Simulator-Deck*, aktuelle Bildschirmausgabe und, falls vorhanden, Simulationsergebnisse präsentiert.

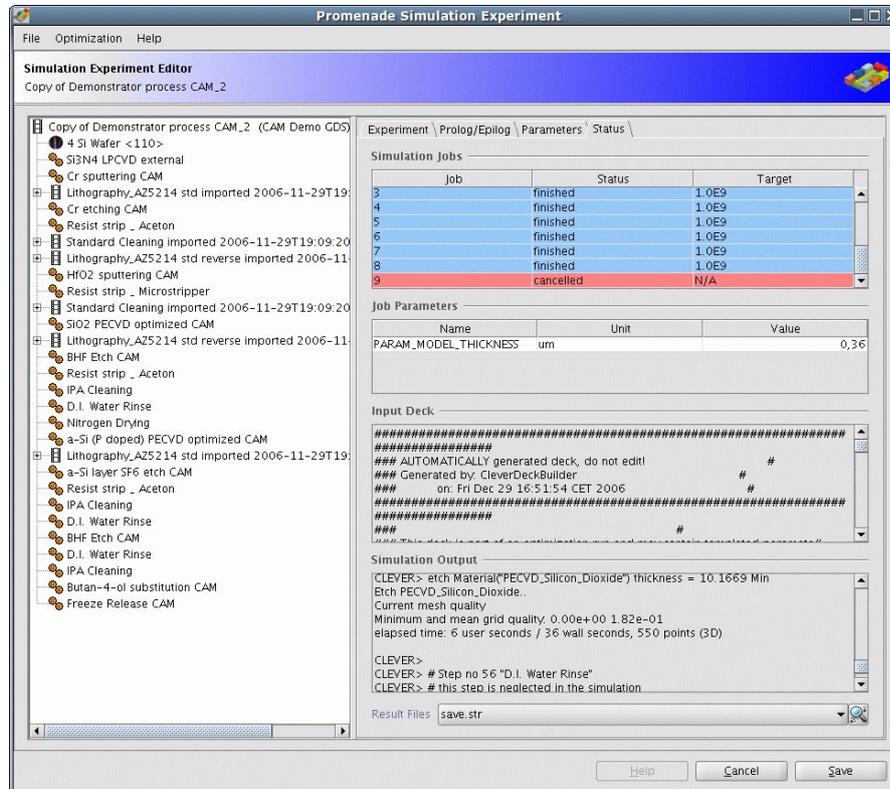


Abbildung 4.22: Statusanzeige einer Parameteroptimierung im *PDES*

Zusammen mit der Einzelsimulation aus Abschnitt 4.3.3 und den virtuellen Experimenten aus Abschnitt 4.3.4 verfügt das *PDES* damit über drei unterschiedliche Methoden zur Prozesssimulation, die sich sowohl konzeptionell, als auch seitens ihrer Implementierung erheblich voneinander unterscheiden. Die in diesem Abschnitt beschriebene Optimierung hebt sich von den beiden anderen Methoden insbesondere dadurch ab, dass hier neue Konzepte erprobt wurden, die in dieser Form im *PDES* ursprünglich nicht vorgesehen waren. Einerseits wurden Modelle erstmals nicht nur zur Modellierung technologischer Aspekte, sondern auch zur Erweiterung der Funktionalität des Werkzeugs genutzt (z. B. zur Extraktion technologischer Parameter oder zur Steuerung der Optimierungsverfahren). Andererseits wird das *Simulator-Deck* während der Optimierung unter Umgehung der Kontrollmechanismen des *PDES* direkt modifiziert.

4.4 Fazit

In diesem Kapitel wurde mit dem *PROMENADE-PDES* ein auf Popp (2005), Wagners (2005) und Ortloff (2006) aufbauendes Technologiemanagementsystem vorgestellt. Das *PDES* kombiniert Informationsmanagement, Entwurfsunterstützung und Datenerfassung in einer *Client-Server*-Umgebung auf Basis der *J2EE*-Spezifikation. Bei der Datenhaltung unterscheidet das *PDES* zwischen den unmittelbar für den Prozessentwurf einsetzbaren Daten des *Design-Environments* und den während der Durchführung von Experimenten erfassten Daten des *Tracking-Environments*. Diese Aufteilung bildet die Grundlage für ein Wissensentwicklungskonzept nach dem in Abschnitt 3.4.2 vorgestellten *DV/AC*-Modell.

Kern der im *PDES* integrierten Entwurfsunterstützung ist die dreistufige Verifikation von Fertigungsprozessen. Bei der ersten Stufe, der Konsistenzprüfung, wird anhand des in Abschnitt 4.2.3 beschriebenen Regelsystems der Fertigungsprozess auf Durchführbarkeit und Plausibilität überprüft. Die zweite Stufe sieht die Fertigung eines virtuellen Prototypen durch Technologiesimulation vor. Im Unterschied zur Konsistenzprüfung liefert diese Stufe bereits eine Aussage darüber, ob der Fertigungsprozess tatsächlich zur Herstellung der durch das physische Modell spezifizierten Mikrostrukturen geeignet ist. In der dritten und letzten Stufe erfolgt die Fertigung und Analyse eines realen Prototypen. Das *PDES* unterstützt diese Stufe vor allem durch das *Tracking-Environment*, das die Steuerung und vollständige Dokumentation von experimentellen Abläufen ermöglicht.

Wesentlicher Beitrag dieser Arbeit um *PDES* ist die Entwicklung der in Abschnitt 4.3.3 beschriebenen Simulationsschnittstelle. Die durch diese Schnittstelle umgesetzte Abstraktion der technologischen Beschreibung von der simulationstechnischen Modellierung ermöglicht die Herstellung virtueller Prototypen unmittelbar auf Basis der technologischen Beschreibung des Fertigungsprozesses. Damit steht dieser Schritt auch Technologieentwicklern ohne tief gehendes *Werkzeugwissen* zu Verfügung. Die in Abschnitt 4.3.4 und Abschnitt 4.3.5 vorgestellten Erweiterungen der Simulationsschnittstelle ermöglichen zudem die Durchführung von virtuellen Experimenten und virtueller Optimierung nach dem gleichen Muster wie ihre realen Gegenstücke. Dadurch können einerseits bekannte und bewährte Methoden wie z. B. *DoE* zur Spezifikation des Experiments eingesetzt werden, andererseits kann die Durchführung in einer zeit- und kostensparenden virtuellen Fertigungsumgebung erfolgen.

Das im Rahmen von *PROMENADE* entwickelte *PDES* wurde von der im Anschluss an das Projekt gegründeten Firma *Process-Relations GmbH* neu implementiert. *Process-Relations* vermarktet das daraus entstandene Produkt unter dem Namen *XperiDesk*.

5 Synthese anwendungsspezifischer Fertigungsprozesse

„Good process design is a creative art, supported by careful engineering analysis and experiment.“

Mit diesen Worten beginnt das Kapitel „*Basic Principles of Process Design*“ in Senturia (2001). Das im letzten Kapitel beschriebene *PDES* bietet eine sich mit jedem Prozessentwurf dynamisch erweiternde Wissensbasis und eine umfangreiche Werkzeugsammlung zur Verifikation und Validierung von anwendungsspezifischen Fertigungsprozessen. Es kann damit als direkte Unterstützung für den zweiten Teil dieser Aussage verstanden werden. Der von Senturia als „*Creative Art*“ bezeichnete Prozessentwurf bleibt allerdings auch weiterhin ein, von einem *Trial-and-Error*-Ansatz geprägter, hoch intuitiver Vorgang: Einzelne Technologieexperten wählen auf Basis ihrer persönlichen Kenntnisse und Erfahrungen eine Fertigungstechnologie aus und erstellen auf Basis dieser Technologie einen ersten Entwurf des Fertigungsprozesses. Erst nach diesem Schritt kann ein *PDES* mit Konsistenzprüfung und Technologiesimulation unterstützend in den Entwurf eingreifen. Zu diesem Zeitpunkt sind aber die grundlegenden Entscheidungen zum Aufbau des Fertigungsprozesses bereits gefallen. Mit einer Entwurfsunterstützung, die hier Alternativen aufzeigt oder gar neue Technologien berücksichtigt, könnten bereits in der Konzeptionsphase Fehler vermieden und mögliches Optimierungspotenzial ausgenutzt werden.

Während bei *IDM*¹ Systementwickler und Technologieexperten in gemischten Teams zusammenarbeiten können, ist dies bei den immer häufiger auftretenden Kooperationsentwicklungen zwischen *Fabless-Design-Houses* und *Pure-Play-Foundries* nur noch eingeschränkt möglich. Ein Unternehmen ohne eigene Fertigung ist zwar einerseits in der vorteilhaften Position unter mehreren Technologieanbietern auswählen zu können, muss andererseits, aufgrund der engen Verzahnung von Systementwurf und Fertigungstechnologie, diese Auswahl aber auch bereits sehr früh im Entwurfsprozess treffen. Unter diesen Voraussetzungen handelt es sich bei der Auswahl der Fertigungstechnologie um eine Entscheidung von strategischer Bedeutung, die aufgrund einmal getroffener Kooperationsvereinbarungen auch Auswirkungen auf zukünftige Projekte haben kann. Umgekehrt ist es für den Technologieanbieter

¹Integrated Device Manufacturer

gerade in dieser Phase wichtig, den potenziellen Kunden durch möglichst präzise Aussagen über die Eignung seiner Fertigungstechnologie zu unterstützen.

In diesem Kapitel wird daher ein Ansatz vorgestellt, der einerseits den Entwurfs-schritt vom physischen Modell zum initialen Fertigungsprozess softwaretechnisch unterstützen soll und andererseits speziell auf den Informationsaustausch zwischen Systementwicklern und Technologiedienstleistern ausgerichtet ist. Die Grundidee ein physisches Modell weitgehend automatisiert zu analysieren und basierend auf den Analyseergebnissen einen geeigneten Fertigungsprozess vorzuschlagen ist im Grunde nicht neu: Bereits in Boning (1992) wurde ein Ansatz vorgestellt, der darauf beruht lokale Schichtfolgen auf Basis mehrerer eindimensionaler „Bohrungen“ zu ermitteln. Aus diesen Schichtfolgen sollten dann abstrakte, lokale Prozessfolgen, sogenannte *Mutatores*, abgeleitet und zu einer globalen Prozessfolge verschmolzen werden. Auch wenn Boning dieses Konzept, das von ihm selbst als sehr früh und unausgereift bezeichnet wurde (Boning 1992), nach Kenntnis des Autors nicht weiterverfolgt hat, findet sich doch die prinzipielle Vorgehensweise (Schichtfolge ermitteln → abstrakten Prozess ableiten → Ergebnis verfeinern) in nahezu allen späteren Ansätzen zur automatisierten Prozesssynthese wieder.

Im folgenden Abschnitt werden zunächst die unterschiedlichen Ausprägungen des physischen Modells und ihre Eignung als Ausgangspunkt einer automatischen Prozesssynthese diskutiert. Im Anschluss daran werden vier unterschiedlichen Syntheseansätzen einander gegenübergestellt und im Kontext dieser Arbeit bewertet. Abschließend erfolgt die Vorstellung des im Rahmen dieser Arbeit entwickelten Ansatzes und seiner Implementierung.

5.1 Das physische Modell

Sowohl im Kreis- als auch im Brezelmodell stellt das physische Modell den Ausgangspunkt für die Synthese der Fertigungsanweisungen dar. Da es sich bei dem physischen Modell in erster Linie um ein Ergebnis des verhaltensnahen Entwurfs handelt, standen bei seiner Entstehung insbesondere die funktionalen Anforderungen an das Mikrosystem im Vordergrund. Um das physische Modell auch zur Prozesssynthese einsetzen zu können, muss daher als Erstes sichergestellt werden, dass es die minimalen Anforderungen der Fertigungstechnologie erfüllt. Bezogen auf die in Kapitel 2.2 beschriebene Silizium-Mikrotechnik, würde es sich dabei z. B. um Eignung für einen schichtorientierten Konstruktionsansatz handeln. Das Modell müsste sich also durch iterative Schichtabscheidung und Modifikation konstruiert werden können.

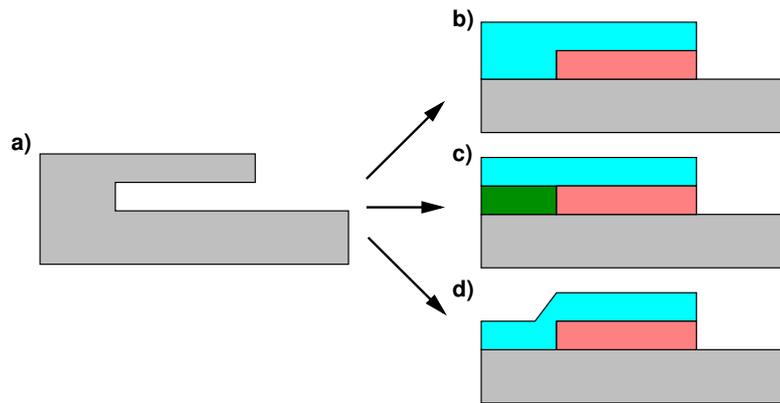


Abbildung 5.1: Transformation eines Volumenmodells in ein schichtorientiertes Modell

Abbildung 5.1 verdeutlicht die Problematik: Die als Querschnitt dargestellte Struktur mag zwar die funktionalen Anforderungen erfüllen, ist aber in Variante (a) mit den Verfahren der Silizium-Mikrotechnik nicht herstellbar. Das Herausarbeiten einer solchen Hebelstruktur aus einem homogenen Materialblock ist alleine durch wiederholte Anwendung von Schichterzeugung und Schichtmodifikation nicht möglich. In Variante (b) wird daher das Volumenmodell in zwei separate Komponenten aufgeteilt und der Hohlraum unter dem Hebel mit einer Opferschicht (vgl. Abschnitt 2.2.4) ausgefüllt. Diese Variante ist zwar prinzipiell herstellbar, da aber die meisten schichterzeugenden Verfahren Schichten mit homogener Schichtdicke erzeugen, wäre die dritte Variante (c) einfacher zu fertigen. In dieser Variante haben alle Komponenten eine homogene Schichtdicke. Das allerdings zum Preis einer zusätzlichen Schicht für den Sockel des Hebels. Die vierte Variante (d) verzichtet zwar auf den Sockel, hat aber eine andere Geometrie als das ursprüngliche Modell.

Zur Lösung dieses Problems sind prinzipiell zwei Ansätze denkbar: Der erste und sicherste Ansatz besteht darin, das physische Modell von Anfang an schichtorientiert zu entwerfen. Dieser Ansatz ist vergleichsweise umständlich, da er einerseits von den marktüblichen CAD-Werkzeugen nicht unterstützt wird (Feldmann 2007) und andererseits bereits Grundkenntnisse der Silizium-Mikrotechnik voraussetzt. Der zweite Ansatz ist universeller: Er geht davon aus, dass das physische Modell mit marktüblichen CAD-Werkzeugen als Volumenmodell erstellt wird und erst im Anschluss in ein aus Schichten aufgebautes Modell transformiert wird. Dazu muss das physische Modell erst hinsichtlich geometrischer Strukturen untersucht werden, die Schwierigkeiten bei der Fertigung verursachen können. Im nächsten Schritt müssen diese problematischen Strukturen dann, wie in Abbildung 5.1 dargestellt,

aufgebrochen und die Bruchstücke bestimmten Schichten zugeordnet werden. Dabei sind je nach geometrischer Form mehrere gültige Varianten zu berücksichtigen.

Neben der Frage, ob es sich bei dem physischen Modell um ein Volumenmodell oder um ein schichtorientiertes Modell handeln sollte, stellt sich insbesondere auch die Frage nach seiner Dimensionalität. Da es sich bei einem Mikrosystem um ein dreidimensionales Gebilde handelt und keine zweidimensionale Entwurfsabstraktion existiert, ist es zunächst naheliegend, ein dreidimensionales Modell zu bevorzugen. In der Entwurfspraxis stößt dieser Ansatz allerdings auf Probleme: Das manuelle Bearbeiten eines dreidimensionalen Modells ist erstens vergleichsweise zeitintensiv und zweitens im Bereich der Silizium-Mikrotechnik, die sich vor allem an der Mikroelektronik orientiert, zudem auch unüblich. Speziell in diesem Bereich kommt viel häufiger eine Kombination aus Querschnitten und Aufsichten zum Einsatz, die die Geometrie zwar nur unvollständig beschreiben können, aber dafür sehr viel unkomplizierter und schneller zu erstellen bzw. zu modifizieren sind (Wagner 2005).

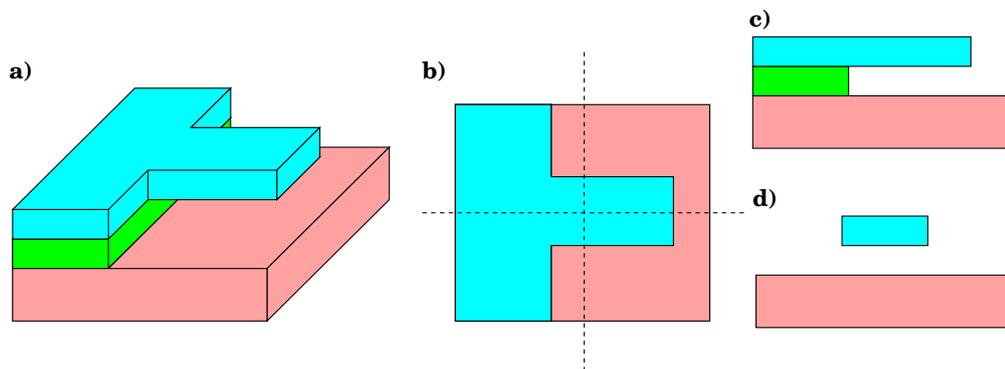


Abbildung 5.2: 3D-Modell (a) mit Aufsicht (b) und zwei Querschnitten (c) und (d)

Entscheidend bei einer zweidimensionalen Darstellung ist es, den Informationsverlust gegenüber der dreidimensionalen Darstellung möglichst gering zu halten. Es ist daher von besonderer Bedeutung genau die Querschnitte und Aufsichten auszuwählen, die das Mikrosystem hinreichend charakterisieren. Abbildung 5.2 verdeutlicht diesen Sachverhalt: Um das 3D-Modell des Hebels (a) adäquat durch ein 2D-Modell zu ersetzen, wurden drei verschiedene 2D-Darstellungen gewählt. Die Aufsicht (b) soll Informationen über die laterale und die beiden Querschnitte (c, d) Informationen über die vertikale Ausdehnung liefern. Das ist allerdings schon bei diesem sehr einfachen Beispiel alles andere als unproblematisch: Die Aufsicht liefert nur Informationen über die von oben sichtbaren Schichten. Eine rein zweidimensionale Aufsicht ist daher ungeeignet. Zu einer hinreichenden Charakterisierung

der lateralen Ausdehnungen sind daher mehrere horizontale Schnittbilder in unterschiedlicher Tiefe notwendig, was zu einer 2,5-dimensionalen Darstellung, wie in Abbildung 5.3a führt.

Bei der Definition der Querschnitte treten ähnliche Probleme auf. Der Querschnitt in Abbildung 5.2c zeigt eine Seitenansicht des Hebels, auf dem seine Länge und die Art seiner Befestigung erkennbar sind. Soll nun anhand dieses Querschnitts z. B. die Dauer eines Ätzschritts zum Unterätzen des Hebelarms berechnet werden, müsste von einer Unterätzung der kompletten Länge des Hebelarms ausgegangen werden. Tatsächlich wäre aber nur ein Bruchteil der Zeit notwendig, da der Hebel im vorliegenden Beispiel auch von den Seiten aus geätzt wird. Diese Information soll nun der zweite Querschnitt (d) beisteuern, der eine Frontalansicht auf den Hebel irgendwo in der Mitte des Hebelarms zeigt. Hier ist zwar die Breite des Hebelarms zu erkennen, allerdings fehlt jeglicher Hinweis auf die Art seiner Befestigung. Es erscheint, als ob der Hebel in der Luft schwebt. Um das System hinreichend genau zu beschreiben, sind daher beide Querschnitte erforderlich.

In Wagener (2005) wurde mit dem sogenannten *charakteristischen Querschnitt* ein Konzept vorgestellt, das eine Kombination dieser Informationen in einem Querschnitt vorsieht. Abbildung 5.3b zeigt, wie ein solcher Querschnitt aussehen könnte. Bei diesem Querschnitt wird berücksichtigt, dass zur Herstellung der Hebelstruktur der Prozess lediglich in der Lage sein muss die halbe Hebelbreite und nicht die komplette Hebellänge zu unterätzen. Eine Analyse dieses Querschnitts würde also die korrekten Ergebnisse liefern. Paradoxerweise kommt der *charakteristische Querschnitt* in dem physischen Modell aber gar nicht vor, sondern muss unter genauer Kenntnis der technologischen Randbedingungen speziell entworfen werden. Da sich, aufgrund des dafür notwendigen *Technologiewissens*, der Einsatz einer automatisierten Prozesssynthese erübrigen würde, ist dieser Ansatz zur Lösung des Problems eher ungeeignet.

Insgesamt ist festzustellen, dass die ideale Repräsentationsform des physischen Modells als Ausgangspunkt für die Prozesssynthese nicht existiert. Entwurfswerkzeuge für den verhaltensnahen Entwurf erzeugen in erster Linie dreidimensionale Volumenmodelle. Diese sind aus den genannten Gründen erst nach einer komplizierten Transformation als Ausgangspunkt für die Prozesssynthese geeignet. Das manuelle Zeichnen von schichtorientierten dreidimensionalen Modellen wird von marktüblichen CAD-Programmen nicht direkt unterstützt und ist daher sehr aufwendig. Im Vergleich dazu ist das Zeichnen zweidimensionaler Querschnitte erheblich unkomplizierter. In diesem Fall besteht das Problem allerdings darin, sicherzustellen, dass die Querschnittszeichnung die dreidimensionale Geometrie des Mikrosystems auch hinreichend genau wiedergibt. Wozu entweder eine Kombination aus mehreren

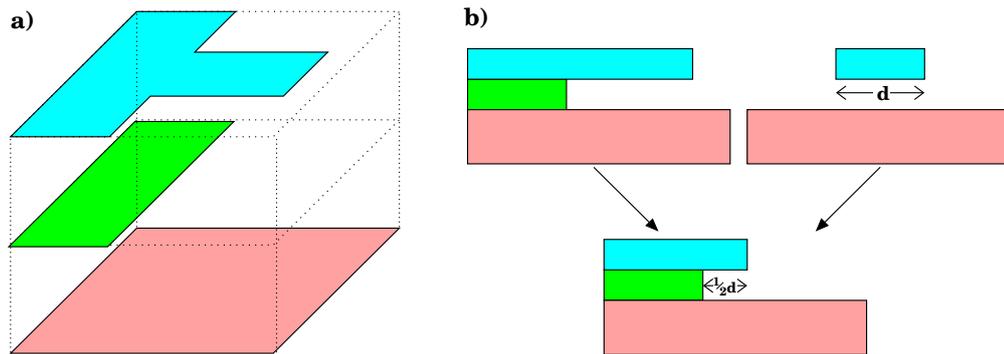


Abbildung 5.3: 2,5-dimensionale Abstraktion (a) und charakteristischer Querschnitt (b) nach Wagener (2005)

Querschnitten oder der komplizierte Entwurf eines charakteristischen Querschnitts nach (Wagener 2005) erforderlich ist.

Im folgenden Abschnitt wird eine Auswahl an Forschungsarbeiten vorgestellt, die eine Auswahl der in diesem Abschnitt vorgestellten Ansätze zur Repräsentation des physischen Modells berücksichtigen. Der Ansatz manuell erzeugte zweidimensionale Querschnitte zu verwenden, kommt beispielsweise in *MISTIC* (Hasanuzzaman u. Mastrangelo 1996; Zaman et al. 1999a, b) zum Einsatz. Bei den Ansätzen von Li et al. (2005) und Cho et al. (2002) steht dagegen die Analyse von dreidimensionalen Volumenmodellen im Vordergrund.

5.2 Stand der Forschung

5.2.1 Prozesssynthese anhand von Querschnittszeichnungen

Der wohl umfassendste Versuch Fertigungsprozesse aus Querschnittsbildern abzuleiten, wurde Mitte der 90er Jahre am *Center for Integrated Sensors and Circuits* der *University of Michigan* unternommen. Ziel der Forschung war die automatische Synthese von Fertigungsprozessen mithilfe einer Softwareumgebung aus Querschnitteditor, Prozess-Compiler und Prozessschritt-Datenbank. Diese *MISTIC* (*Michigan Synthesis Tools for Integrated Circuits*) genannte Softwareumgebung stellt noch immer den Maßstab dar, an dem sich Werkzeuge zur Prozesssynthese messen müssen.

Die generelle Vorgehensweise von *MISTIC* lässt sich in etwa so zusammenfassen: Zunächst werden anhand einer Querschnittszeichnung die funktionalen Schichten

des Mikrosystems bestimmt. Aus der relativen Position dieser Schichten kann die Reihenfolge ihrer Erzeugung abgeleitet werden. Die so entstandene Erzeugungsreihenfolge dient als Gerüst für den späteren Fertigungsprozess. Den einzelnen Schichten werden passende erzeugende und strukturierende Prozessschritte aus der Datenbank zugeordnet. Anschließend werden die Prozessparameter auf Basis numerischer Modelle angepasst und optimiert. Da die Anzahl der so generierten Prozessfolgen sehr groß werden kann, erfolgt abschließend eine Auswahl der „besten“ Prozesse auf Basis einer Abschätzung von Kosten und Ausbeute. Da insbesondere bei der in Abschnitt 5.5 vorgestellten Querschnittanalyse einige der Algorithmen aus *MISTIC* zum Einsatz kommen, wird dieser Ansatz im Folgenden etwas detaillierter beschrieben. Es handelt sich hierbei um eine kurze Zusammenfassung der in Hasanuzzaman u. Mastrangelo (1996) und Zaman et al. (1999a, b) publizierten Vorgehensweise.

Ausgangspunkt der Prozesssynthese ist, wie bereits erwähnt, ein zweidimensionaler Querschnitt des Mikrosystems. *MISTIC* stellt zur Erstellung dieses Querschnitts einen speziellen Querschnitteditor, *Device-Builder* genannt, zur Verfügung. Über die Zeichenwerkzeuge des *Device-Builder* wird bereits in der Zeichnung festgelegt, mit welcher Basistechnik eine Querschnittskomponente später im Fertigungsprozess erzeugt werden soll. Der *Device-Builder* unterscheidet dabei zwischen Deposition, Diffusion, Tiefenimplantation und reaktivem Wachstum. Neben der Basistechnik wird zugleich auch das konkrete Material des Bauelements festgelegt.

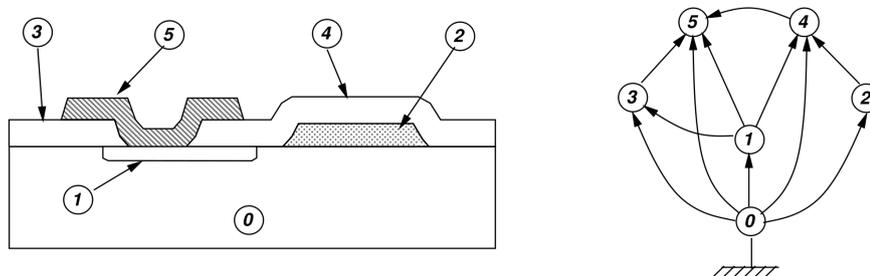


Abbildung 5.4: Querschnitt und *Device-Graph* aus Hasanuzzaman u. Mastrangelo (1996), Copyright ©1996 IEEE

Anschließend wird der Querschnitt in eine, als *Device-Graph* bezeichnete, Repräsentation überführt. Dabei handelt es sich um einen gerichteten, azyklischen Graphen mit einer Quelle und einer Senke. Die Quelle steht für eine virtuelle Oberfläche, auf der das Mikrosystem ruht und die Senke repräsentiert den Freiraum oberhalb des Mikrosystems. Die Knoten des Graphen stehen für die geometrischen Elemente

der Querschnittszeichnung und die Kanten stehen für die fertigungstechnischen Abhängigkeiten zwischen ihnen.

Ausgehend von den in Kapitel 2.2 vorgestellten Grundtechniken, werden Mikrosysteme in Silizium-Technik durch eine Abfolge von Schichtabscheidung und Schichtmodifikation hergestellt. Demnach muss ein Element, das ganz oder teilweise von einem anderen Element verdeckt wird, vor diesem erzeugt worden sein. Das obere Element ist somit fertigungstechnisch abhängig von dem unteren Element. Eine Ausnahme von dieser Regel stellen Diffusionsgebiete dar, die als einziges Element innerhalb eines anderen Elements liegen dürfen. Sie werden in *MISTIC* als Sonderfälle behandelt (Zaman et al. 1999a). Ein weiterer Faktor, der in *MISTIC* bei der Bestimmung der Abhängigkeiten berücksichtigt wird, ist das Material der Querschnittskomponente. Benötigt z. B. ein Prozessschritt zur Erzeugung einer Querschnittskomponente *a* eine Temperatur, die höher ist als die maximale Temperatur, die das Material einer Komponente *b* verträgt, so muss *a* vor *b* gefertigt werden.

Elemente, die im *Device-Graph* voneinander abhängig sind, müssen in Reihenfolge ihrer Abhängigkeit gefertigt werden. Umgekehrt können Elemente, die unabhängig voneinander sind, in beliebiger Reihenfolge gefertigt werden. Im Prinzip könnten sie daher auch gleichzeitig gefertigt werden. *MISTIC* nutzt dies aus, indem es solche unabhängigen Elemente zu einem gemeinsamen Knoten zusammenfasst. Neben der fertigungstechnischen Unabhängigkeit müssen sie dazu erstens aus dem gleichen Material bestehen, zweitens mit der gleichen Technik im *Device-Builder* gezeichnet worden sein und drittens die gleiche Dicke haben. Aus Sicht der Fertigungstechnologie können alle zusammengefassten Elemente derselben Materialschicht zugeordnet werden.

In bestimmten Situationen kann das Zusammenfassen von Elementen aber auch zu Konflikten führen. Abbildung 5.5 zeigt eine solche Situation: Nach Graph (a) sind sowohl die Elemente 1 und 3, als auch 2 und 4 zusammenfassbar. Durch das Zusammenfassen eines der beiden Paare verändern sich die Abhängigkeiten derart, dass ein Zusammenfassen des jeweils anderen Paares unmöglich wird. Eine Zusammenfassung wie in (c) ist unzulässig, da erstens im *Device-Graph* ein Zyklus entstünde und zweitens eine solche Struktur mit den Grundtechniken auch gar nicht herstellbar wäre. Die Entscheidung, welche Variante in einer solchen Situation gewählt wird, kann erheblichen Einfluss auf den späteren Fertigungsprozess haben. *MISTIC* verwendet zur Festlegung der Zusammenfassungsreihenfolge eine in Zaman et al. (1999a) detailliert beschriebene Heuristik, die unter anderem auch die relative Position der Elemente zueinander berücksichtigt.

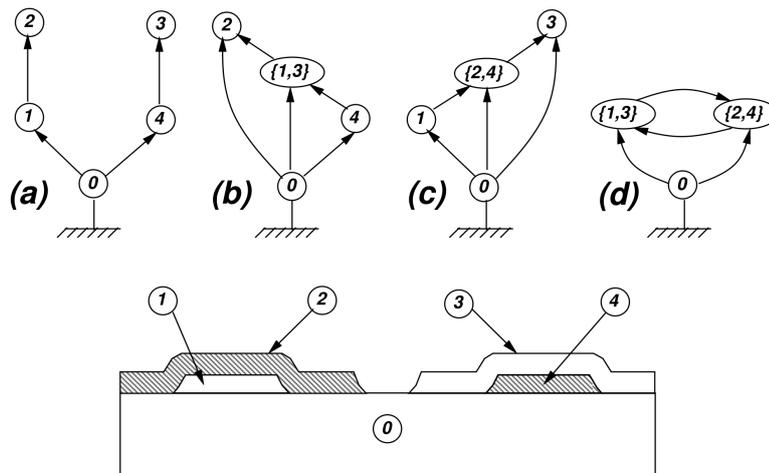


Abbildung 5.5: Zusammenfassen von Einzelementen zu Schichten aus Hasanuzzaman u. Mastrangelo (1996), Copyright ©1996 IEEE

Ausgehend von dem, durch wiederholtes Zusammenfassen von Elementen, reduzierten Graphen erfolgt anschließend die Synthese der Fertigungsprozesse. Jede lineare Erweiterung des reduzierten Graphen entspricht dabei einer möglichen Fertigungsreihenfolge. Im ersten Schritt wird in einer solchen Schichtfolge jede Schicht durch spezielle Operatoren ersetzt. *MISTIC* versteht unter einem Operator einen abstrahierten Prozessschritt. So steht z. B. der Operator ϕ_E für einen Ätz- und ϕ_L für einen Lithografie-Schritt. Letzterer würde in einem realen Fertigungsprozess aus mehreren Einzelschritten bestehen (z. B. *Lack Aufschleudern*, *Belichten* und *Entwickeln*). Um eine Schicht zu erzeugen und zu strukturieren ist eine bestimmte Sequenz aus mehreren solcher atomaren Operatoren erforderlich. *MISTIC* fasst alternativ mögliche Sequenzen für jede Art von Schicht in sogenannten *selektiven Operatorgruppen* zusammen. Die für durch Deposition erzeugte Schichten zuständige Operatorgruppe Φ_D ist z. B. folgendermaßen definiert:

$$\Phi_D(l_i) = \begin{cases} [\phi_D, \phi_L, \phi_E] & \text{Ätzen} \\ [\phi_L, \phi_D, \phi_F] & \text{Lift-Off} \end{cases} \quad (5.1)$$

Eine durch Deposition erzeugte Schicht l_i kann in *MISTIC* demnach entweder durch die Sequenz [Deposition (ϕ_D), Lithografie (ϕ_L), Ätzen (ϕ_E)] oder durch die Sequenz [Lithografie (ϕ_L), Deposition (ϕ_D), Lift-Off (ϕ_F)] erzeugt werden. Welche der beiden alternativen Sequenzen ausgewählt wird, ist dabei in erster Linie von den Attributen von l_i abhängig. Existiert z. B. kein adäquates Ätzverfahren für das Material von l_i in der Prozessschritt-Datenbank, wird die *Lift-Off* Variante gewählt.

Durch das Ersetzen der Schichten durch Operatoren entsteht eine Operatorfolge, die einen abstrakten Fertigungsprozess beschreibt. Eine solche Operatorfolge berücksichtigt allerdings noch keine technologischen Sonderfälle, wie z. B. Selbstjustierung. Um auch solche Sonderfälle berücksichtigen zu können, wird die endgültige Prozessfolge in drei Stufen zusammengesetzt: Zuerst werden die schichterzeugenden Operatoren eingefügt. Im nächsten Schritt folgen die Ätz-Operatoren. Ihre Reihenfolge und Anzahl wird durch eine Analyse der Lücken zwischen den Querschnittskomponenten festgelegt. Dazu kommt eine in *MISTIC* als *Grid* bezeichnete Datenstruktur zum Einsatz, die im Prinzip aus in Schichterzeugungsreihenfolge übereinanderliegenden, eindimensionalen Strichmasken besteht. Im dritten Schritt werden schließlich an den passenden Positionen Lithografieoperatoren eingesetzt. Entspricht dabei die Oberflächenstruktur vor dem Lithografie-Operator der aktuellen Maske im *Grid* und existiert ein Ätzverfahren mit einer geeigneten Selektivität, geht *MISTIC* von einem selbstjustierenden Prozess aus und eliminiert den entsprechenden Lithografieoperator. Durch dieses Vorgehen können Masken eingespart werden, was gleichzeitig Kosten und Ausbeute des Fertigungsprozesses verbessert, da die Herstellungskosten der Maske und die fehlerträchtige Justierung der Maske im Prozess entfallen.

In *MISTIC* ist jedem Operator, abhängig von seinem Typ und dem Material der Schicht, ein bestimmtes Prozess-Rezept zugeordnet. Dabei handelt es sich um stark abstrahierte reale Prozessschritte, die die Prozess-Datenbank von *MISTIC* bilden. Sie befinden sich in einer lokalen Datei im ASCII-Format und sind an die technologischen Gegebenheiten der jeweiligen Fertigungsumgebung anpassbar. Abhängig vom Typ des Operators sind bestimmte Parameter, wie z. B. *Temperatur*, *Druck* oder *Prozessdauer* definierbar. Für einige dieser Parameter existieren in *MISTIC* vorgefertigte Modelle, die eine automatische Parameteranpassung ermöglichen. Insbesondere für die Berechnung von Diffusionsgebieten wurden aufwendige Modelle entworfen und implementiert. Diese Modelle sind allerdings fester Bestandteil des Programmcodes und können durch den Benutzer weder angepasst noch erweitert werden.

MISTIC erhebt den Anspruch, ausgehend von einem Querschnitt und einer Datenbank von Prozessschritten, nicht nur einen funktionierenden, sondern sogar einen optimalen Fertigungsprozess zusammenstellen zu können (Hasanuzzaman u. Mastrangelo 1996). Um diesen Anspruch erfüllen zu können, enthält *MISTIC* ein Modul, das die unter Umständen sehr große Zahl möglicher Lösungskandidaten bezüglich Ausbeute und Prozesskosten analysieren und bewerten soll. Das Bewertungs-Modul berücksichtigt zahlreiche Faktoren, die die Ausbeute negativ beeinflussen können (Zaman et al. 1999b). Zur weiteren Analyse des Fertigungsprozesses kann *MISTIC* die erzeugten Prozesse auch in das Eingabeformat des Technologiesimulators SUPREM-IV (Law u. Dutton 1988) transformieren.

Der *MISTIC* Ansatz wurde anhand von Beispielen aus den Bereichen NMOS, CMOS und BiCMOS erfolgreich getestet (Zaman et al. 1999b; Hasanuzzaman u. Mastrangelo 1996). Bei diesen Beispielen, die ausnahmslos der Mikroelektronik zuzuordnen sind, konnte *MISTIC* insbesondere seine Stärken bei der Optimierung von Diffusionsgebieten ausspielen und entsprechend gute Ergebnisse erzielen. Aufgrund des großen Raums, den die für die Mikrosystemtechnik weniger wichtigen Teilprobleme, wie z. B. Diffusionsgradienten, einnehmen, drängt sich der Eindruck auf, dass *MISTIC* ursprünglich eher für die Mikroelektronik, als für die Mikrosystemtechnik konzipiert wurde. Die Schwachstellen von *MISTIC* liegen nach Zaman et al. (1999b) unter anderem darin, dass zum Zeitpunkt der Veröffentlichung weder zeitgesteuerte Ätzverfahren noch Opferschichtverfahren unterstützt werden, was die Einsatzfähigkeit von *MISTIC* gerade für den wichtigen Bereich der Mikromechanik erheblich einschränkt. Des Weiteren wird angemerkt, dass ein einziger Querschnitt oft nicht ausreicht, um ein Mikrosystem hinreichend zu charakterisieren.

5.2.2 Prozesssynthese auf Basis von 3D-Modellen

MISTIC geht von einem Querschnitt durch ein Mikrosystem aus, der unter Berücksichtigung der speziellen Anforderungen der Silizium-Mikrotechnik gezeichnet wurde. Dabei handelt es sich aber um einen Sonderfall. Insbesondere CAD-Werkzeuge für mechanische Strukturen erzeugen meist 3D-Volumenmodelle und nehmen dabei keinerlei Rücksicht auf die Herstellbarkeit mit bestimmten Verfahren. In Cho et al. (2002) sowie Li et al. (2005, 2007) werden zwei Ansätze vorgestellt, um auch aus solchen 3D-Modellen Fertigungsprozesse abzuleiten. Beide Ansätze gehen von einem 3D-Modell aus, dessen einzige Einschränkung darin besteht, dass es sich (a) auf einer ebenen Oberfläche befindet und (b) ausschließlich Manhattan-Strukturen, d. h. rechte Winkel, enthält. Da ein solches Volumenmodell üblicherweise unter verhaltensnahen Gesichtspunkten erstellt wurde, ist weder sichergestellt, dass es mit der in Kapitel 2.2 beschriebenen Silizium-Mikrotechnik herstellbar ist, noch dass sich alle Komponenten bestimmten Schichten zuordnen lassen. Außerdem dürften in den seltensten Fällen Materialgrenzen gleichzeitig Schichtgrenzen entsprechen. Der erste Schritt besteht daher bei beiden Ansätzen in einer geometrischen Dekomposition des 3D-Volumenmodells in ein für die Silizium-Mikrotechnik geeignetes schichtorientiertes Modell (vgl. Abschnitt 5.1).

Der Ansatz von Cho et al. überprüft zunächst alle Komponenten, ob sie sich in einem einzigen sogenannten *Maskenschritt*, der aus einer Folge von Schichtabscheidung, Lithografie und Strukturierung besteht, fertigen lassen. Dabei werden die Komponenten dahin gehend untersucht, ob eine Oberfläche mit einem Normalenvektor in Gegenrichtung des Normalenvektors der Waferoberfläche existiert. Falls

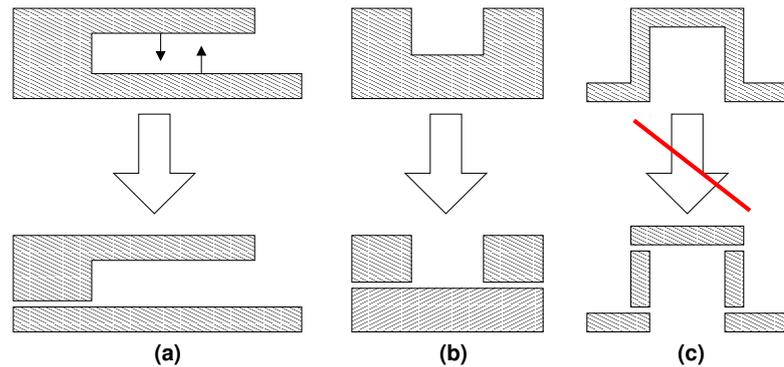


Abbildung 5.6: Geometrische Dekomposition nach Cho et al. (2002)

dies zutrifft, wird die Komponente auf Höhe der unteren Oberfläche zerschnitten. Abbildung 5.6(a) verdeutlicht das Vorgehen anhand einer zweidimensionalen Skizze. Nach diesem Schritt werden alle Komponenten (inklusive der durch den letzten Schritt neu entstandenen) auf gleichmäßige Dicke untersucht. Unterschiede in der Schichtdicke sind ein deutlicher Hinweis darauf, dass die Fertigung der Komponente zusätzliche Fertigungsschritte benötigt. Solche inhomogenen Komponenten werden ebenfalls in Teilkomponenten zerschnitten (Abbildung 5.6(b)). Beim Messen der Schichtdicke ist allerdings zu beachten, dass Situationen, wie in Abbildung 5.6(c) vermieden werden. In dieser Situation liegt nur scheinbar eine Änderung der Schichtdicke vor, da sich die Form der darunterliegenden Schicht anpasst. Nach der geometrischen Dekomposition haben alle Elemente eine homogene Schichtdicke und sind in jeweils einem *Maskenschritt* fertigbar.

Das weitere Vorgehen ähnelt dann dem von *MISTIC*: Es wird zunächst eine Graph-Repräsentation erzeugt, die die topologischen Abhängigkeiten erfasst. Anschließend werden topologisch unabhängige Elemente mit gleichem Material und gleicher Schichtdicke zu gemeinsamen Schichten zusammengefasst. Das so erzeugte Schichtmodell dient als Grundlage eines abstrakten Fertigungsprozesses. Dazu wird jeder Schicht eine Schrittfolge bestehend aus Deposition, Lithografie und Ätzen zugewiesen. Im Unterschied zu *MISTIC* findet allerdings weder eine Analyse der Öffnungen in den Schichten statt, um z. B. Selbstjustierung zu nutzen, noch werden neben Deposition und Ätzen andere Techniken zur Schichterzeugung bzw. Schichtmodifikation unterstützt. Da außerdem keine Datenbank mit realen Prozessrezepten existiert, entfällt auch eine mögliche Anpassung der Prozessparameter. Dafür ist dieser Ansatz im Unterschied zu *MISTIC* in der Lage Lithografiemasken zu synthetisieren. Da aber für jede Schicht lediglich ein einziger Strukturierungsschritt

erlaubt ist, besteht dieser Syntheseschritt lediglich aus einer trivialen Projektion der Schichtgeometrie in die Ebene.

Der Ansatz von Cho et al. besticht zunächst durch seine Simplizität und den generellen Verzicht auf jegliche prozessspezifische Ausnahmebehandlung und Optimierung. Die große Vielfalt an Bearbeitungsschritten, die die Silizium-Mikrotechnik bietet, wird auf exakt drei reduziert: Deposition, Lithografie und Ätzen. Alle Schichten haben eine homogene Schichtdicke und werden immer unmittelbar im Anschluss an ihre Erzeugung strukturiert. Der Ätztvorgang ist immer anisotrop mit senkrechten Seitenwänden und endet immer an einer Schichtgrenze. Letzteres vereinfacht insbesondere die Synthese von Lithografiemasken, da weder Kompensationsstrukturen für etwaiges Unterätzen noch das Ätzen mehrerer Schichten mit einer Maske, noch Selbstjustierung berücksichtigt werden müssen. Durch die starken Vereinfachungen dürfte der Ansatz von Cho et al. in den meisten Fällen zu Fertigungsprozessen führen, die eine suboptimale Anzahl an Prozessschritten und Masken enthalten. Durch das Fehlen einer Wissensbasis bleibt die Auswahl geeigneter Materialien und Prozessrezepte und das Anpassen der Prozessparameter vollständig dem Benutzer überlassen.

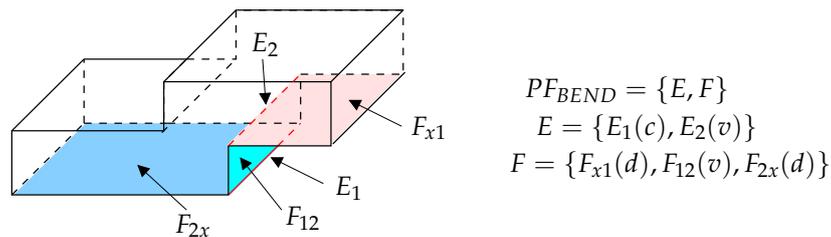


Abbildung 5.7: Definition des *Process-Features Bend* nach Li et al. (2005)

Das in Li et al. (2005) vorgestellte Verfahren geht bei der geometrischen Dekomposition genau umgekehrt vor, indem es sich an den *Process-Features* (PF) einer konkreten Fertigungstechnologie orientiert. Ein *Process-Feature* $PF_{type} = \{E, V\}$ beschreibt eine für eine bestimmte Prozessierung charakteristische dreidimensionale Struktur anhand einer Kombination aus horizontalen Kanten $E = \{E_n(t)\}$ und Oberflächen $F = \{F_{nm}(t)\}$. Für Kanten kann t entweder den Wert „c“ für konkave oder „v“ für konvexe Kanten annehmen. Bei Oberflächen nimmt t die Werte „d“ für nach unten gerichtete, „v“ für vertikale und „u“ für nach oben gerichtete Oberflächen an. Die Indizes n und m stehen dabei für die Indizes der an die jeweilige Fläche angrenzenden Kanten. Falls eine der Kanten nicht in E sein sollte, nimmt der entsprechende Index den Wert „x“ an. In Li et al. (2005) wird zwischen den *Process-Features Bend*, *Side-Pocket*, *Side-Protrusion* und *Dimple* unterschieden.

Abbildung 5.7 zeigt am Beispiel von *Bend*, wie ein solches *Process-Feature* definiert wird: Ein *Bend* besteht aus zwei Kanten ($E = \{E_1(c), E_2(v)\}$) und drei Oberflächen $F = \{F_{x1}(d), F_{12}(v), F_{2x}(d)\}$. Die vertikale Oberfläche $F_{12}(v)$ liegt zwischen den beiden Kanten. Da die Kanten per Definition horizontal sind, müssen sie demnach deckungsgleich übereinander liegen. An $E_1(c)$ liegt außerdem noch die nach unten gerichtete Oberfläche $F_{x1}(d)$ an. Da es sich bei $E_1(c)$ um eine konkave Kante handelt, muss $E_1(c)$ oberhalb von $E_2(v)$ liegen. Der *Bend* wird schließlich durch an $E_2(v)$ anliegende, nach unten gerichtete Oberfläche $F_{2x}(d)$ komplettiert. Nach diesem Muster lassen sich die *Process-Features* eines 3D-Volumenmodells relativ unkompliziert ermitteln. Ein geeigneter Algorithmus wird in Li et al. (2005) beschrieben.

Im nächsten Schritt werden anhand der *Process-Features* die einzelnen Schichten des Mikrosystems identifiziert. Da sich der Ansatz mit *PolyMUMPs* (*Polysilicon Multi User MEMS Process*) auf einen ganz bestimmten, nur eingeschränkt modifizierbaren Fertigungsprozess beschränkt, wählen Li et al. hier einen komplett anderen Ansatz als Cho et al. und die Entwickler von *MISTIC*. Im *PolyMUMPs*-Prozess existieren drei Funktionsschichten aus Polysilizium, zwei Opferschichten aus SiO_2 , eine Isolationschicht und eine Metallisierungsschicht (MEMSCAP Inc.). Der Algorithmus zur Bestimmung des schichtorientierten Modells berücksichtigt davon lediglich die Funktions- und Opferschichten – die Isolations- und die Metallisierungsschicht bleiben außen vor.

Nach Erzeugen des schichtorientierten Modells wird zunächst dessen Herstellbarkeit überprüft. Das ist notwendig, da der Algorithmus, der das Schichtenmodell erzeugt, zuerst die Funktionsschichten und erst im Anschluss die Opferschichten generiert. Aufgrund dieser Vorgehensweise kann nicht garantiert werden, dass alle Schichten tatsächlich miteinander verbunden sind und alle Strukturen geätzt werden können.

Aufgrund der Festlegung auf den *PolyMUMPs*-Prozess stehen Reihenfolge und Anzahl der Depositionsschritte bereits fest. Bei den Strukturierungsschritten ist pro Schicht ein einziger Schritt, der bis zur darunterliegenden Schicht ätzt (*etch-to-layer*), und mehrere Schritte, die bis zu einer bestimmten Tiefe ätzen (*etch-to-depth*) erlaubt. Des Weiteren existiert noch die Möglichkeit bis zu einer Materialgrenze zu ätzen (*etch-to-material*). Da bei der Synthese nur zwei unterschiedliche Materialien (Polysilizium und SiO_2) berücksichtigt werden, entspricht das einem gleichzeitigen Ätzen mehrerer² Schichten. Die einzigen Prozessparameter sind Schichtdicke bei den Depositionsschritten und Ätztiefe bei den Ätzschritten.

²aufgrund der genannten Einschränkungen maximal zwei

Bei der Prozesssynthese geht der Algorithmus folgendermaßen vor: Im ersten Schritt werden initiale Masken für jede Schicht erzeugt. Variiert die Dicke einer Schicht, werden für jede „Höhenstufe“ der Schicht ein *etch-to-depth* und eine korrespondierende Maske erzeugt. Ist nur noch eine Stufe übrig, folgt ein *etch-to-layer*. Im zweiten Schritt wird untersucht ob sich durch Überlappung der *etch-to-layer*-Masken zwei oder mehrere *etch-to-layer* durch einen *etch-to-material* ersetzen lassen. Gegebenenfalls wird daraufhin der Fertigungsprozess entsprechend modifiziert. Die Verifikation des erzeugten Prozesses erfolgt mittels einer einfachen Prozesseмуляtion und anschließendem manuellem Vergleich mit dem ursprünglichen Volumenmodell.

Der in Li et al. (2005) vorgeschlagene Ansatz zur Prozesssynthese hat den entscheidenden Nachteil, dass er auf einen ganz speziellen Prozess zugeschnitten ist. Das Verfahren kann nur eingesetzt werden, wenn vorher ein bestimmter Fertigungsprozess hinsichtlich der für ihn charakteristischen *Process-Features* analysiert und die Synthese-Algorithmen entsprechend angepasst wurden. Damit ist dieser Ansatz für den Neuentwurf von Fertigungsprozessen ungeeignet. Seine Stärke liegt vielmehr darin, bereits existierende Fertigungsprozesse, bei denen die Grundstruktur bereits feststeht, auf ein bestimmtes physisches Modell anzupassen.

5.2.3 Prozesssynthese mit genetischen Algorithmen

Ein Ansatz das Problem der Prozesssynthese mittels *genetischer Algorithmen* zu lösen, wurde in Ma u. Antonsson (2003) vorgestellt. Unter dem Begriff *genetische Algorithmen* versteht man eine Klasse von Optimierungs-Verfahren, die sich an den Mechanismen der biologischen Evolution orientieren (Goldberg 1989). Die prinzipielle Vorgehensweise sieht so aus, dass zunächst eine initiale *Population* möglicher Lösungsvorschläge generiert wird. Jeder Lösungsvorschlag wird mit einer sogenannten *Fitness*-Funktion bewertet. Die am wenigsten geeigneten Lösungsvorschläge werden dabei verworfen (natürliche Auslese). Die verbliebenen Lösungsvorschläge werden leicht verändert (Mutation) und die Population durch Kombination von Lösungsvorschlägen (Kreuzung) auf ihre ursprüngliche Größe zurückgebracht. Die neue Population bildet die nächste Generation. Diese Schritte werden solange wiederholt, bis ein hinreichend guter Lösungsvorschlag gefunden wurde.

Ziel des in Ma u. Antonsson (2003) vorgestellten genetischen Algorithmus ist es zu einem gegebenen 3D-Volumenmodell sowohl einen geeigneten Fertigungsprozess, als auch einen passenden Maskensatz zu bestimmen. Im Unterschied zu den im letzten Abschnitt beschriebenen Ansätzen besteht das Volumenmodell aus einem einzigen, homogenen Material, das ausschließlich mittels Lithografie- und Ätzverfahren bearbeitet wird. Um die Problemstellung noch weiter zu vereinfachen, besteht der

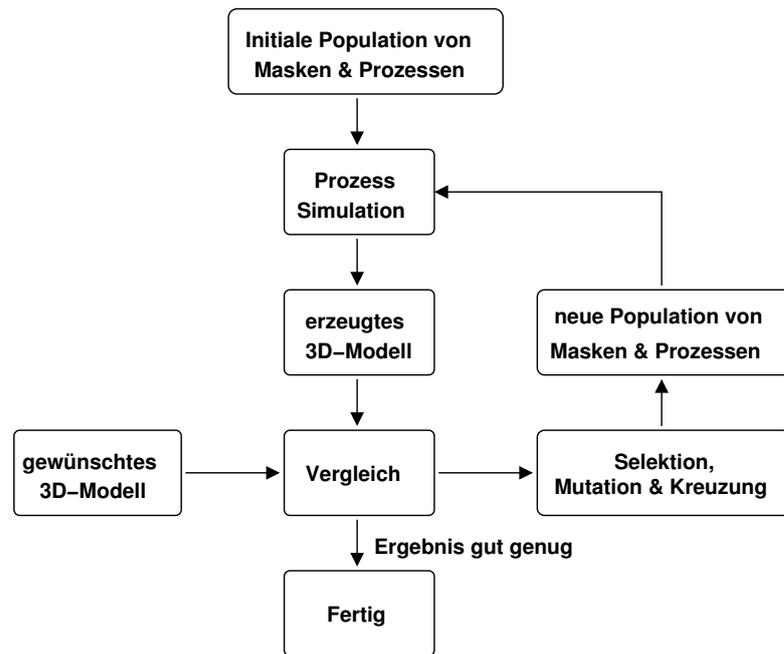


Abbildung 5.8: Ablauf der Prozesssynthese mit genetischen Algorithmen nach Ma u. Antonsson (2003)

Fertigungsprozess lediglich aus einem einzigen Lithografieschritt und zwei darauf folgenden Ätzschritten. Dabei darf die Maske nach Belieben modifiziert werden und bei den Ätzschritten stehen drei verschiedene Ätzmittel und die Ätzdauer als Freiheitsgrade zu Verfügung. Bei den letzten beiden Einschränkungen handelt es sich nach Ma u. Antonsson (2003) aber nicht um prinzipielle Einschränkungen des Verfahrens.

Der Ablauf des Algorithmus wird in Abbildung 5.8 skizziert: Die initiale Population setzt sich aus getrennt behandelten Lösungsräumen für Lithografiemasken und Fertigungsprozesse zusammen. Die Lithografiemasken werden dabei durch zweidimensionale Polygone repräsentiert, die in Form zweier Listen codiert werden, wobei eine Liste die Kantenlängen und die andere Liste die Kantenwinkel enthält. Das Fehlen jeglicher Bezugskoordinaten lässt darauf schließen, dass eine Maske nur ein einziges Polygon enthält – eine Einschränkung, die in Ma u. Antonsson (2003) nicht explizit erwähnt wird. Der Lösungsraum für die Fertigungsprozesse wird in einer – in Ma u. Antonsson (2003) nicht näher beschriebenen – Datenstruktur festgelegt, die auch die Prozessparameter (Ätzmittel und Ätzdauer) beinhaltet.

Im nächsten Schritt wird zu jedem Lösungskandidaten mithilfe einer Ätzsimulation ein 3D-Modell generiert. Der Vergleich dieses Modells mit dem Zielmodell bildet die Grundlage für die Bewertung der *Fitness* des Lösungskandidaten. Dazu werden die Lösungskandidaten als Stapel zweidimensionaler Polygone dargestellt und Polygon für Polygon miteinander verglichen. Zur Erhöhung der Präzision werden auch die Winkel der Seitenwände zwischen den Schnittpolygonen in den Vergleich mit einbezogen. Auf Grundlage der so ermittelten *Fitness* werden die für Kreuzung und Mutation vorgesehenen Lösungskandidaten ausgewählt und eine neue Generation von Lösungskandidaten berechnet. Für jede Generation wird zudem der Selektionsdruck kontinuierlich erhöht, um die Konvergenz der Lösungskandidaten zu beschleunigen.

Die in Ma u. Antonsson (2003) präsentierten Ergebnisse zeigen, dass eine kombinierte Masken- und Prozesssynthese mit dem vorgestellten genetischen Algorithmus prinzipiell möglich ist. Das Verfahren orientiert sich – auch wenn es in Ma u. Antonsson (2003) nicht explizit erwähnt wird – an Problemstellungen der Substrat-Mikrotechnik, bei der dreidimensionale Strukturen aus einem homogenen Substratmaterial herausgearbeitet werden sollen. Die in Ma u. Antonsson (2003) aufgeführten Beispiele deuten darauf hin, dass dabei insbesondere auf die kristallografischen Silizium-Ätzverfahren (vgl. Abschnitt 2.2) abgezielt wurde. Dementsprechend liegt der Schwerpunkt des Verfahrens eher in der gezielten Synthese von Kompensationsstrukturen für die Lithografiemasken, als in der Prozesssynthese. Ein mögliches Einsatzgebiet im Kontext der Silizium-Mikrotechnik könnte in der Optimierung von Lithografiemasken und Ätzschritten liegen.

5.2.4 Gegenüberstellung der Ansätze

In den letzten Abschnitten wurden vier Forschungsaktivitäten mit jeweils unterschiedlichen Ansätzen zur automatischen Synthese von anwendungsspezifischen Fertigungsprozessen vorgestellt. Trotz der teilweise erheblichen Unterschiede sind einige Parallelen zwischen den Ansätzen feststellbar, die zumindest einen eingeschränkten Vergleich erlauben.

Mit Ausnahme von *MISTIC* setzen alle Verfahren auf ein dreidimensionales Volumenmodell als Ausgangspunkt für die Prozesssynthese. Dabei wird davon ausgegangen, dass beim Entwurf des Volumenmodells keinerlei Rücksicht auf mögliche Einschränkungen der Fertigungstechnologie genommen wurde. Nun besteht eine zentrale Herausforderung beim Mikrosystementwurf aber gerade in der engen Verknüpfung von Systementwurf und Fertigungstechnologie (vgl. Abschnitt 2.2). Cho et al. versuchen dieses Henne-Ei-Problem zu lösen, indem sie sich mit homogenen Schichtdicken und anisotropen Ätzschritten sozusagen auf den kleinsten

gemeinsamen Nenner der Silizium-Mikrotechnik beschränken und auf Basis dieser Vereinfachungen das Volumenmodell in Schichten zerschneiden. Li et al. entscheiden sich ebenfalls für die Transformation des ursprünglichen Volumenmodells, orientieren sich dabei aber an den *Process-Features* einer vorher festgelegten Fertigungstechnologie.

Ansatz	physisches Modell	Zieltechnologie	Masken	Parameter
MISTIC	2D-Querschnitt	Mikroelektronik, Rezeptdatenbank	nein	technologie-spezifische Modelle
Cho et al.	3D-Volumenmodell	Oberflächen-Mikrotechnik, idealisiert	ja	nein
Li et al.	3D-Volumenmodell	Poly-MUMPS, idealisiert	ja	Faustformeln
Ma et al.	3D-Volumenmodell	Substrat-Mikrotechnik, Prozessstruktur vorgegeben	ja	genetische Optimierung

Tabelle 5.1: Gegenüberstellung der Ansätze

MISTIC verfolgt einen ganz anderen Ansatz, indem es von vorneherein ein für die Silizium-Mikrotechnik vorbereitetes Modell in Form einer zweidimensionalen Querschnittszeichnung als Eingabe erwartet. Abgesehen von den prinzipiellen Einschränkungen, die eine zweidimensionale Darstellung mit sich bringt, wird hier bewusst in Kauf genommen, dass bereits zum Zeichnen des Querschnitts umfangreiches Technologiewissen erforderlich ist. Außerdem wird davon ausgegangen, dass der Querschnitt alle charakteristischen Strukturen des Mikrosystems enthält. Da ein solcher charakteristischer Querschnitt in einem realen Mikrosystem oftmals gar nicht existiert, muss er speziell für die Prozesssynthese erstellt werden. Der Ansatz von Ma u. Antonsson (2003) hebt sich seitens seines Umgangs mit dem physischen Modell des Mikrosystems von allen anderen Ansätzen deutlich ab. Er verzichtet auf die Transformation des Volumenmodells und versucht stattdessen durch Modifikation von Lithografiemasken und Ätzschritten die gewünschte Struktur aus einem homogenen Material zu fertigen. Der Ansatz ist daher eher untypisch für Problemstellungen im Kontext der Silizium-Mikrotechnik.

Bei drei der Ansätze wird zudem versucht, einzelne Prozessparameter zu ermitteln. Der Ansatz von Li et al. hat es durch die Beschränkung auf den *MUMPS*-Prozess

dabei besonders einfach: Die notwendigen Anpassungen sind durch den umfangreich charakterisierten Prozess und die geringe Anzahl an Freiheitsgraden direkt in den Synthesalgorithmus integrierbar. In Ma u. Antonsson (2003) werden die Prozessparameter durch den genetischen Algorithmus angepasst. Dieser Ansatz ist zwar sehr flexibel, da das Verfahren keinerlei Informationen über die Zusammenhänge zwischen Geometrie und Prozessparametern benötigt, aufgrund der großen Anzahl an Simulationsdurchgängen aber auch sehr langsam. *MISTIC* verfolgt einen Mittelweg, indem es für einzelne Teilprobleme (z. B. Diffusion und reaktives Wachstum) spezielle Modelle einsetzt, ohne sich dabei jedoch auf einen bestimmten Fertigungsprozess festzulegen.

Als Einstiegspunkt für den Entwurf oder die Auswahl eines anwendungsspezifischen Fertigungsprozesses der Silizium-Mikrotechnik auf Grundlage einer Wissensbasis mit firmenspezifischem Technologiewissen sind alle vier Ansätze nur bedingt geeignet. Aufgrund des ständigen Wandels, dem das im *PDES* referenzierte Wissen unterworfen ist, stehen Flexibilität und Modularisierung gegenüber einer detaillierten Charakterisierung der Fertigungsprozesse und Prozessschritte im Vordergrund. Das in Li et al. (2005) vorgestellte Konzept der *Process-Features* ist dabei besonders interessant, da es eine einfache Charakterisierung von Teilsequenzen anhand geometrischer Strukturen ermöglicht. Der dazugehörige Syntheseansatz ist aufgrund seiner Abhängigkeit von einem konkreten Fertigungsprozess in seiner derzeitigen Form allerdings völlig ungeeignet. Die notwendige detaillierte Charakterisierung eines Fertigungsprozesses in Verbindung mit dem Entwurf eines speziell darauf angepassten Synthese-Algorithmus ist zu aufwendig für einen anwendungsspezifischen Fertigungsprozess. Das Verfahren von Cho et al. ist dagegen aus genau dem umgekehrten Grund nicht einsetzbar: Es nimmt zu wenig Rücksicht auf Besonderheiten der Fertigungstechnologie. Das Verfahren ist zu generisch, um von einer Wissensbasis wie dem *PROMENADE-PDES* profitieren zu können.

Von den untersuchten Ansätzen erscheint einzig der *MISTIC*-Ansatz für eine Zusammenarbeit mit dem *PDES* geeignet. Auch dort existiert eine Datenbank mit konkreten Einzelschritten, aus denen im Verlauf der Synthese ein Fertigungsprozess zusammengestellt wird. Problematisch an *MISTIC* ist aber, dass bereits beim Zeichnen des Querschnitts – also noch vor der eigentlichen Prozesssynthese – die zur Erzeugung der Schicht eingesetzten Fertigungstechniken bekannt sein müssen. Der Zeichner des Querschnitts muss also bereits über tief gehendes *Technologiewissen* verfügen, was der Zielsetzung dieser Arbeit widerspricht. Die Stärken von *MISTIC*, die in der präzisen Synthese von Diffusionsgebieten und der Anpassung der Prozessparameter hin zu einem quasi „schlüsselfertigen“ Fertigungsprozess liegen, können nur durch eine aufwendige Charakterisierung der einzelnen Fertigungsschritte erreicht werden. Das *PDES* verzichtet zugunsten von Flexibilität

bewusst auf eine solche Charakterisierung. Eine Verschiebung des Verfahrensschwerpunkts weg von der Synthese des Fertigungsprozesses und hin zu der Analyse der Querschnittszeichnung, könnte den *MISTIC*-Ansatz für diese Arbeit interessant machen.

5.3 Konzept

Die vorgestellten Forschungsarbeiten zur Prozesssynthese zeigen, dass je nach Blickwinkel und konkreter Problemstellung, sehr unterschiedliche Lösungsansätze infrage kommen. Der in diesem Kapitel vorgestellte Ansatz zur Prozesssynthese entstand im Rahmen des *CORONA*-Projekts, das sich insbesondere mit der kooperativen Produktentwicklung in der Mikrosystemtechnik beschäftigt hat. Prominentestes Beispiel hierfür ist die Kooperation eines Systementwicklers ohne eigene Fertigungstechnologie mit einem Technologiedienstleister, der ein Portfolio aus vordefinierten Fertigungsprozessen als auch kundenspezifische Technologieentwicklung anbietet. Des Weiteren wird davon ausgegangen, dass der Technologieanbieter ein Technologiemanagementsystem nach dem Muster des in Kapitel 4 vorgestellten *PDES* einsetzt. Kennzeichnend für ein solches Szenario ist, dass Systemwissen und Technologiewissen nicht innerhalb eines Teams geteilt, sondern über Firmengrenzen hinweg ausgetauscht werden müssen. Wie bereits in Kapitel 3 festgestellt wurde, wird für einen solchen Austausch eine gemeinsame Kommunikationsgrundlage bzw. *Trading-Zone* (vgl. Galison (1997)) benötigt, die sowohl von Systementwicklern, als auch von Technologieentwicklern verstanden und genutzt werden kann.

Ein erster Ansatzpunkt zur Identifizierung einer solchen Kommunikationsgrundlage ist die Untersuchung von Dokumenten und Publikationen, die bisher an der Schnittstelle zwischen Systementwurf und Fertigungstechnologie genutzt werden. Dabei handelt es sich in erster Linie um Prozesshandbücher, Schulungsunterlagen und Veröffentlichungen auf Fachtagungen und Konferenzen. Speziell für den Bereich der Silizium-Mikrotechnik werden in diesem Kontext immer wieder Zeichnungen und Fotos verwendet, die einen Querschnitt des Mikrosystems darstellen. Der Querschnitt dient dabei sowohl der Verdeutlichung der Funktionsweise des Mikrosystems als auch als Demonstrator für besondere Eigenschaften einer Fertigungstechnologie. Im Rahmen von *MISTIC* (vgl. Abschnitt 5.2.1) wurde zudem nachgewiesen, dass das Ableiten von Fertigungsprozessen schon anhand einer einzigen Querschnittszeichnung unter bestimmten Voraussetzungen möglich ist.

Die Idee des in dieser Arbeit vorgestellten Ansatzes besteht nun darin, dass sowohl Systementwickler als auch Technologiedienstleister Querschnittszeichnungen als Kommunikationsgrundlage einsetzen. Aus Sicht des Systementwicklers repräsentiert

die Querschnittszeichnung einen ersten Entwurf des physischen Modells, der sich – in Ermangelung einer Fertigungstechnologie – noch in einem sehr frühen Stadium befindet. Seitens des Technologiedienstleisters dient die Querschnittszeichnung als Spezifikation für eine Fertigungstechnologie. Anhand von Querschnittszeichnungen kann der Technologiedienstleister beispielhaft demonstrieren, wie die Technologie funktioniert und welche geometrischen Formen sich damit herstellen lassen. Damit sind beide Querschnittszeichnungen zwar strukturell identisch, haben aber, abhängig vom kulturellen Background ihres Betrachters, eine unterschiedliche Bedeutung. Sie entsprechen damit ziemlich genau Galisons Definition einer *Trading-Zone*.

Die Aufgabe der Entwurfsunterstützung besteht nun darin, durch Verschmelzung der strukturell identischen, aber unter unterschiedlichen Gesichtspunkten entstandenen Querschnittszeichnungen eine gemeinsame Grundlage für beide Seiten zu schaffen. Natürlich kann auch dieser Ansatz nicht die *Trading-Zone* ersetzen: Auch ein gemeinsames Modell würde abhängig vom kulturellen Background unterschiedlich interpretiert und genutzt. Der Systementwickler könnte es nutzen, um den Systementwurf an die Restriktionen der Fertigungstechnologie anzupassen und der Technologiedienstleister könnte sie zur Entwicklung eines anwendungsspezifischen Fertigungsprozesses einsetzen.

Abbildung 5.9 verdeutlicht das Gesamtkonzept: Sowohl auf Seiten des Systementwicklers als auch auf Seiten des Technologiedienstleisters dienen Querschnittszeichnungen als Ausgangspunkt für die Entwurfs- bzw. Technologiespezifikation. Im ersten Schritt erfolgt eine Analyse der Querschnittszeichnungen. Im Zuge dieser Analyse werden die charakteristischen Merkmale und Restriktionen der Querschnittszeichnungen ermittelt und in ein sogenanntes Schichtmodell überführt. Bei diesem Schichtmodell handelt es sich um ein topologisches Modell der Querschnittszeichnung auf Basis einer generischen Silizium-Mikrotechnik-Technologie. Wie in Kapitel 2.2 beschrieben, werden in der Silizium-Mikrotechnik Bauteile durch die iterative Anwendung von schichterzeugenden, strukturübertragenden und schichtmodifizierenden Verfahren erzeugt. Das Schichtmodell beschreibt die Querschnittszeichnung daher in Form von Schichten, Schichtmodifikationen und den damit verbundenen Restriktionen. Das aus den Produktquerschnitten extrahierte Schichtmodell repräsentiert die Restriktionen des Systementwurfs und das aus den Technologiequerschnitten extrahierte Schichtmodell die Restriktionen der Fertigungstechnologie.

Liegen Schichtmodelle für Systementwurf und Fertigungstechnologie vor, wird im nächsten Schritt versucht, die beiden Modelle aufeinander abzubilden. Der dafür zuständige Mapping-Algorithmus vergleicht die Bestandteile der beiden ursprünglichen Schichtmodelle und erzeugt daraus ein gemeinsames Schichtmodell, das die

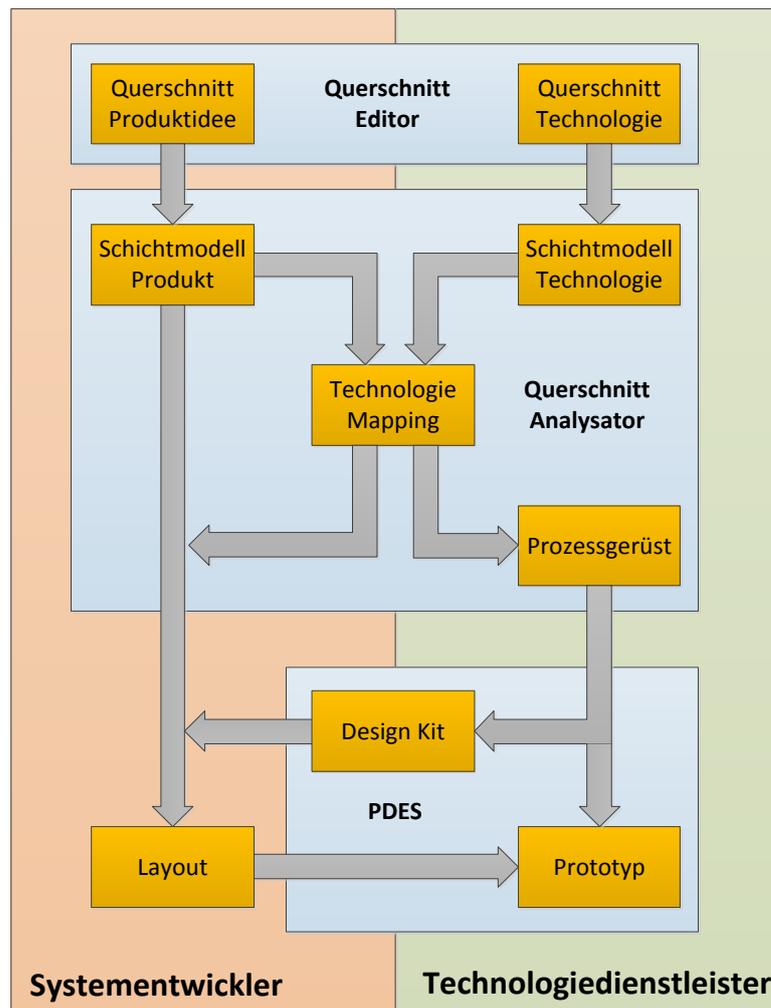


Abbildung 5.9: Übersicht über den Ansatz zur Synthese anwendungsspezifischer Fertigungsprozesse

Restriktionen von Systementwurf und Fertigungstechnologie vereint. Eine Fertigungstechnologie gilt als kompatibel, falls jedes Element des Produkt-Schichtmodells auf ein Element des Technologie-Schichtmodells abgebildet werden konnte. Das gemeinsame Schichtmodell bildet aufseiten des Technologieanbieters die Grundlage für den Entwurf eines auf den Systementwurf zugeschnittenen Fertigungsprozesses. Falls der Technologieanbieter nicht bereits einen geeigneten Fertigungsprozess in seinem Portfolio hat, kann ein, als Prozessgerüst bezeichneter, Grobentwurf aus dem gemeinsamen Schichtmodell abgeleitet werden. Ein solches Prozessgerüst besteht lediglich aus einer Folge von Schichterzeugungs-, Lithografie- und

Modifikationsschritten. Dabei werden die aus den Querschnitten extrahierten geometrischen Abhängigkeiten berücksichtigt, um bestimmte Prozessoptimierungen, wie z. B. Selbstjustierung, nutzen zu können.

Der vorgestellte Ansatz soll beiden Partner bereits zu einem sehr frühen Zeitpunkt eine Synchronisierung ihrer Entwurfsaufgaben ermöglichen. In Verbindung mit dem gemeinsamen Schichtmodell stellt das Prozessgerüst ein vorläufiges *Process-Design-Kit (PDK)* dar, an dem sich der Systementwickler orientieren kann. Der Technologiedienstleister kann, z. B. mit Unterstützung eines *PDES*, das Prozessgerüst mit konkreten Prozessschritten der gewählten Technologie erweitern bzw. ersetzen. Die Konsistenzprüfung stellt dabei sicher, dass der Fertigungsprozess durchführbar ist und die Schnittstelle zu Technologiesimulationswerkzeugen ermöglicht eine frühzeitige Evaluation mit entsprechender Rückmeldung an den Systementwickler. Sollte sich dieser für den vorgeschlagenen Fertigungsprozess entscheiden, ermöglicht das *Tracking-Environment* eine detaillierte Charakterisierung und die Zusammenstellung eines vollständigen *PDK*.

In den folgenden Abschnitten werden, die einzelnen Bausteine des Konzepts in Verbindung mit den als *Proof-of-Concept* entwickelten Softwarewerkzeugen beschrieben.

5.4 Die Querschnittszeichnung

Ausgangspunkt des in dieser Arbeit vorgestellten Konzepts zur Synthese von anwendungsspezifischen Fertigungsprozessen sind Querschnittszeichnungen, die das physische Modell eines Mikrosystems repräsentieren sollen. Die Frage, wie solche Querschnittszeichnungen aufgebaut sind und wie sie erstellt werden können, steht somit an erster Stelle. Dabei wird recht schnell klar, dass Querschnittszeichnungen zwar häufig und gerne genutzt werden, ihre Entstehung aber alles andere als einheitlich und strukturiert ist.

Die häufigsten Anwendungsfälle für Querschnittszeichnungen sind die Dokumentation von Fertigungsprozessen in Prozesshandbüchern und die Präsentation von Ideen und technischen Zusammenhängen in Meetings und auf Konferenzen. Dementsprechend kommen beim Erstellen von Querschnittszeichnungen hauptsächlich Office-Programme oder andere Werkzeuge, die zur Standardausstattung eines Büroarbeitsplatzes gehören (Feldmann 2007).

Mit solchen Mitteln erstellte Querschnittszeichnungen sind zwar für die genannten Einsatzzwecke ausreichend, aufgrund von Einschränkungen, wie z. B. nicht vorhandener Bemaßung und dem Fehlen von Möglichkeiten zur Definition nichtgeometrischer

Eigenschaften für eine automatisierte Analyse nur sehr eingeschränkt verwendbar. Aber auch der Einsatz professioneller Zeichenwerkzeuge für technische Entwurfsaufgaben löst nicht alle Probleme. Im Umfeld dieser Arbeit wurden in Feldmann (2007) mehrere professionelle Zeichenwerkzeuge auf ihre Eignung zum Erstellen von Querschnittszeichnungen untersucht. Ergebnis dieser Untersuchung war, dass ein für diese Aufgabe adäquates Werkzeug nicht existiert. Einzige Ausnahme ist der speziell für diesen Zweck entwickelte Querschnitteditor von *MISTIC* (vgl. Abschnitt 5.2.1), der allerdings nach Abschluss des Projekts nicht mehr weiterentwickelt wurde.

Unter den oben genannten Gesichtspunkten war es naheliegend, in Anlehnung an *MISTIC*, ein spezielles Werkzeug zum Erstellen von Querschnittszeichnungen zu entwickeln. Abgesehen von dem Vorteil, ein auf den Einsatzzweck zugeschnittenes Datenformat definieren zu können, ermöglicht dieser Ansatz bereits den Einsatz von Entwurfsunterstützung beim Erstellen der Querschnittszeichnung. Dadurch kann z. B. das Zeichnen von Querschnitten vermieden werden, die den grundlegenden Restriktionen der Silizium-Mikrotechnik widersprechen.

5.4.1 Datenformat

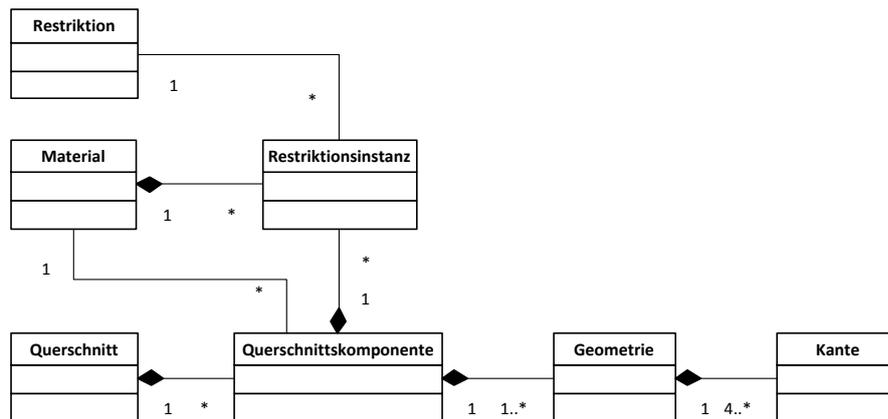


Abbildung 5.10: Vereinfachtes UML-Klassendiagramm der Datenstruktur für Querschnittszeichnungen

Aufgabe der Querschnittszeichnungen ist in erster Linie die Darstellung von Ideen und Konzepten. Bei der Definition des Datenformats für Querschnittszeichnungen wurde daher auf eine detailgetreue Darstellung, zugunsten einer idealisierten und damit einfacher lesbaren und der automatischen Analyse zugänglicheren Darstellung verzichtet. Gerade Letzteres spiegelt sich auch im hierarchischen Aufbau der Datenstruktur wieder. Abbildung 5.10 zeigt ein vereinfachtes UML-Klassendiagramm

der Datenstruktur. Demnach besteht eine *Querschnittszeichnung* aus sogenannten *Querschnittskomponenten*, denen jeweils ein *Material* zugeordnet ist. Eine Querschnittskomponente kann mehrere *Geometrien* enthalten, die wiederum aus einzelnen Kanten zusammengesetzt sind. Querschnittskomponenten und Materialien können zudem um nichtgeometrische Restriktionen erweitert werden (elektrischer Widerstand, Biegekoeffizient, etc.).

Dieser Aufbau ermöglicht eine Betrachtung der Querschnittszeichnung sowohl aus struktureller, als auch aus geometrischer Sicht, so ist es z. B. möglich, die Zusammengehörigkeit mehrerer geometrischer Elemente durch die Zuordnung zu einer gemeinsamen Querschnittskomponente festzulegen. Im Kontext der Silizium-Mikrotechnik würde das die Zuordnung zu einer gemeinsamen Schicht bedeuten. Diese strukturelle Identität von Schicht und Querschnittskomponente bietet mehrere Vorteile, die später insbesondere bei der Querschnittanalyse deutlich werden.

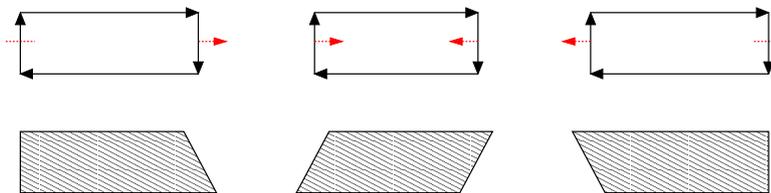


Abbildung 5.11: Gegenüberstellung der Datenstruktur und Visualisierung von Querschnittsgeometrien

Abbildung 5.11 zeigt, wie die Geometrien in der Datenstruktur repräsentiert werden: Bei einer Geometrie handelt es sich um ein geschlossenes Polygon aus gerichteten horizontalen und vertikalen Kanten. Über die Richtung der Kanten wird der Innen- und Außenbereich der Geometrie festgelegt. Der Bereich rechts einer Kante ist dabei als Innenbereich definiert. Außerdem werden ausschließlich horizontale und vertikale Kanten verwendet. Die Neigung der Seitenwände wird über ein zusätzliches Attribut der vertikalen Kanten festgelegt. In Abbildung 5.11 wird dies durch kleine, rote Pfeile angedeutet. Die ausschließliche Verwendung von horizontalen und vertikalen Kanten ermöglicht den Einsatz besonders effizienter Algorithmen für Zeichen- und Analysewerkzeuge.

Die durch die Datenstruktur auftretenden Einschränkungen bei der Gestaltung der Querschnittszeichnung entsprechen größtenteils den Einschränkungen, die dem Zeichner ohnehin durch die Silizium-Mikrotechnik auferlegt werden. Die in Kapitel 2.2 beschriebenen Grundtechniken erlauben ebenfalls nur die Herstellung von Flächen, die parallel zur Waferoberfläche liegen und eine sehr begrenzte Auswahl an Neigungswinkeln für die Seitenwände.

5.4.2 Der Querschnitteditor

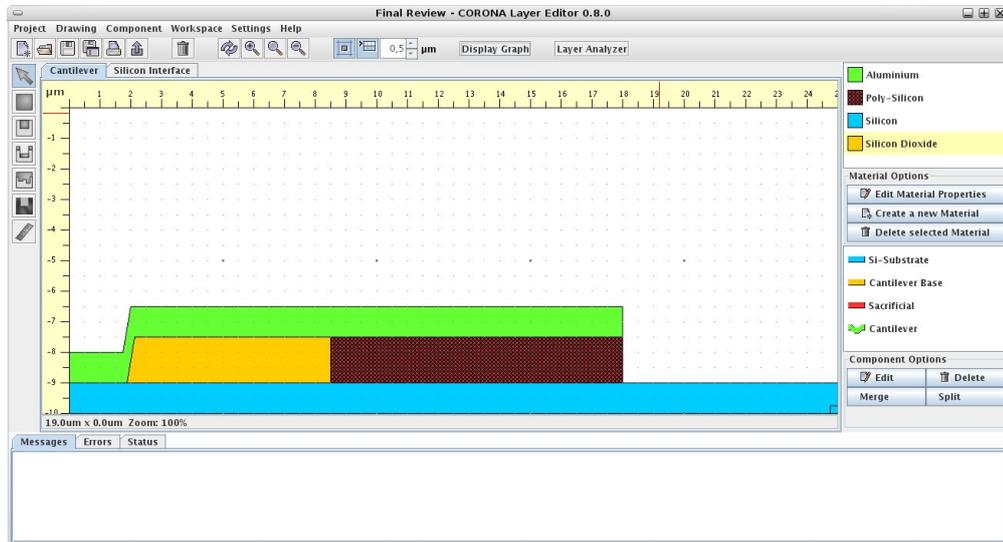


Abbildung 5.12: Die grafische Benutzerschnittstelle des Querschnitteditors

Bei dem Querschnitteditor handelt es sich um ein spezielles Werkzeug zum Erstellen von Querschnittszeichnungen, das im Rahmen dieser Arbeit entwickelt wurde. Der Querschnitteditor dient daher in erster Linie der Erstellung von Querschnitten für den in Abschnitt 5.8 vorgestellten Querschnittsanalysator. Aufgrund seiner Schnittstellen zu externen Datenquellen und der Möglichkeit, die Querschnittszeichnungen in andere Datenformate zu exportieren, kann er aber auch ganz allgemein zum Erstellen von Querschnittszeichnungen für Präsentationen oder zu Dokumentationszwecken eingesetzt werden.

Die in Abbildung 5.12 dargestellte grafische Benutzerschnittstelle des Querschnitteditors wurde in Anlehnung an ein unter Zeichenprogrammen weitverbreitetes Muster entworfen. Der Arbeitsbereich befindet sich in Mitte des Programmfensters und wird links von der Werkzeugleiste mit den Zeichenwerkzeugen und rechts von den Auswahlwerkzeugen für Materialien und Querschnittskomponenten begrenzt. Der Karteireiter unmittelbar oberhalb des Arbeitsbereiches ermöglicht ein schnelles Umschalten zwischen den verschiedenen Querschnittszeichnungen des Entwurfs. Die obere Toolbar enthält neben oft benötigten Funktionen, wie z. B. *Laden* und *Speichern*, Einstellungen, die den ganzen Arbeitsbereich betreffen. Dazu gehören z. B. *Zoom*-Funktionen und Bedienelemente für das Arbeitsgitter (*snap-to-grid*).

Die Zeichenfunktionen sind den schichterzeugenden Verfahren der Silizium-Mikrotechnik nachempfunden, was das Zeichnen typischer Querschnittsgeometrien stark

vereinfacht. Im Unterschied zu dem *MISTIC-Device-Builder* wird dadurch aber kein bestimmtes schichterzeugendes Verfahren festgelegt (vgl. Abschnitt 5.2.1). Neben dem Vorteil typische Querschnittsgeometrien zügig zeichnen zu können, wird durch den Einsatz dieser Werkzeuge das Zeichnen von Geometrien vermieden, die so in Silizium-Mikrotechnik nicht herstellbar wären. Eine solche Einschränkung ist, dass z. B. keine freischwebenden Elemente gezeichnet werden dürfen. Eine Querschnittskomponente muss entweder auf dem unteren Rand des Zeichenbereichs oder auf einer anderen Querschnittskomponente aufliegen. Für Geometrien, die im späteren Mikrosystem tatsächlich freistehen sollen (z. B. Hebelarme), muss daher zunächst eine Stützstruktur gezeichnet werden. Solche Stützstrukturen können zur Unterscheidung von Strukturelementen mit dem Attribut *sacrificial* als Opferschichtelement (vgl. Opferschichttechnik in Abschnitt 2.2.4) gekennzeichnet werden.

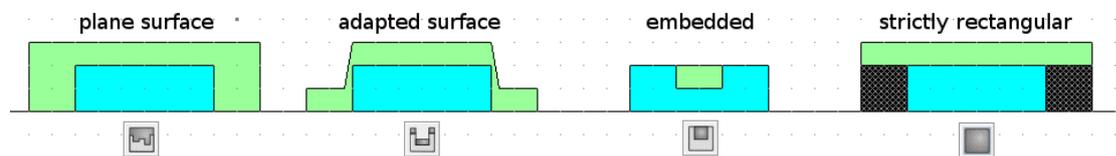


Abbildung 5.13: Zeichenwerkzeuge des Querschnitteditors

Abbildung 5.13 zeigt die wichtigsten Zeichenwerkzeuge des Editors. Das Werkzeug *Adapted-Surface* erzeugt eine Geometrie, die sich den darunterliegenden Geometrien so anpasst, dass ihre Ausdehnung in der Vertikalen konstant bleibt. Damit imitiert es Verfahren, wie z. B. *PVD*, die eine gleichmäßig dicke Schicht auf dem Wafer erzeugen. Das Werkzeug *Plane-Surface* passt sich zwar auch automatisch den darunterliegenden Geometrien an, erzeugt aber eine planare Oberfläche. Es findet seine Entsprechung in Verfahren, bei denen ein flüssiges Material aufgeschleudert wird (z. B. Fotolack, SU8) oder in Verfahren, bei denen eine Schicht nachträglich durch *CMP* planarisiert wird. Das dritte Werkzeug *Embedded* ist den Dotierverfahren nachempfunden, bei denen die Eigenschaften einer Schichten lokal durch Einbringen von Fremdatomen verändert werden. Das letzte Werkzeug *Strictly-Rectangular* erzeugt ein auf der höchsten darunterliegenden Geometrie aufliegendes Rechteck. Die dabei evtl. entstehenden Hohlräume werden automatisch mit, als Opferschicht gekennzeichneten, Geometrien aufgefüllt. Dieses Werkzeug ist damit insbesondere zum Zeichnen mikromechanischer Bauteile, wie Hebel oder Membrane, geeignet.

Jeder Querschnittskomponente ist ein Schichtmaterial zugeordnet, das im Querschnittseditor als Farbe dargestellt wird. Ein Schichtmaterial kann entweder durch den Benutzer frei definiert oder aus einer externen Materialdatenbank importiert

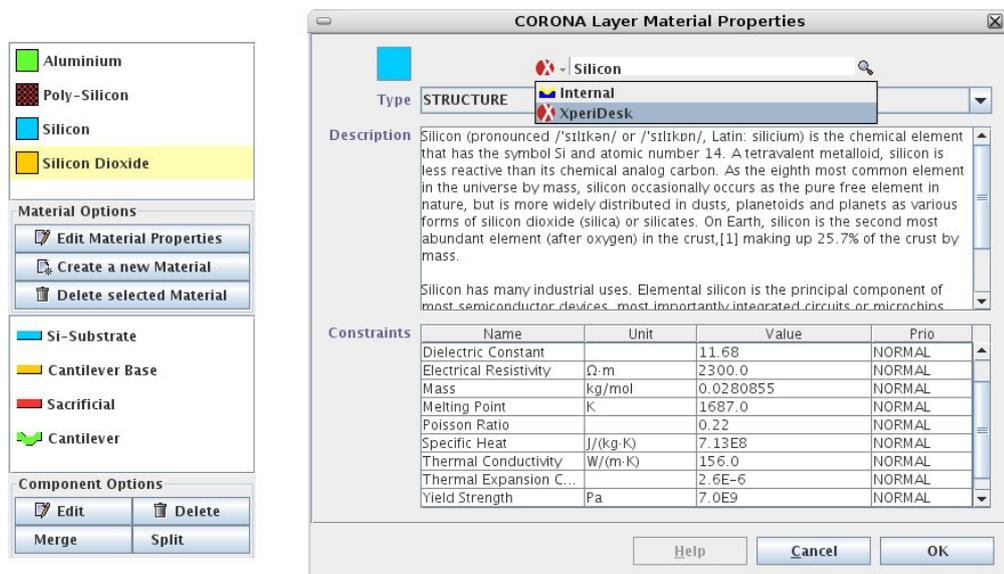


Abbildung 5.14: Materialelektor und Materialeditor

werden. Die Importfunktionen sind über eine *Plug-in*-Schnittstelle realisiert, so dass beliebige Datenquellen genutzt werden können. Zurzeit sind *Plug-ins* für das *PROMENADE-PDES* und für *XperiDesk* von *Process Relations* (Process Relations 2004) verfügbar. Über das Schichtmaterial können z. B. nichtgeometrische Eigenschaften festgelegt werden (z. B. elektrische Leitfähigkeit), die später bei der Auswahl konkreter Materialien der Fertigungstechnologie helfen. Abbildung 5.14 zeigt den Materialelektor zusammen mit dem dazugehörigen Materialeditor. Das dargestellte Material *Silicon* wurde aus einem *XperiDesk-PDES* importiert.

Direkt unterhalb des Materialelektors befindet sich der Komponentenselektor, der den direkten Zugriff auf alle Querschnittskomponenten der zu Zeit aktiven Querschnittszeichnung ermöglicht. Über den Komponentenselektor lassen sich die individuellen Eigenschaften der Querschnittskomponenten bearbeiten, mehrere Komponenten zu Schichten zusammenfassen und bereits zusammengefasste Komponenten wieder in ihre Einzelgeometrien aufspalten. Links neben der Bezeichnung jeder Komponente findet sich ein kleines Icon in der Materialfarbe. Das Icon symbolisiert die charakteristische Form, die später bei der Querschnittanalyse von besonderer Bedeutung ist und unter anderem als Maß für den Fertigungsaufwand einer Komponente dient. Beim manuellen Zusammenfassen der Komponenten erfolgt eine Kompatibilitätsprüfung nach ähnlichen Kriterien, wie später bei der Querschnittanalyse. Dadurch wird verhindert, dass durch das nachträgliche Zusam-

menfassen von Geometrien Querschnittskomponenten entstehen, die nicht mit den Einschränkungen der Silizium-Mikrotechnik vereinbar sind.

5.5 Querschnittanalyse

Die Aufgabe der Querschnittanalyse besteht darin, einen Satz Querschnittszeichnungen unter Annahme einer generischen Silizium-Mikrotechnik-Technologie zu analysieren und in eine topologische Darstellung zu überführen. Diese topologische Darstellung, das *Schichtmodell*, bildet die Grundlage für das Technologie-Mapping und die Synthese von Prozessgerüsten. Konzeptionell orientiert sich die Querschnittanalyse an dem in Abschnitt 5.2.1 vorgestellten *MISTIC*-Ansatz, weicht aber in einigen wesentlichen Punkten, wie z. B. der Berücksichtigung mehrerer Querschnittszeichnungen oder expliziten Behandlung von Schichtmodifikationen, davon ab.

Dank des Querschnitteditors entfällt eine aufwendige Vorverarbeitung der Querschnittsdaten: Bei allen Querschnittskomponenten handelt es sich um geschlossene, sich nicht überlappende Polygone und durch die Zeichenwerkzeuge ist sichergestellt, dass alle Querschnittskomponenten den Mindestanforderungen der Silizium-Mikrotechnik genügen. Zudem verfügt die Querschnittszeichnung bereits über zusätzliche nichtgeometrische Informationen, wie z. B. Schichtmaterialien und benutzerdefinierte Randbedingungen.

Die Querschnittanalyse besteht aus den folgenden Schritten:

Dekomposition: In diesem Schritt werden die Querschnittszeichnungen in ihre Komponenten zu zerlegt, die charakteristischen Merkmale der einzelnen Komponenten ermittelt und die topologischen Abhängigkeiten zwischen den Komponenten bestimmt.

Schichtidentifikation: Bei der Schichtidentifikation werden die Querschnittskomponenten auf Basis ihrer charakteristischen Merkmale und ihrer topologischen Abhängigkeiten zu Schichten zusammengefasst.

Modifikationsidentifikation: In diesem Schritt werden die Modifikationen identifiziert, die für die derzeitige Form der Schicht verantwortlich sind. Dabei werden insbesondere auch Abhängigkeiten zwischen Modifikationen benachbarter Schichten erfasst, die später zur Optimierung des Fertigungsprozesses eingesetzt werden können.

Konsolidierung: Bei der Konsolidierung werden die Schichtmodelle der einzelnen Querschnittszeichnungen zu einem Gesamtmodell zusammengefasst und eventuell vorhandene Redundanzen eliminiert.

Bevor die einzelnen Schritte der Querschnittanalyse detailliert beschrieben werden, wird im nächsten Abschnitt zunächst der Aufbau des Schichtmodells vorgestellt.

5.5.1 Das Schichtmodell

Wie in Kapitel 2.2 dargelegt, werden Bauteile in der Silizium-Mikrotechnik durch eine iterative Anwendung von schichterzeugenden, strukturübertragenden und schichtmodifizierenden Techniken hergestellt. Bei dem Schichtmodell handelt es sich um ein topologisches Modell dieser Bauteile auf Grundlage einer solchen generischen Silizium-Mikrotechnik-Technologie.

Der Grundbaustein des Schichtmodells ist die *Schicht*. Im Kontext der Silizium-Mikrotechnik handelt es sich bei einer Schicht um eine mit einem einzigen schichterzeugenden Fertigungsschritt auf der Waferoberfläche erzeugte Materialschicht. Jedes Bauteil eines Mikrosystems seinen Ursprung in einer solchen Materialschicht. Im Schichtmodell wird eine Schicht durch drei charakteristische Merkmale repräsentiert:

Schichtmaterial: Das Schichtmaterial ist das Material, aus dem die Schicht besteht. Dabei kann es sich um ein konkretes Material, z. B. *Aluminium*, oder aber um eine durch eine Reihe von Parametern eingegrenzte Materialgruppe, z. B. *Metall* oder *Isolator*, handeln (vgl. Abschnitt 4.2.2). Eine Schicht kann immer nur aus einem einzigen Material bestehen. Wurden in einem lokal begrenzten Bereich einer Schicht die Materialeigenschaften verändert (z. B. durch Dotierung), wird dieser Bereich im Schichtmodell durch eine separate Schicht repräsentiert.

Minimale und maximale Schichtdicke: Unter fertigungstechnischen Gesichtspunkten ist, neben dem Schichtmaterial, vor allem die Schichtdicke von Interesse. Die in Abschnitt 2.2 beschriebenen schichterzeugenden Verfahren sind meist nur für bestimmte Schichtdicken geeignet: Verfahren, die in der Lage sind besonders dünne Schichten zu erzeugen, sind meist zu langsam zur Erzeugung dicker Schichten. Umgekehrt leiden besonders schnelle Verfahren meist unter großen Schwankungen in der Schichtdicke. Aus diesem Grund ist sowohl die minimale als auch die maximale Dicke für die Auswahl einer geeigneten Fertigungstechnologie relevant.

Charakteristische Form: Die in Abschnitt 2.2 beschriebenen Verfahren der Silizium-Mikrotechnik eignen sich nur zur Herstellung einer begrenzten Zahl von Formen. Abbildung 5.15 zeigt eine Auswahl dieser für die Silizium-Mikrotechnik charakteristischen Formen. Form *B* ist z. B. typisch für Depositionsverfahren, bei denen eine gleichmäßig dicke Schicht entsteht, was bei den meisten *PVD*-

und *CVD*-Verfahren der Fall ist. Die planare Oberfläche von Form *C* könnte dagegen z. B. durch Aufschleudern eines flüssigen Kunststoffes (*Spin-on*) entstehen oder alternativ durch einen zusätzlichen Bearbeitungsschritt nachträglich planarisiert worden sein (z. B. *CMP*). Form *A* hat sowohl eine planare Oberfläche als auch eine konstante Dicke. Sie ist die generischste Grundform und könnte das Resultat jeder beliebigen schichterzeugenden Technik sein.

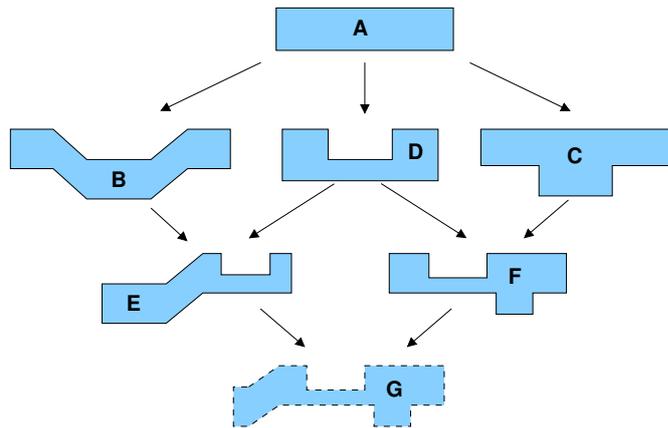


Abbildung 5.15: Diagramm der charakteristischen Formen

Neben den bereits beschriebenen Grundformen *A*, *B* und *C*, sind in Abbildung 5.15 noch weitere Formen aufgeführt. Diese Formen entstehen in der Silizium-Mikrotechnik üblicherweise nicht schon bei der Schichterzeugung, sondern erst durch deren nachträgliche Modifikation. Die Pfeile verdeutlichen die Abhängigkeiten zwischen den Formen: Form *D* kann z. B. durch Ätz- oder durch Dotierungsverfahren aus Form *A* entstehen. Im Schichtmodell werden solche Veränderungen der Grundform durch sogenannte Schichtmodifikationen repräsentiert. Dabei wird zwischen zwei Arten von Schichtmodifikation unterschieden: *Shape-Modifikationen* verändern lediglich die Form (engl. *shape*) oder die Dicke einer Schicht. *Cut-Modifikationen* zeichnen sich dagegen dadurch aus, dass sie die Schicht in einem bestimmten Gebiet vollständig entfernen. Sie schneiden (engl. *cut*) sozusagen Löcher in die Schicht. Durch sie werden die Schichten unterhalb der modifizierten Schicht für weitere Modifikationen zugänglich.

Abbildung 5.16 zeigt den Unterschied zwischen *Cut*- und *Shape-Modifikation* anhand einer Querschnittszeichnung: Die durchgezogene Linie repräsentiert die darunterliegende *Cut-Modifikation* der mittleren Schicht in Form einer eindimensionalen Strichmaske. Durch die Modifikation wird die unterste Schicht freigelegt und kann so in Kontakt mit der obersten Schicht treten. Die gestrichelte Linie steht für

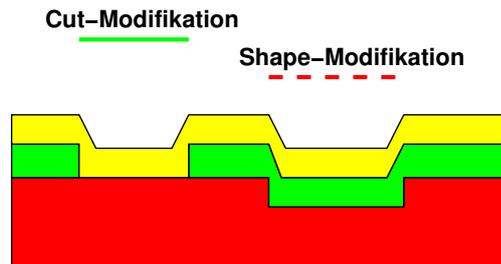


Abbildung 5.16: *Cut-* und *Shape-Modifikationen*

die *Shape-Modifikation* in der untersten Schicht. Die dadurch entstehende Vertiefung pflanzt sich bis zur obersten Schicht fort. Da die darüberliegenden Schichten die Grundform B haben, stellt die Vertiefung in diesen beiden Schichten keine Modifikation dar.

Die aus Sicht der Fertigungstechnologie charakteristischen Merkmale einer Modifikation sind:

Minimale Breite: Die minimale Breite einer Modifikation ist ein wichtiges Merkmal zur Bestimmung des minimalen Auflösungsvermögens (*minimum-feature-size*) bei der Strukturübertragung.

Maximale Tiefe: Bei besonders tiefen Modifikationen ist eine hohe *Abtragsrate* des schichtmodifizierenden Verfahrens von Vorteil. Die maximale Tiefe einer Modifikation ist damit für die Auswahl geeigneter Ätzverfahren notwendig.

Maximales Aspektverhältnis: Das Aspektverhältnis $aspect(d, b) = \frac{d}{b}$ beschreibt das Verhältnis der Tiefe d einer Modifikation zu ihrer Breite b . Dabei handelt es sich aber nicht notwendigerweise um die *minimale Breite* und die *maximale Tiefe*. Hintergrund ist, dass in der Silizium-Mikrotechnik die Fertigung von schmalen und tiefen Strukturen erheblich schwieriger ist, als die von breiten und flachen. Bei besonders großen Aspektverhältnissen kommen Spezialtechniken, wie *DRIE* zum Einsatz (siehe Abschnitt 2.2).

Form der Seitenwände: Die Form der Seitenwände ist ein Merkmal, das mit der *Isotropie* der schichtmodifizierenden Verfahren gesteuert werden kann. Für senkrechte Seitenwände werden i.d.R. besonders anisotrope Verfahren benötigt.

Oberflächentopografie: Das Merkmal Oberflächentopografie bezieht sich vor allem auf die Höhenunterschiede auf der Waferoberfläche vor der Modifikation. Eine hohe Oberflächentopografie erfordert z. B. Strukturübertragungsverfahren mit großer Schärfentiefe.

Neben den Schichten und Schichtmodifikation modelliert das Schichtmodell auch die Abhängigkeiten zwischen ihnen. Aus Sicht der Fertigungstechnologie ist dabei insbesondere die Reihenfolge, in der die Schichten erzeugt bzw. modifiziert werden können von Bedeutung. In der Silizium-Mikrotechnik muss eine Schicht, die ganz oder teilweise von einer anderen Schicht verdeckt wird, vor dieser erzeugt worden sein. Die obere Schicht ist somit fertigungstechnisch abhängig von der unteren Schicht. Im Schichtmodell wird diese Form der Abhängigkeit zwischen Schichten durch einen gerichteten, azyklischen Graphen mit einer Quelle und einer Senke modelliert. Die Knoten des Graphen entsprechen dabei den Schichten und die Kanten zwischen den Knoten symbolisieren die direkte Abhängigkeit dieser beiden Schichten voneinander. Der gemeinsame Quellknoten steht für ein „virtuelles Substrat“ und die gemeinsame Senke für die Oberfläche des Mikrosystems. Diese Art der Modellierung entspricht im Wesentlichen dem *Device-Graph* aus *MISTIC* (vgl. Abschnitt 5.2.1).

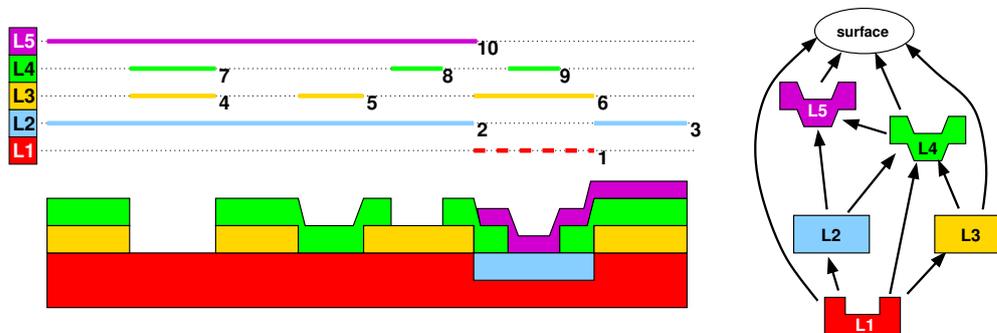


Abbildung 5.17: Querschnittszeichnung mit dazugehörigem Restriktionsgraphen

Abbildung 5.17 zeigt eine Querschnittszeichnung in Verbindung mit dem dazugehörigen Restriktionsgraph. Aus dem Graphen ist klar ersichtlich, welche Schichten im direkten Kontakt zueinanderstehen und welche Schichten indirekt voneinander abhängig sind. Oberhalb der Querschnittszeichnung sind die einzelnen Modifikationen der Schichten als Strichmasken dargestellt. Zwischen ihnen gelten ähnliche Abhängigkeiten, wie bei den Schichten. Die Schichtmodifikationen hängen in erster Linie von der Schicht ab, die sie modifizieren sollen. Werden sie von einer Schicht ganz oder teilweise verdeckt, müssen sie vor Erzeugung dieser Schicht durchgeführt werden. Eine Ausnahme besteht dann, wenn die darüberliegende Schicht an der gleichen Stelle eine *Cut-Modifikation* besitzt, wie z. B. im Fall von M_4 und M_7 . In einer solchen Situation kann M_4 auch nach der Erzeugung und Modifikation von L_4 durchgeführt werden. In diesem besonderen Fall sind beide Modifikationen zudem genau gleich groß, was zusätzliche Vorteile bei der späteren Modellierung eines Fertigungsprozesses bietet (vgl. Abschnitt 5.7). Im Schichtmodell werden

solche schichtübergreifenden Abhängigkeiten der Modifikationen in einer separaten Liste geführt. Bei überlappenden Modifikationen einer Schicht werden die Abhängigkeiten, wie in Abbildung 5.18 dargestellt, mit der Schichtoberseite als Wurzel modelliert.

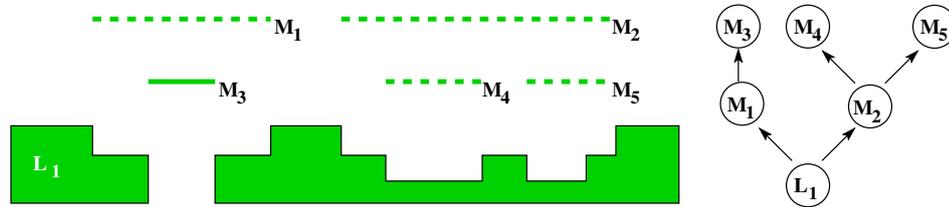


Abbildung 5.18: Abhängigkeiten zwischen Modifikationen innerhalb einer Schicht

Zusätzlich zu den, im Rahmen der Querschnittanalyse ermittelten, charakteristischen Merkmalen können Schichten und Schichtmodifikationen textuelle Beschreibungen und benutzerdefinierte Restriktionen enthalten. Dies ist insbesondere für Schichtmodelle hilfreich, die von Technologiedienstleistern zur Technologiespezifikation eingesetzt werden sollen. Speziell für diesen Einsatzzweck wurden z. B. die Parameter *optional* und *repeatable* definiert. Mit *optional* kann ein Technologiedienstleister bestimmte Schichten und Modifikationen als optional kennzeichnen. Beim Technologie-Mapping werden solche Schichten bei Bedarf ignoriert. Der Parameter *repeatable* definiert ob eine Schicht oder eine Modifikation bei Bedarf wiederholt werden kann. Durch wiederholte Schichtabscheidung können z. B. besonders dicke Schichten erzeugt werden. Wie ein Schichtmodell zur Technologiespezifikation eingesetzt werden kann, wird in Abschnitt 5.6 ausführlich erläutert.

5.5.2 Dekomposition

Die Aufgabe der Dekomposition besteht darin, die Querschnittszeichnungen in ihre Komponenten zu zerlegen, die charakteristischen Merkmale der einzelnen Komponenten zu ermitteln und die topologischen Abhängigkeiten der Komponenten untereinander zu erfassen. Aufgrund des speziellen Datenformats für Querschnittszeichnungen und der bereits in den Querschnitteditor integrierten Entwurfsunterstützung entfällt ein Teil dieser Aufgaben. Da die Querschnittskomponenten und Materialien bereits im Datenformat der Querschnittszeichnung vorliegen, müssen sie nicht mehr gesondert identifiziert werden und auch auf eine Vorverarbeitung für nicht herstellbare Formen kann aufgrund der speziell auf die Silizium-Mikrotechnik zugeschnittenen Zeichenwerkzeuge des Querschnitteditors verzichtet werden. Die

Analyseschritte, die im Rahmen der Dekomposition noch durchgeführt werden müssen, beschränken sich daher auf die Bestimmung der charakteristischen Merkmale und die Erfassung der topologischen Abhängigkeiten.

Da auch das Material der Querschnittskomponenten bereits durch den Querschnittseditor festgelegt wurde, müssen nur noch die minimale und maximale Dicke sowie die Form als charakteristische Merkmale bestimmt werden. Die Bestimmung aller drei Merkmale ist aufgrund der Datenstruktur, die nur zwischen horizontalen und vertikalen Kanten unterscheidet, mit einem relativ einfachen *Scanline*-Algorithmus (Klein 1997) möglich. Der Algorithmus durchläuft dazu die Start- und Endpunkte der horizontalen Kanten von links nach rechts und erfasst dabei die Änderungen der Schichtdicke. Bei der Bestimmung der Grundformen orientiert er sich an dem Diagramm aus Abbildung 5.15. Ausgangspunkt ist Grundform *A*. Wird z. B. eine Änderung der Oberfläche registriert, ohne dass sich dabei die Schichtdicke ändert, erfolgt ein Übergang zu Form *B*. Tritt nun zusätzlich eine Änderung der Oberfläche bei gleichzeitiger Änderung der Schichtdicke auf, erfolgt ein Übergang zu Form *E*. Besteht die Querschnittskomponente aus mehreren Geometrien, kann die gemeinsame Form ebenfalls anhand des Diagramms bestimmt werden: Eine Querschnittskomponente mit Geometrien der Formen *C* und *D* hat die Form *F*.

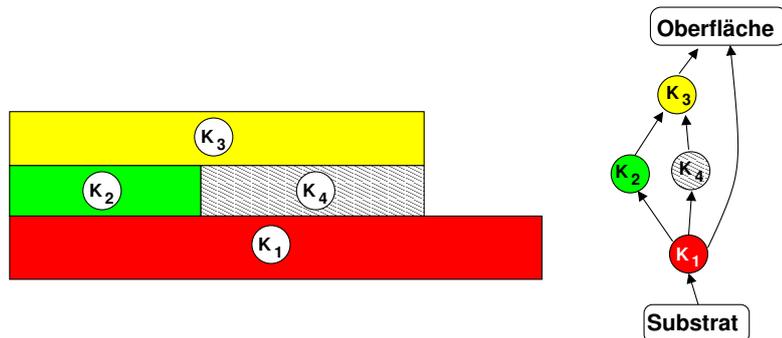


Abbildung 5.19: Querschnittszeichnung mit Opferschicht und dazugehörigem Restriktionsgraph

Im zweiten Schritt der Dekomposition erfolgt der Aufbau eines Restriktionsgraphen, der die Abhängigkeiten zwischen den Querschnittskomponenten modelliert. Der Restriktionsgraph entspricht in seinem Aufbau größtenteils dem *Device-Graph* von *MISTIC*. Während bei *MISTIC* aber auch Wechselwirkungen zwischen Materialien und Sonderfälle, wie z. B. Diffusionsgebiete, berücksichtigt werden, spielen bei der Dekomposition ausschließlich die geometrischen Abhängigkeiten eine Rolle. Im Unterschied zu *MISTIC* werden die technologiespezifischen Restriktionen nicht

bereits beim Zeichnen des Querschnitts, sondern erst beim Technologie-Mapping (vgl. Abschnitt 5.6) festgelegt.

Die Definition der Abhängigkeit der Querschnittskomponenten untereinander beruht auf dem Grundprinzip der Silizium-Mikrotechnik, nach dem Strukturen Schicht für Schicht durch Schichterzeugung und anschließende Modifikation auf der Waferoberfläche aufgebaut werden. Eine Querschnittskomponente K_1 ist demnach von einer Querschnittskomponente K_2 direkt abhängig, sobald sie diese ganz oder teilweise bedeckt. Solche, durch die Schreibweise $K_1 \rightarrow K_2$ ausgedrückten, Abhängigkeiten bilden die Kanten des Restriktionsgraphen. Bei dem Restriktionsgraphen handelt es sich um einen azyklischen, gerichteten Graphen mit zwei ausgezeichneten Knoten, einem Quellknoten, der die Oberfläche symbolisiert auf dem die Struktur verankert ist, und einem Zielknoten, der die Oberfläche des Mikrosystems symbolisiert. Da der Restriktionsgraph azyklisch ist, darf keine Komponente sowohl unter als auch auf einer anderen liegen. Der Restriktionsgraph kann wahlweise mit einem globalen *Scanline*-Algorithmus oder beim Laden der Querschnittskomponenten inkrementell aufgebaut werden. In diesem Fall muss der *Scanline*-Algorithmus nur die Komponenten im Bereich der neuen Komponente berücksichtigen. Letztere sind z. B. durch den Einsatz eines Intervall-Baums effizient bestimmbar (Preparata u. Shamos 1985). Die inkrementelle Erzeugung ist allerdings nur möglich, wenn die Querschnittskomponenten bereits in topologisch sortierter Reihenfolge vorliegen, was bei der vorliegenden Implementierung durch den Querschnitteditor aber sichergestellt ist.

Freischwebende Querschnittskomponenten sind in einem solchen Restriktionsgraphen nicht darstellbar. Da sie für bestimmte mikromechanische Bauteile aber benötigt werden, muss eine Möglichkeit gefunden werden sie einzubinden. In der Silizium Mikrotechnik werden solche Komponenten meist mittels Opferschichttechnik (vgl. Abschnitt 2.2.4) hergestellt, bei der zusätzliche Komponenten als Stützstrukturen eingesetzt werden. Diese Stützstrukturen werden, nachdem sie ihren Zweck erfüllt haben, wieder entfernt (geopfert). Im Unterschied zu Fotolackschichten für die Lithografie sind Opferschichten damit – zumindest temporär – Bestandteil des Querschnitts. Aus diesem Grund werden während der Dekomposition solche speziellen Opferschicht-Querschnittskomponenten bei Bedarf ergänzt. Bei der Komponente K_4 in Abbildung 5.19 handelt es sich um eine solche Ergänzung. Opferschicht-Komponenten werden im Restriktionsgraph wie normale Querschnittskomponenten behandelt. Sollte die Querschnittszeichnung mit dem in Abschnitt 5.4.2 vorgestellten Querschnitteditor erstellt worden sein, wurde diese Ergänzung bereits während des Zeichenvorgangs vorgenommen. Wie *MISTIC* mit beweglichen Komponenten umgeht, bzw. ob sie überhaupt unterstützt werden, geht aus den Veröffentlichungen leider nicht hervor.

5.5.3 Schichtidentifikation

Der im Rahmen der Dekomposition erstellte Restriktionsgraph enthält alle Querschnittskomponenten mit ihren charakteristischen Merkmalen. Prinzipiell ließen sich aus diesem Graphen bereits gültige Fertigungsreihenfolgen für die Querschnittskomponenten extrahieren. Damit würde allerdings ein entscheidender Aspekt der Silizium-Mikrotechnik, die gleichzeitige Fertigung möglichst vieler Bauteile, ignoriert. Die Aufgabe der Schichtidentifikation besteht daher darin, alle gleichzeitig fertigmachen Querschnittskomponenten zu Schichten zusammenzufassen. Dieser in *MISTIC* als „condense“ bezeichnete Schritt ist für die Synthese effizienter Fertigungsprozesse von besonderer Bedeutung, da er die Anzahl der Fertigungsschritte drastisch reduziert. Er kann aber auch in Sackgassen führen, wie das Beispiel aus Abbildung 5.5 demonstriert. Die zum Zusammenfassen der Querschnittskomponenten gewählte Strategie ist daher entscheidend für die Qualität des Schichtmodells.

Zunächst stellt sich die Frage, welche Bedingungen überhaupt erfüllt sein müssen, damit zwei Querschnittskomponenten überhaupt einer gemeinsamen Schicht zugeordnet werden können. Das erste und wichtigste Kriterium ist unzweifelhaft die topologische Unabhängigkeit. Topologische Unabhängigkeit in diesem Zusammenhang besagt, dass zwei Querschnittskomponenten weder direkt noch indirekt aufeinander liegen dürfen. Diese Form der Abhängigkeit kann aus dem Restriktionsgraph des Schichtmodells ermittelt werden: Zwei Querschnittskomponenten sind genau dann topologisch unabhängig voneinander, wenn kein Pfad vom Quellknoten zur Senke existiert, der beide Komponenten enthält, d. h. ein Komponentenpaar (K_1, K_2) ist genau dann topologisch unabhängig wenn gilt:

$$\text{indep}(K_1, K_2) = \begin{cases} \text{false} & \text{falls } K_1 \xrightarrow{*} K_2 \vee K_2 \xrightarrow{*} K_1 \\ \text{true} & \text{sonst} \end{cases} \quad (5.2)$$

Ob ein Knoten von einem anderen Knoten aus erreicht werden kann, ist unmittelbar aus der transitiven Hülle G^* des Graphen G ablesbar. In Simon (1988) wird ein Algorithmus vorgestellt, der die Berechnung von G^* für gerichtete, azyklische Graphen bei einer mittleren Laufzeit von $O(n^2 \cdot \log \log n)$ ermöglicht. Durch leichte Modifikation des Algorithmus können parallel zur transitiven Hülle zu jedem Knoten auch die von ihm unabhängigen Knoten berechnet werden.

Neben dem notwendigen Kriterium der topologischen Unabhängigkeit muss auch eine Übereinstimmung der charakteristischen Merkmale vorliegen. In *MISTIC*, das nur zwischen Schichtmaterial und Schichtdicke unterscheidet, müssen diese Merkmale identisch sein. Unter Berücksichtigung des Skizzencharakters einer Querschnittszeichnung erscheint diese Einschränkung als zu restriktiv. Ein Zeichner, der in der Lage ist Querschnittskomponenten so präzise aufeinander abzustimmen,

wäre wahrscheinlich auch in der Lage, die Schichten bereits im Querschnitteditor festzulegen. Das Zusammenfassen von Querschnittskomponenten mit nicht identischen, aber zumindest „hinreichend ähnlichen“ Merkmalen könnte dagegen zu Kombinationen führen, die dem Zeichner des Querschnitts nicht bewusst waren.

Die Ähnlichkeit zweier Objekte ergibt sich aus dem Vergleich ihrer charakteristischen Merkmale. Ein Maß für den Unterschied zwischen zwei Bitfolgen ist z. B. die *Hamming-Distanz*. Zur Bestimmung der *Hamming-Distanz* wird ein bitweiser Vergleich durchgeführt und die Anzahl der Unterschiede aufsummiert. Durch entsprechende Normierung kann daraus ein Ähnlichkeitsmaß für den Vergleich zweier Objekte x und y mit jeweils n zweiwertigen Merkmalen abgeleitet werden:

$$\text{sim}_H(x, y) = 1 - \frac{\sum_{i=1}^n |x_i - y_i|}{n} \quad (5.3)$$

Dieses, in Beierle u. Kern-Isberner (2006) als *Hamming-Ähnlichkeit* bezeichnete, Ähnlichkeitsmaß bildet die Grundlage für den Vergleich der Querschnittskomponenten. Die Beschränkung auf zweiwertige Merkmale ist allerdings nur bedingt anwendungstauglich. Außerdem ist davon auszugehen, dass einige Merkmale eine höhere Bedeutung für die Ähnlichkeit haben als andere. Eine Gewichtung der einzelnen Merkmale kann durch Einführung von Gewichtungsfaktoren $w_i \geq 0$ realisiert werden. Des Weiteren wird ein Ähnlichkeitsmaß der Gestalt ($0 \leq \text{sim}_i(x_i, y_i) \leq 1$) für jedes Merkmal benötigt. Nach Beierle u. Kern-Isberner (2006) könnte ein globales Ähnlichkeitsmaß, das gewichtete, merkmalspezifische Ähnlichkeiten zusammenfasst, folgendermaßen aussehen:

$$\text{sim}(x, y) = \frac{\sum_{i=1}^n w_i \cdot \text{sim}_i(x_i, y_i)}{\sum_{i=1}^n w_i} \quad (5.4)$$

Im Folgenden werden die Ähnlichkeitsmaße für die einzelnen Merkmale der Querschnittskomponenten vorgestellt. Neben den charakteristischen Merkmalen werden dabei außerdem die benutzerdefinierten Restriktionen sowie die relative Position der Komponenten zueinander berücksichtigt.

Minimale und maximale Schichtdicke: Bei vielen der in Kapitel 2.2 beschriebenen schichterzeugenden Verfahren sind fertigungsbedingte Abweichungen der Schichtdicke kaum vermeidbar. Es bietet sich daher ein quantitatives Ähnlichkeitsmaß an, das geringe Abweichungen zwar zulässt, größere Abweichungen aber überproportional sanktioniert. Ein Ähnlichkeitsmaß, das diese Anforderungen erfüllt, ist z. B.

$$\text{sim}_{\text{thickness}}(x, y) = \frac{x}{x + (x - y)^2} \quad (5.5)$$

In diesem Fall würde eine Abweichung zwischen den beiden Werten quadratisch in den Vergleich eingehen.

Charakteristische Form: Die Form liefert eine *qualitative* Aussage über die Querschnittskomponente. Das Diagramm aus Abbildung 5.15 liefert Anhaltspunkte zur Ähnlichkeit der Formen. So könnten Geometrien vom Typ *A* zusammen mit Geometrien vom Typ *B* in einer gemeinsamen Schicht auftreten, da beide eine gleichmäßige Dicke aufweisen. Die gemeinsame Form der Schicht wäre dann vom Typ *B*. Das Gleiche gilt für eine Kombination von Typ *A* mit Typ *C*. Beide haben eine planare Oberfläche und würden gemeinsam eine Schicht vom Typ *C* ergeben. Die Ähnlichkeit reduziert sich mit der Anzahl der Zustandsübergänge, die zum Erreichen der endgültigen Form nötig wären.

Material: Da den Querschnittskomponenten bereits während des Zeichnens individuelle Schichtmaterialien zugewiesen wurden, kann davon ausgegangen werden, dass dies nicht ohne Grund geschah. Für die Schichtidentifikation sind daher die Materialien zweier Querschnittskomponenten nur dann hinreichend ähnlich, wenn sie identisch sind. Dies gilt allerdings nicht für den Vergleich von Querschnittskomponenten unterschiedlicher Schichtmodelle, wie es z. B. beim Technologie-Mapping in Abschnitt 5.6 notwendig wird. In einem solchen Fall kann die Existenz identischer Materialdefinitionen praktisch ausgeschlossen werden. Für das Technologie-Mapping wurde daher ein zusätzliches Ähnlichkeitsmaß implementiert, das die Materialien anhand ihrer Materialparameter vergleicht.

Position: Das vierte Kriterium zur Ähnlichkeitsbestimmung berücksichtigt die relative Position der Querschnittskomponenten im Restriktionsgraph. Dabei wird angenommen, dass Querschnittskomponenten mit geringem Abstand besser zusammenpassen als Komponenten, die in der Topologie weiter voneinander entfernt sind. Der Abstand zweier Komponenten wird über den nächsten gemeinsamen Vorfahren (*LCA*³) bestimmt. Das Kriterium, das in ähnlicher Form auch in *MISTIC* zum Einsatz kommt, kann mit den Grundtechniken der Silizium-Mikrotechnik begründet werden. Der *LCA* entspricht dabei der ersten Komponente, auf der beide Querschnittskomponenten verankert sind. Die Bevorzugung des geringsten Abstands zu einer solchen gemeinsamen Basiskomponente vermeidet, dass einzelne Querschnittskomponenten durch die Zusammenfassung quasi „eingeschlossen“ werden.

Benutzerdefinierte Restriktionen: Neben den im Rahmen der Dekomposition extrahierten charakteristischen Merkmalen kann jede Querschnittskomponente eine beliebige Anzahl benutzerdefinierter Restriktionen enthalten (vgl. Abschnitt 5.4). Material- und Aufzählungsrestriktionen werden nur im Fall der

³*Lowest Common Ancestor* (vgl. Aho et al. (1973))

Identität als ähnlich angesehen. Schwieriger ist der Vergleich der numerischen Restriktionen, die neben einem Nominalwert, auch Werte für die Standardabweichung sowie untere und obere Schranken enthalten können. Liegen beide Nominalwerte innerhalb der Standardabweichung der jeweils anderen Restriktion gelten sie als identisch. Andernfalls wird die Ähnlichkeit mit demselben quadratischen Abstandsmaß wie bei der Schichtdicke bestimmt. Liegt ein Nominalwert außerhalb des durch die untere und obere Schranke definierten Wertebereichs, sind die Restriktionen inkompatibel und es wird 0 als Ähnlichkeitswert zurückgegeben.

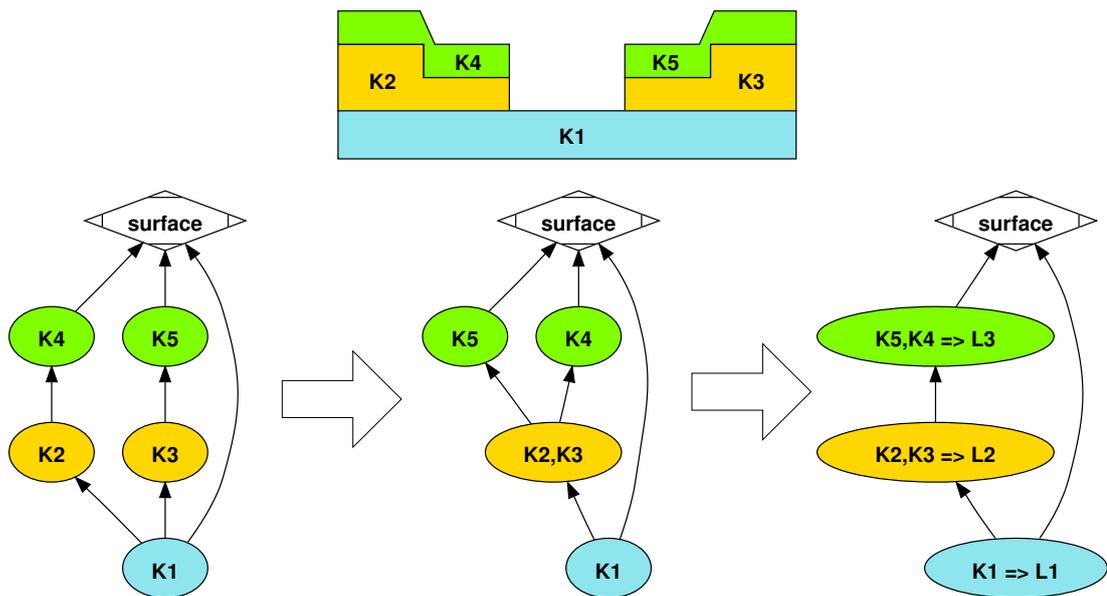


Abbildung 5.20: Zusammenfassen von Querschnittskomponenten zu Schichten

In Verbindung mit Funktion 5.4 wird nun die Ähnlichkeit zwischen allen topologisch unabhängigen Querschnittskomponenten ermittelt. Falls die beiden Komponenten mit dem höchsten Ähnlichkeitswert über dem Schwellwert liegen, werden sie zu einer gemeinsamen Querschnittskomponente zusammengefasst. Beim Zusammenfassen werden Opferschichtkomponenten bevorzugt behandelt. Befinden sich Paare von Opferschichtkomponenten unter den zusammenfassbaren Komponenten, so werden diese zuerst zusammengefasst. Durch diese Maßnahme soll vermieden werden, dass das resultierende Schichtmodell am Ende mehr als eine Opferschicht enthält. Das Entfernen von Opferschichten ist ein besonders kritischer Prozessschritt, der möglichst nur einmal, ganz am Schluss des Fertigungsprozesses durchgeführt werden sollte.

Durch das Zusammenfassen ändern sich auch die charakteristischen Merkmale der Querschnittskomponente. Die charakteristische Form wird über das in Abbildung 5.15 dargestellte Diagramm bestimmt und die benutzerdefinierten Restriktionen werden so zusammengefasst, dass die resultierenden Restriktionen die ursprünglichen Restriktionen erfüllen. Muss z. B. für die eine Komponente der Wert einer Restriktion im Bereich $2 - 10$ liegen und für die andere Komponente im Bereich $5 - 12$, ist der Bereich für die resultierende Komponente $5 - 10$. Unterschiedliche Einheiten werden bei diesem Vorgang automatisch umgerechnet (vgl. Abschnitt 4.2.1).

Durch das Zusammenfassen von Komponenten zu Schichten ändern sich auch die Abhängigkeiten im Restriktionsgraph. Aus diesem Grund ist nach jeder Zusammenfassung eine Neuberechnung und Neubewertung der topologisch unabhängigen Komponenten erforderlich. Die Schichtidentifikation endet, sobald keine weiteren Querschnittskomponenten zusammengefasst werden können. Nach der Schichtidentifikation repräsentieren die Knoten des Restriktionsgraphen nicht mehr einzelne Komponenten einer Querschnittszeichnung, sondern die Schichten des Schichtmodells.

5.5.4 Modifikationsidentifikation

Ergebnis der Schichtidentifikation ist ein Restriktionsgraph, dessen Knoten anstatt einzelner Querschnittskomponenten nun die Schichten einer Fertigungstechnologie repräsentieren. In der Querschnittszeichnung besteht eine solche Schicht aus mehreren, unabhängigen Geometrien. Unter Annahme, dass der Querschnitt mit den Verfahren der Silizium-Mikrotechnik hergestellt werden soll, ist davon auszugehen, dass diese Geometrien durch Modifikation einer ursprünglich durchgehenden Materialschicht entstehen. Die Aufgabe der Modifikationsidentifikation besteht nun darin, ausgehend einer solchen angenommenen Grundform, die zum Erreichen der in der Querschnittszeichnung dargestellten Form erforderlichen Schichtmodifikationen zu ermitteln. Dabei wird zwischen zwei Arten von Schichtmodifikation unterschieden:

Cut-Modifikationen zeichnen sich dadurch aus, dass sie die Schicht durchschneiden und so in einzelne Geometrien unterteilen. *Cut-Modifikationen* sind aus Sicht der Fertigungstechnologie von besonderem Interesse, da sie die nachträgliche Bearbeitung tiefer liegender Schichten ermöglichen und so Raum für eine spätere Optimierung des Fertigungsprozesses bieten. In Abbildung 5.21 werden *Cut-Modifikationen* als durchgezogene Linien oberhalb der Querschnittszeichnung dargestellt.

Shape-Modifikationen durchtrennen im Unterschied zu *Cut-Modifikationen* die Schicht nicht, sondern verändern lediglich ihre Form. Dabei kann zusätzlich zwischen globalen Modifikationen, wie dem *Planarisieren* einer Schicht und lokalen Modifikationen, wie dem Ätzen von Vertiefungen, unterschieden werden. Die gestrichelte Linie in Abbildung 5.21 symbolisiert eine lokale *Shape-Modifikation* der Schicht L2.

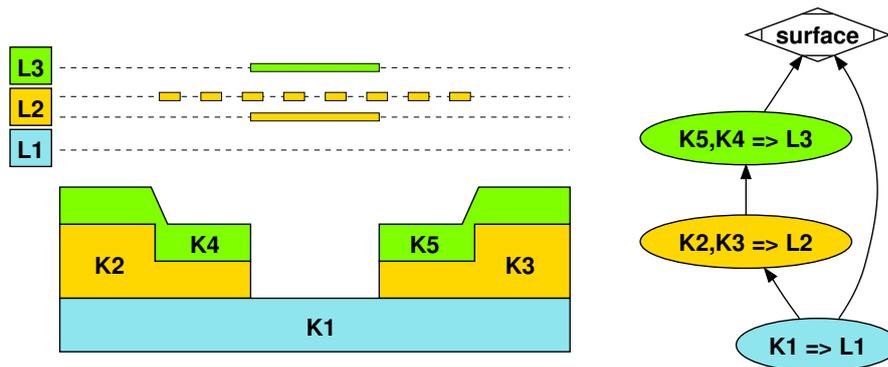


Abbildung 5.21: Identifikation von Schichtmodifikationen

Die Identifikation von *Cut-Modifikationen* ist relativ einfach, da es sich um die Lücken zwischen den Geometrien einer Schicht handelt. Um dagegen *Shape-Modifikationen* identifizieren zu können, muss zunächst die ursprüngliche Form der Schicht bestimmt werden. Als ursprüngliche Form gilt in diesem Fall die Form, die die Schicht unmittelbar nach der Schichterzeugung besitzt. Bei der Modifikationsidentifikation wird diese Form mit Unterstützung des Diagramms aus Abbildung 5.15 aus der charakteristischen Form der Schicht abgeleitet. Dazu wird ausgehend von der charakteristischen Form eine Breitensuche entgegen der Pfeilrichtung durchgeführt, bis eine der Formen A, B oder C erreicht wird. Für Schichten mit der ursprünglichen Form B treten *Shape-Modifikationen* z. B. nur an den Stellen auf, an denen sich die Schichtdicke ändert. Da in der Silizium-Mikrotechnik Modifikationen durch Materialabtrag erfolgen, wird dabei immer der Bereich mit der geringeren Schichtdicke als Modifikation markiert.

Bei Schichten mit der charakteristischen Form G ist mit dieser Vorgehensweise keine eindeutige Bestimmung der ursprünglichen Form möglich. Aus diesem Grund sollte diese Form bereits beim Zeichnen des Querschnitts vermieden werden. Eine weitere Einschränkung besteht darin, dass mit dieser Methode ausschließlich lokale Modifikationen erkannt werden können. Globale Modifikationen, wie die nachträgliche Planarisierung einer ganzen Schicht, sind dagegen nicht eindeutig identifizierbar,

da planare Oberflächen auch von einigen schichterzeugenden Verfahren erzeugt werden können (z. B. *Spin-On*).



Abbildung 5.22: Alternativen bei der Modifikationsidentifikation

Interessant sind bei der Modifikationsidentifikation insbesondere solche Situationen, bei denen sich mehrere Modifikationen ganz oder teilweise überlappen. Bei Schicht *L2* in Abbildung 5.21 wurde z. B. eine *Cut-Modifikation* innerhalb einer *Shape-Modifikation* identifiziert. Wie in Abbildung 5.22 dargestellt, wäre es in dieser Situation alternativ auch denkbar gewesen, zunächst drei unabhängige Modifikationen zu erkennen und anschließend die beiden *Shape-Modifikationen* zusammenzufassen. Eine solche Konstellation ist unter Fertigungsgesichtspunkten allerdings erheblich ungünstiger, da in diesem Fall die *Cut-Modifikation* ein größeres Aspektverhältnis und die *Shape-Modifikation* eine kleinere minimale Breite aufweist. Durch die Überlappung entsteht allerdings ein Abhängigkeitsverhältnis, nach dem die obere Modifikation vor der unteren durchgeführt werden muss (vgl. Abschnitt 5.5.1).

Während innerhalb einer Schicht die Art der Überlappung von Modifikationen (die obere Modifikation muss immer größer als die untere sein) und die Reihenfolge ihrer Durchführung immer identisch ist (von oben nach unten), können bei der Überlappung von Modifikationen benachbarter Schichten zahlreiche weitere Situationen auftreten. In dem Beispiel aus Abbildung 5.21 fällt z. B. auf, dass die *Cut-Modifikationen* der Schichten *L2* und *L3* deckungsgleich sind. Diese spezielle Situation kann in einem Fertigungsprozess ausgenutzt werden, um einen Lithografieschritt einzusparen, da *L3* als Maske für die Modifikation von *L2* dienen kann. Zur Erkennung solcher Situationen werden die als Strichmasken dargestellten Modifikationen von zwei benachbarten Schichten verglichen. Dabei können die in Abbildung 5.23 dargestellten Situationen erkannt werden.

In Situation *A* wird die Modifikation der unteren Schicht vollständig von der oberen Schicht verdeckt. Die Modifikation der unteren Schicht muss daher gezwungenermaßen vor Erzeugung der oberen Schicht erfolgen. In Situation *B* befindet sich dagegen in der oberen Schicht eine Modifikation, die die Modifikation der unteren Schicht komplett freilegt. In einer solchen Situation ist es möglich, die Reihenfolge der beiden Modifikationen zu tauschen. Außerdem ist nach Abschluss der beiden

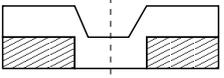
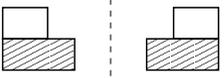
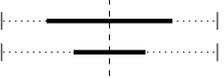
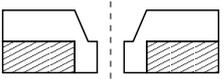
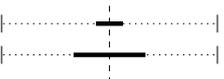
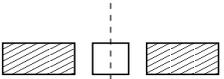
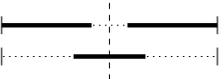
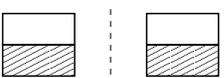
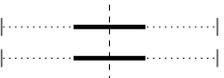
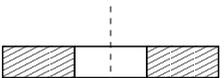
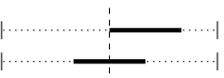
	Querschnitt	Modifikationen	Attribute		
			Sichtbarkeit	Tausch	Sonderfall
A			verdeckt	blockiert	
B			sichtbar	offen	
C			sichtbar	blockiert	geschützt
D			sichtbar	blockiert	
E			sichtbar	offen	passgenau
F			verdeckt	blockiert	eingebettet
AB			sichtbar	blockiert	

Abbildung 5.23: Abhängigkeiten zwischen Modifikationen benachbarter Schichten

Modifikationen sowohl die untere Schicht als auch alle Schichten, die nach Abschluss der unteren Modifikation an der Oberfläche lagen, sichtbar. In Situation C wird die untere Modifikation an den Rändern überdeckt. Das führt zu dem Sonderfall, dass zwar die Schichten unterhalb der Modifikation sichtbar sind, nicht aber die untere Schicht selbst. Die untere Schicht bleibt daher vor Umwelteinflüssen, wie z. B. Ätzmitteln, geschützt. Bei E und F handelt es sich um Situationen, die auf Sonderfälle in der Prozessierung hindeuten. Situation E entspricht dem bereits beschriebenen Sonderfall mit zwei deckungsgleichen Modifikationen. In Situation F grenzt die untere Modifikation unmittelbar an zwei Modifikationen der oberen Schicht. Ein Teilbereich der oberen Schicht liegt somit passgenau in der Modifikation der unteren Schicht. Solch eine Situation ist typisch für Dotierungsverfahren oder Verfahren, bei denen die chemische Zusammensetzung einer Schicht lokal verändert wird.

Die Standardsituationen A bis F sind alle symmetrisch. In Querschnittszeichnungen treten aber oft Mischformen auf. Um solche Mischformen zu erkennen, werden die Situationen in einen rechten und einen linken Teil unterteilt, die getrennt voneinander identifiziert und anschließend zusammengefügt werden. Situation AB in Abbildung 5.23 zeigt eine solche Kombination der Standardsituation A und B . Die zusammengefügte Situation AB hat dieselben Eigenschaften wie Situation D und wird daher als solche im Schichtmodell eingetragen. Die Funktion zur Bestimmung der Mischform spielt später eine wichtige Rolle beim Zusammenfassen der Modifikationen.

Neben der Erkennung fertigungstechnischer Sonderfälle ist dabei insbesondere deren Einfluss auf die Sichtbarkeit und Prozessierungsreihenfolge von Interesse. Jede *Cut-Modifikation* erzeugt ein Loch in der Schicht, durch das die unmittelbar darunter liegende Schicht sichtbar wird. Hat diese Schicht an derselben Position ebenfalls eine *Cut-Modifikation*, pflanzt sich die Sichtbarkeit entsprechend fort. Nur durch die Erfassung dieser Abhängigkeiten kann später festgestellt werden, welche Schichten an einem bestimmten Punkt im Fertigungsprozess sichtbar sind. Die Sichtbarkeit bestimmter Schichten hat erheblichen Einfluss auf die Auswahl konkreter Prozessschritte. Ein Ätzverfahren zur Modifikation einer bestimmten Schicht sollte z. B. eine besonders hohe Selektivität gegenüber allen anderen potenziell sichtbaren Materialien aufweisen. Ob die Reihenfolge der Modifikation verändert werden kann, wird in der Tabelle durch das Attribut *Tausch* erfasst. Ein Tausch ist prinzipiell immer dann möglich, wenn die untere Modifikation vollständig von der oberen umschlossen wird.

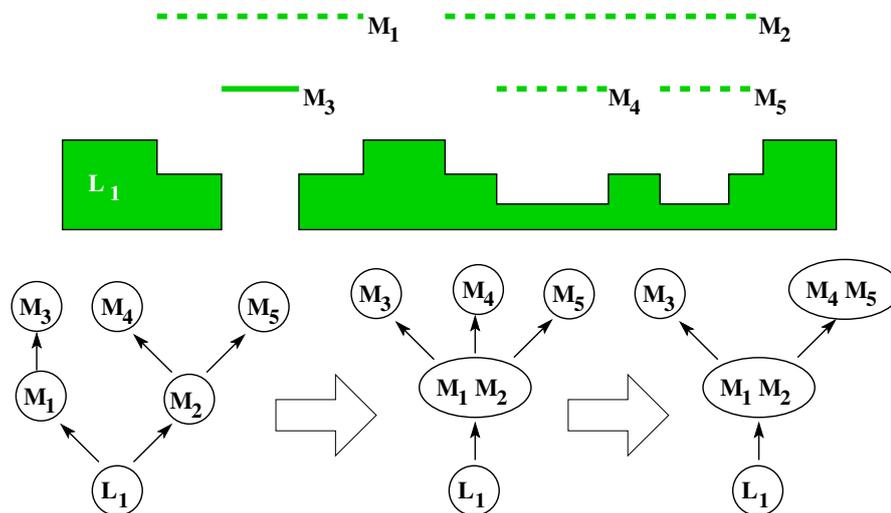


Abbildung 5.24: Zusammenfassen von Modifikationen

Nach der Identifikation der individuellen Modifikationen und ihrer topologischen Abhängigkeiten werden möglichst viele Modifikationen mit ähnlichen Merkmalen zusammengefasst. Die generelle Vorgehensweise ist vergleichbar mit dem im letzten Abschnitt beschriebenen Zusammenfassen von Querschnittskomponenten. Auch das Zusammenfassen topologisch unabhängiger Modifikationen erfolgt auf Basis eines Vergleichs ihrer charakteristischen Merkmale. Abbildung 5.24 zeigt ein Beispiel für das Zusammenfassen von Modifikationen. Das Zusammenfassen von Modifikationen ist nicht ganz so kritisch für die Qualität des Schichtmodells, wie das Zusammenfassen der Querschnittskomponenten. Ein Fertigungsprozess kann durchaus davon profitieren, wenn eine Schicht in mehr als einem Modifikationsschritt modifiziert wird, wenn dadurch Sonderfälle ausgenutzt oder die Sichtbarkeit bestimmter Schichten eingeschränkt werden. Außerdem bietet sich im Rahmen der Synthese der Prozessgerüste eine weitere Gelegenheit, Modifikationen gegebenenfalls zusammenzufassen. Aus bietet die in Abschnitt 5.8 vorgestellte Implementierung des Verfahrens die Option, Modifikationen mit Sonderfällen nicht zusammenzufassen.

Mit der Modifikationsidentifikation endet die geometrische Analyse der Querschnittszeichnung. Das Schichtmodell enthält nun neben den Schichten und Modifikationen und ihren charakteristischen Merkmalen auch deren topologische Abhängigkeiten untereinander. Die ursprüngliche Querschnittszeichnung ist daher ab diesem Punkt nicht mehr von Bedeutung.

5.5.5 Konsolidierung

Bislang wurden die einzelnen Querschnittszeichnungen des Entwurfs getrennt voneinander analysiert. Dementsprechend liegt nach der Modifikationsidentifikation für jede Querschnittszeichnung ein separates Schichtmodell vor. Die Aufgabe der Konsolidierung besteht nun darin, Gemeinsamkeiten zwischen den Elementen der einzelnen Schichtmodelle zu erkennen und basierend darauf, ein gemeinsames Schichtmodell für alle Querschnittszeichnungen zu erzeugen.

Die dafür notwendigen Schritte, wie z. B. die Bestimmung der Ähnlichkeit zwischen den einzelnen Elementen, kamen bereits bei der Schichtidentifikation und dem Zusammenfassen der Modifikationen zum Einsatz. Daher ist es naheliegend, die gleichen Algorithmen auch zur Konsolidierung einzusetzen. Voraussetzung zum Einsatz der Algorithmen der Schichtidentifikation ist, dass sich die zusammenfassenden Schichten in einem gemeinsamen Restriktionsgraphen befinden. In diesem Zusammenhang zeigt sich ein weiterer Vorteil im Aufbau des Restriktionsgraphen: Da jeder Restriktionsgraph jeweils eine einzige Quelle und Senke besitzt, können mehrere Restriktionsgraphen, wie in Abbildung 5.25 dargestellt, durch simples Zusammenfassen dieser Knoten kombiniert werden. Anschließend werden

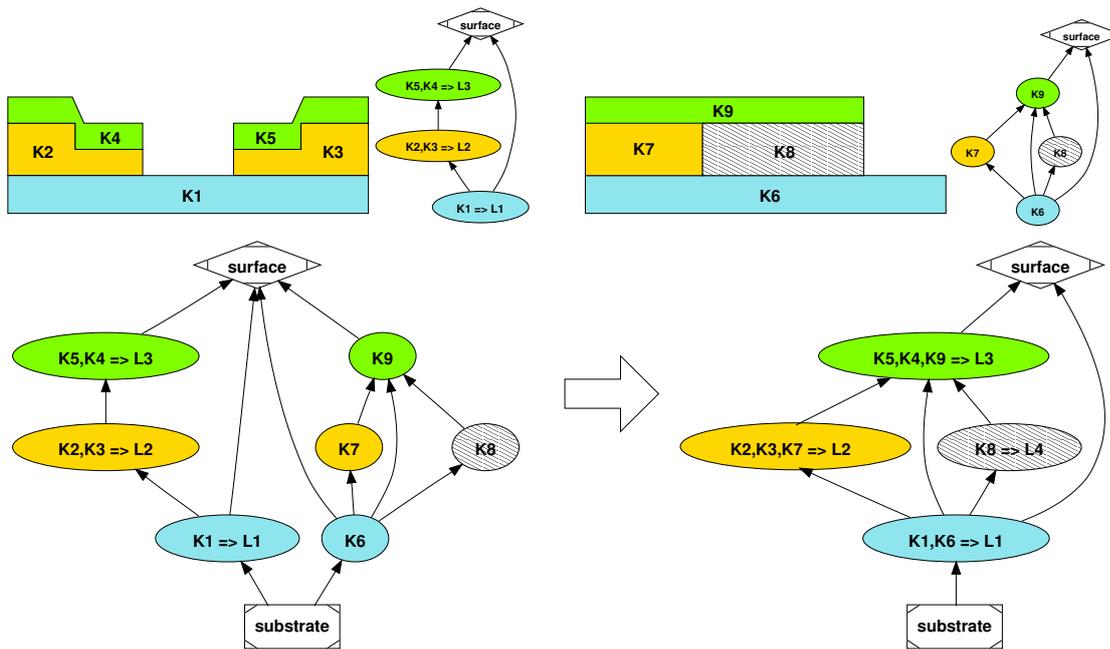


Abbildung 5.25: Konsolidierung der Schichtmodelle

die Algorithmen der Schichtidentifikation auf den Kombinationsgraphen angewandt. Das Zusammenfassen der Modifikationen erfolgt nach dem gleichen Muster. Die Konsolidierung bildet den Abschluss der Querschnittanalyse.

5.6 Technologie-Mapping

Die Aufgabe des Technologie-Mappings besteht darin, das im Zuge der Querschnittanalyse gewonnene Schichtmodell auf eine bestimmte Fertigungstechnologie abzubilden. Genau genommen handelt es sich bei einem Schichtmodell bereits um eine Abbildung auf eine sehr generische Silizium-Mikrotechnik-Technologie. Daher kann das Technologie-Mapping im Prinzip auch übersprungen werden. In diesem Fall können bei der späteren Prozesssynthese aber auch nur sehr generische Prozessgerüste vorgeschlagen werden. Die Auswahl geeigneter Prozessschritte und Materialien muss dann manuell durch Technologieexperten erfolgen. Das Überspringen des Technologie-Mappings ist daher nur dann sinnvoll, wenn das für einen vollständigen Prozessentwurf benötigte Technologiewissen im Unternehmen verfügbar ist.

5.6.1 Das Technologie-Schichtmodell

Voraussetzung für die Durchführung des Technologie-Mappings ist die Existenz eines Technologie-Schichtmodells. Ein Technologie-Schichtmodell ist strukturell identisch zu einem Produkt-Schichtmodell, repräsentiert aber eine völlig andere Sichtweise. Während das Produkt-Schichtmodell eine Abstraktion des physischen Modells einer konkreten Produktidee darstellt, dient das Technologie-Schichtmodell der abstrakten Beschreibung einer bestimmten Fertigungstechnologie. Auch wenn der Einsatzzweck unterschiedlich ist, können doch die gleichen Methoden, wie bei der Erstellung des Produkt-Schichtmodells eingesetzt werden. Ausgangspunkt ist ein Satz von Querschnittszeichnungen, die beispielhaft die Fähigkeiten der Fertigungstechnologie demonstrieren sollen. Ein aus solchen Querschnittszeichnungen durch die Querschnittanalyse gewonnenes Schichtmodell enthält demnach, genau wie das Produkt-Schichtmodell, die aus dem geometrischen Aufbau ableitbaren Restriktionen.

Zur Beschreibung einer Fertigungstechnologie ist das allerdings nicht ausreichend, da viele technologische Restriktionen nicht aus Querschnittszeichnungen ableitbar sind. Ein Beispiel für technologische Restriktionen, die unmittelbare Auswirkungen auf den Fertigungsprozess haben, wurde bereits in Abschnitt 4.2.3 als Konsistenzregel vorgestellt: Einige Verfahren zur Schichterzeugung erfordern besonders hohe Prozesstemperaturen. Die Temperaturen können dabei so hoch werden, dass sie bereits existierende Materialschichten zerstören. Um das zu vermeiden, müssen solche Hochtemperaturschritte vor Erzeugung der temperaturempfindlichen Schichten durchgeführt werden. Im Technologie-Schichtmodell können solche Restriktionen durch zusätzliche Kanten im Restriktionsgraph modelliert werden.

Da zudem die einzelnen Prozessschritte der Fertigungstechnologie bekannt sind, kann das Technologie-Schichtmodell um zusätzliche Informationen erweitert werden, die später bei der Synthese des Prozessgerüsts hilfreich sind. Während im Rahmen der Querschnittanalyse nur eine grobe Einordnung der schichterzeugenden Verfahren anhand der charakteristischen Form und der Positionierung der Modifikationen möglich ist, können diese Informationen im Technologie-Schichtmodell vollständig zu Verfügung gestellt werden. Im Technologie-Schichtmodell ist daher z. B. bekannt, ob eine bestimmte Schicht durch Dotierung oder Schichtabscheidung erzeugt wird und ob sie durch Nassätzen oder *Lift-Off* modifiziert werden kann.

Ein weiterer Aspekt, den das Produkt-Schichtmodell vom Technologie-Schichtmodell unterscheidet, ist ein Ansatz zur Modularisierung der Fertigungstechnologie. Über die bereits in Abschnitt 5.5.1 erwähnten Attribute *optional* und *repeatable* ist eine eingeschränkte Modularisierung der Fertigungstechnologie im Schichtmodell modellierbar. Mit *optional* gekennzeichnete Modifikationen müssen beim Mapping

nicht berücksichtigt werden und *repeatable* erlaubt die mehrmalige Durchführung einer Schichterzeugung bzw. Modifikation. Für das Attribut *repeatable* kann zudem eine maximale Anzahl an erlaubten Wiederholungen festgelegt werden.

5.6.2 Verschmelzen der Schichtmodelle

Das Technologie-Mapping erfolgt nach dem gleichen Muster, wie schon die Konsolidierung bei der Querschnittanalyse (vgl. Abschnitt 5.5.5). Ziel ist es, möglichst viele Elemente des Produkt-Schichtmodells mit Elementen des Technologie-Schichtmodells zusammenzufassen. Auch beim Technologie-Mapping wird dazu zunächst aus beiden Schichtmodellen ein gemeinsamer Restriktionsgraph erstellt. Der wesentliche Unterschied besteht darin, dass Elemente, je nachdem zu welchem der beiden Schichtmodelle sie gehören, unterschiedlich behandelt werden. Neben der topologischen Unabhängigkeit ist beim Technologie-Mapping die Zugehörigkeit zu unterschiedlichen Schichtmodellen ein weiteres notwendiges Kriterium, um zwei Elemente zusammenfassen zu können. Des Weiteren kommt ein anderes Ähnlichkeitsmaß für den Vergleich des Schichtmaterials zum Einsatz. Während bei der Querschnittanalyse die Schichtmaterialien noch identisch sein mussten, ist eine solche Einschränkung beim Technologie-Mapping nicht mehr möglich. Schließlich ist es sehr unwahrscheinlich, dass beide Schichtmodelle dieselben Materialdefinitionen verwenden. Beim Technologie-Mapping kommt daher ein Ähnlichkeitsmaß zum Einsatz, das die Materialien anhand ihrer Materialparameter vergleicht. Beim Zusammenfassen von Komponenten wird die Materialdefinition des Technologie-Schichtmodells unverändert übernommen, da sie als eine Konkretisierung der Spezifikation des Produkt-Schichtmodells verstanden wird.

Resultat des Technologie-Mappings ist ein Schichtmodell, das sowohl die Restriktionen des Systementwurfs als auch die Restriktionen einer konkreten Fertigungstechnologie beinhaltet. Eine Fertigungstechnologie gilt als kompatibel, wenn jedes Element des Produkt-Schichtmodells auf ein Element des Technologie-Schichtmodells abgebildet werden konnte. Das schließt allerdings nicht aus, dass das resultierende Schichtmodell zusätzliche Schichten und Modifikationen enthält, die keine Entsprechung im Produkt Schichtmodell haben. Typisches Beispiel für solche Schichten sind z. B. Haftsichten, die die Haftung zweier Materialschichten aufeinander verstärken sollen. Je nach Technologie kann es sich aber auch um zusätzliche Funktionsschichten handeln, die explizit im Systementwurf berücksichtigt werden müssen.

Abbildung 5.26 zeigt ein Beispiel für ein solches Technologie-Mapping. In diesem Beispiel wurde das Schichtmodell aus Abbildung 5.17 auf eine fiktive Fertigungstechnologie abgebildet. Zu jeder Schicht des Produkt-Schichtmodells wurde eine passende

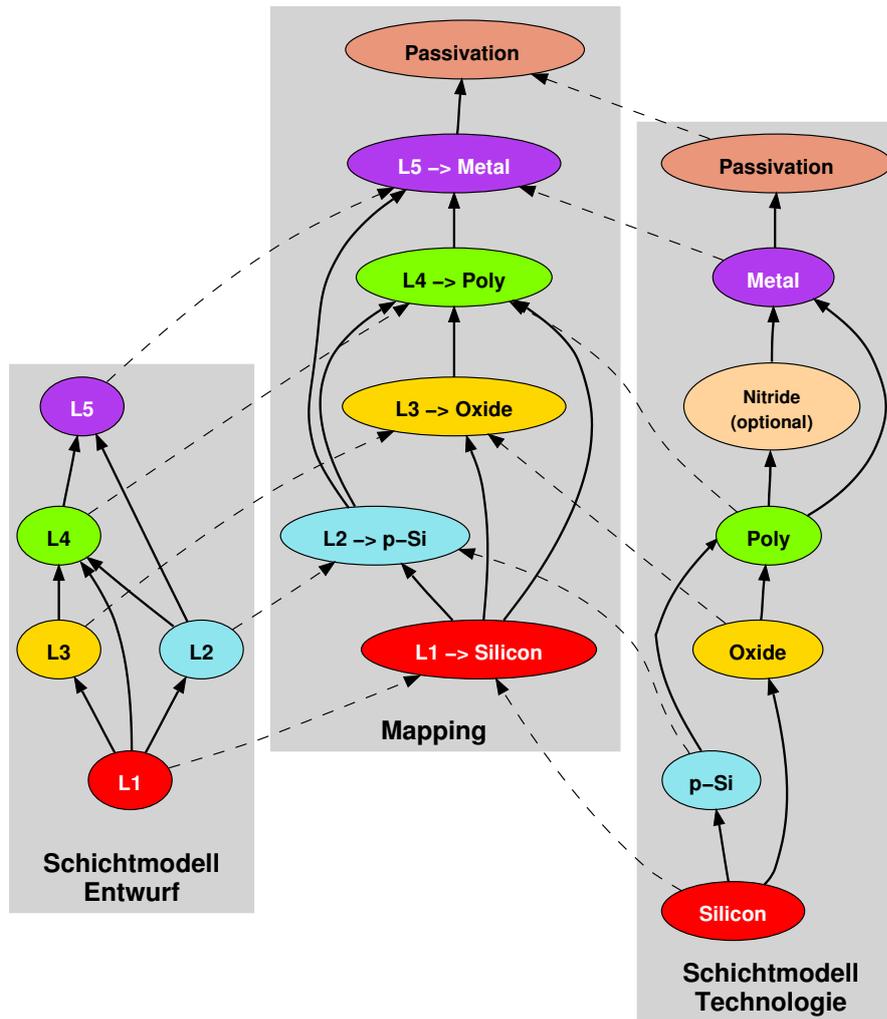


Abbildung 5.26: Beispiel Technologie-Mapping

Schicht im Technologie-Schichtmodell gefunden. Die beiden Modelle sind können daher als kompatibel bezeichnet werden. Allerdings fällt auf, dass das Technologie-Schichtmodell mehr Schichten enthält, als das Produkt-Schichtmodell. Die als optional gekennzeichnete Nitridschicht wird nicht in das Mapping-Schichtmodell übernommen, da kein Element auf sie abgebildet wurde. Die Passivierungsschicht ist dagegen nicht optional und daher auch Bestandteil des Mapping-Modells. Für den Systementwurf bedeutet das, dass bei Verwendung dieser Fertigungstechnologie eine zusätzliche Passivierungsschicht berücksichtigt werden muss.

5.7 Synthese des Prozessgerüsts

Mit dem Resultat des Technologie-Mappings liegt nun ein Schichtmodell vor, das sowohl die Restriktionen des Systementwurfs als auch die der Fertigungstechnologie beinhaltet. Basierend auf diesem Modell soll nun das Gerüst für ein konkretes Prozessrezept vorgeschlagen werden. Der Detaillierungsgrad des Gerüsts variiert in abhängig davon, ob ein Technologie-Mapping vorliegt oder ob die Resultate der Schichtanalyse direkt genutzt werden sollen.

5.7.1 Das Prozessgerüst

Bei einem Prozessgerüst handelt es sich, wie der Name bereits andeutet, um eine abstrakte Vorlage für ein konkretes Prozessrezept. Jedes Prozessgerüst besteht aus einer linearen Folge von abstrakten Prozessschritten. Dabei wird in Anlehnung an die in Abschnitt 2.2 vorgestellten Grundtechniken zwischen drei Arten von Prozessschritten unterschieden:

Schichterzeugungsschritte dienen als Vorlage für die schichterzeugenden Verfahren. Die aus dem Schichtmodell extrahierten Parameter sind das Material, die Dicke der erzeugten Schicht und die Art der Schichterzeugung (z. B. Abscheidung, Dotierung, Spin-On).

Lithografieschritte stehen für die Gruppe der strukturübertragenden Verfahren. Über sie werden die für das Maskenlayout relevanten Maskenebenen definiert. Neben den Maskendaten werden die Parameter *Minimum-Feature-Size* und Schärfentiefe erfasst. Es wird zudem zwischen Kontakt- und Projektionsbelichtung unterschieden.

Schichtmodifikationsschritte repräsentieren die Verfahren zur Modifikation von Schichten. Dazu werden Modifikationstiefe, Aspektverhältnis und das zu modifizierende Material aus dem Schichtmodell ermittelt. Auch hier wird zwischen speziellen Arten der Schichtmodifikation unterschieden (z. B. anisotropes Ätzen, Lift-off). Eine Sonderform, als *Release-Etch* bezeichnet, kommt ausschließlich zum Entfernen von Opferschichten zum Einsatz.

Für alle Prozessschritte werden zudem die zum Zeitpunkt ihrer Anwendung sichtbaren Schichten erfasst. Diese Information ist vor allem für die Auswahl geeigneter schichtmodifizierender Verfahren von Bedeutung, da hier eine ausreichende Selektivität gegenüber den verwendeten Materialien sichergestellt werden muss. Um eine spätere Validierung des Prozessgerüsts mit Prozesssimulationssoftware (vgl. Abschnitt 4.3.3) zu vereinfachen, wird für jede verwendete Querschnittszeichnung

ein Maskensatz erzeugt. Aufgrund der besonderen Natur der Querschnittszeichnungen handelt es sich dabei um eindimensionale Strichmasken. Solche Strichmasken können z. B. von den Simulationswerkzeugen *Athena* und *SUPREM-IV* genutzt werden.

5.7.2 Ablauf der Prozesssynthese

Der erste Schritt zum Erstellen eines Prozessgerüsts besteht darin, die Reihenfolge der Schichterzeugung zu bestimmen. Diese Reihenfolge kann unmittelbar aus dem Restriktionsgraphen des Schichtmodells abgeleitet werden. Jede zulässige topologische Sortierung des Restriktionsgraphen entspricht dabei einer erlaubten Fertigungsreihenfolge. Eine solche, auch als *lineare Erweiterung* bezeichnete Schichtfolge, bildet den Grundstock für das Prozessgerüst. Zu dem Restriktionsgraph aus Abbildung 5.27 existiert z. B. nur eine einzige lineare Erweiterung: $L1 \rightarrow L2 \rightarrow L3$.

Nachdem die Reihenfolge der Schichterzeugung feststeht, kann mit der Platzierung der Prozessschritte begonnen werden. Der naive Ansatz, der z. B. in Cho et al. (2002) zur Anwendung kommt, platziert alle Lithografie- und Modifikationsschritte einer Schicht unmittelbar hinter dem Schichterzeugungsschritt. Dieser Ansatz führt zwar in den meisten Situationen zu einem durchführbaren Fertigungsprozess, ignoriert aber Sonderfälle, wie z. B. Schichten, die in *Lift-Off*-Technik modifiziert werden müssen. Außerdem verschenkt er Optimierungspotenzial, das sich durch geschickte Platzierung der Lithografie- und Modifikationsschritte ergeben kann.

Die Zuverlässigkeit vieler schichterzeugender Verfahren kann z. B. durch eine möglichst flache Oberflächentopografie verbessert werden. Bei großen Höhenunterschieden und steilen Kanten sind die lokalen Abweichungen in der Schichtdicke oft besonders groß. Insbesondere bei der Erzeugung sehr dünner Schichten kann das unter Umständen sogar zu Löchern in der Schicht führen. Eine relativ einfache Methode das Oberflächenprofil möglichst flach zu halten, besteht darin Modifikationen in der Prozessfolge möglichst weit nach hinten zu verlagern. Dies hat zudem den Vorteil, dass tiefer liegende Schichten erst zu einem relativ späten Zeitpunkt sichtbar werden und so ihr Kontakt mit Ätzmitteln und anderen Prozessmaterialien reduziert wird. Bei der Platzierung eines Schichterzeugungsschritts wird daher überprüft, ob zwischen den Modifikationen der gerade erzeugten Schicht und den Modifikationen der nächsten Schicht Abhängigkeiten existieren, die eine Veränderung der Modifikationsreihenfolge zulassen. Dies ist z. B. bei den Situationen *B* und *E* aus Abbildung 5.23 der Fall.

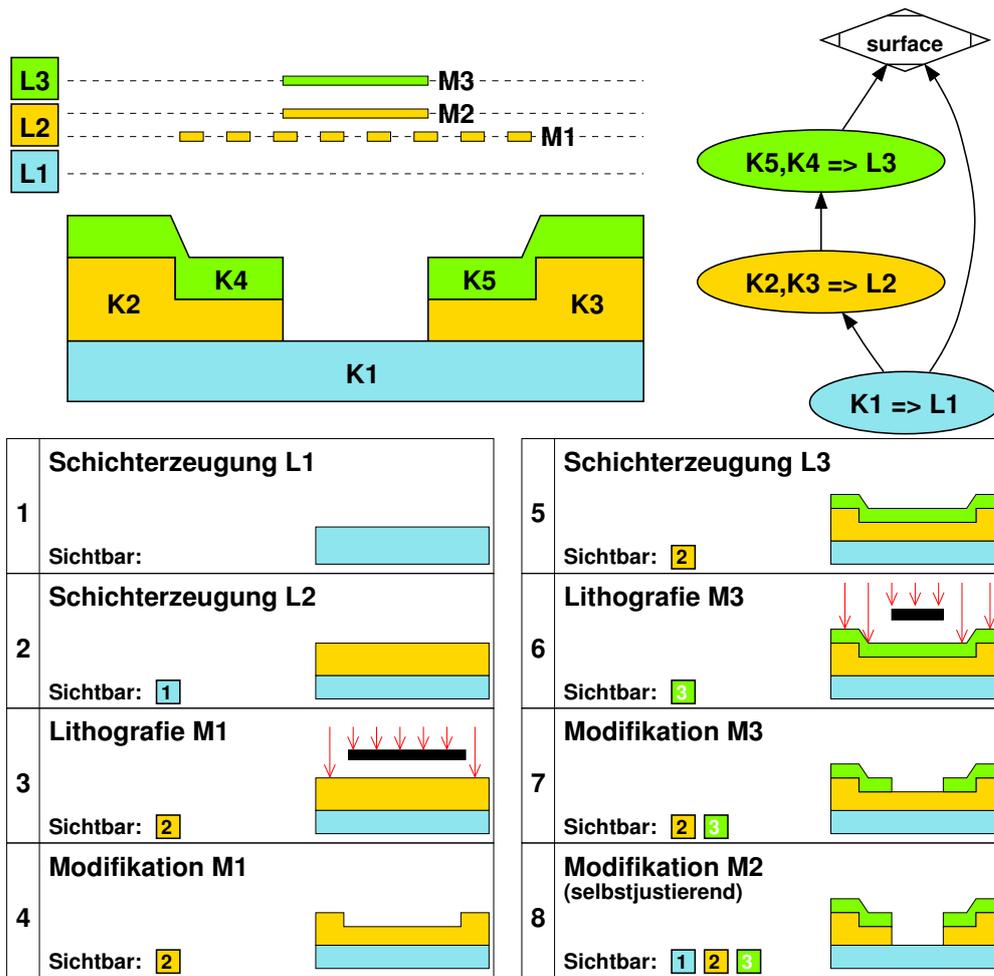


Abbildung 5.27: Synthese eines Prozessgerüsts

Als besonders kritisch für die Ausbeute gilt die Anzahl der Lithografieschritte. Bei Lithografieschritten kommt es häufig zu kleinen Justierfehlern, die sich bei einer großen Anzahl von Lithografieschritten schnell aufsummieren können. In der Mikroelektronik wird daher, insbesondere an Stellen, an denen eine hohe Positionierungsgenauigkeit erforderlich ist (z. B. im Gate-Bereich von Transistoren), versucht selbstjustierende Verfahren einzusetzen. Dazu wird eine bereits vorhandene Funktionsschicht als Maske für den Modifikationsschritt eingesetzt, wodurch sowohl der Lithografieschritt als auch die damit verbundenen Justierfehler entfallen. Die Verwendung einer Funktionsschicht als Maske für eine darunterliegende Modifikation kann mittels Situation E aus Abbildung 5.23 erkannt werden.

Unter Berücksichtigung dieser Sonderfälle würde die Synthese des Prozessgerüsts aus Abbildung 5.27 in etwa folgendermaßen ablaufen:

1. Schicht *L1* verfügt über keine Modifikationen und kann daher direkt erzeugt werden (Prozessschritt 1).
2. Schicht *L2* verfügt über eine Cut-Modifikation. Würde es sich um eine Modifikation von Typ *Lift-Off* handeln, müsste jetzt ein Lithografieschritt für *M2* platziert werden. Da dies nicht der Fall ist und auch keine ausstehenden Modifikationen von *L1* vorhanden sind, kann auch *L2* direkt erzeugt werden (Prozessschritt 2).
3. Schicht *L3* verfügt über eine Cut-Modifikation (*M3*), die deckungsgleich mit Modifikation *M2* ist. Die Modifikation *M2* wird als selbstjustierend markiert und im Modifikationsbaum hinter *M3* platziert. Modifikation *M1* wird durch Schicht *L3* blockiert und muss daher vor der Erzeugung dieser Schicht durchgeführt werden (Prozessschritte 3 und 4). Zum Zeitpunkt der Modifikation ist nur die zu modifizierende Schicht *L2* sichtbar.
4. Schicht *L3* verfügt über eine Cut-Modifikation, die nicht vom Typ *Lift-Off* ist. Da auch keine blockierten Modifikationen von *L2* ausstehen, kann *L3* erzeugt werden (Prozessschritt 5).
5. Alle Schichten wurden erzeugt. Der Modifikationsbaum enthält noch zwei voneinander abhängige Modifikationen. Die erste Modifikation ist *M3*. Für *M3* werden ein Lithografieschritt und ein Modifikationsschritt erzeugt (Prozessschritte 6 und 7). Zum Zeitpunkt der Modifikation ist neben der modifizierende Schicht *L3* auch *L2* sichtbar. Der Modifikationsschritt muss daher selektiv gegenüber dem Material von *L2* sein.
6. Alle Schichten wurden erzeugt. Der Modifikationsbaum enthält nur noch die Modifikation *M2*. Da *M2* als selbstjustierend markiert ist, wird nur ein Modifikationsschritt aber kein Lithografieschritt ausgegeben (Prozessschritt 8). Zum Zeitpunkt der Modifikation ist neben der modifizierende Schicht *L2* auch *L3* sichtbar. Der Modifikationsschritt muss daher selektiv gegenüber dem Material von *L3* sein.

Das Beispiel zeigt, das bereits bei auf den ersten Blick sehr einfachen Querschnittszeichnungen Potenzial für Optimierungen bestehen kann. In diesem Fall wurde gegenüber dem naiven Ansatz ein Lithografieschritt eingespart. Durch den Wegfall des Lithografieschritts werden gleichzeitig Kosten reduziert und die Zuverlässigkeit erhöht.

5.8 Der Querschnittsanalysator

Als *Proof-of-Concept* für den in diesem Kapitel vorgestellten Ansatz zur Prozesssynthese auf Basis von Querschnittszeichnungen, wurde im Rahmen dieser Arbeit der Querschnittsanalysator entwickelt. Dabei handelt es sich um ein Softwarewerkzeug, das Querschnittsanalyse, Technologie-Mapping und Synthese des Prozessgerüsts über eine grafische Benutzerschnittstelle miteinander verbindet.

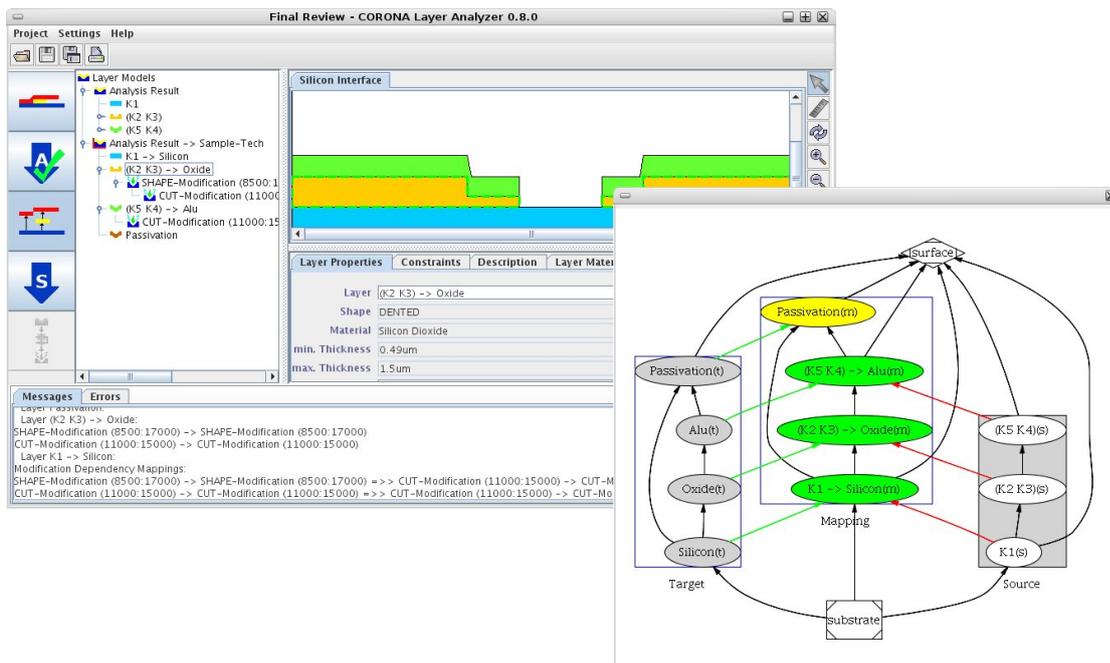


Abbildung 5.28: Technologie-Mapping im Querschnittsanalysator

Abbildung 5.28 zeigt ein Bildschirmfoto des Querschnittsanalysators. Am linken Rand befindet sich eine Leiste mit Icons, die von oben nach unten die einzelnen Schritte des Verfahrens symbolisieren und als Orientierungshilfe für den Benutzer dienen. Das erste Icon steht für die Querschnittszeichnung. In diesem Schritt hat der Benutzer die Möglichkeit die Voreinstellungen für die Querschnittsanalyse anzupassen und letzte Modifikationen an den Querschnittsdaten vorzunehmen. Die in diesem Schritt erlaubten Modifikationen beschränken sich allerdings auf das Ergänzen bzw. Ersetzen von Materialien und das manuelle Zusammenfassen von Querschnittskomponenten. Die geometrischen Elemente der Querschnittszeichnung können nur im Querschnitteditor modifiziert werden (vgl. Abschnitt 5.4.2).

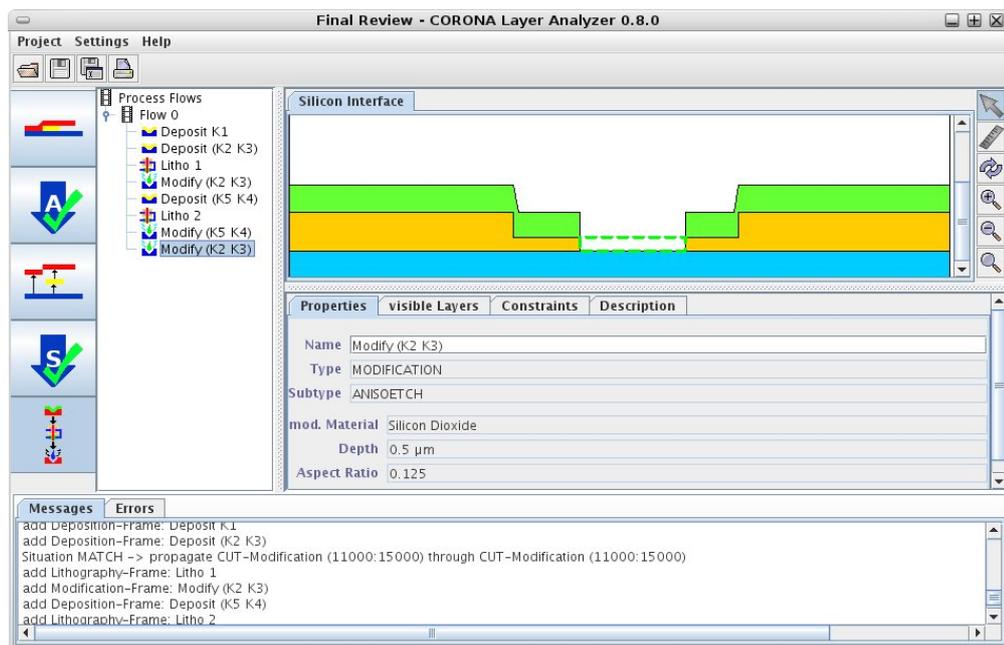


Abbildung 5.29: Darstellung der Prozessgerüste im Querschnittanalysator

Durch Auswahl des Icons mit dem Buchstaben **A**, für *Analyse*, wird die Querschnittanalyse gestartet. Die einzelnen Schritte der Querschnittanalyse, wie Schicht- und Modifikationsidentifikation, werden über Textmeldungen im unteren Bereich des Hauptfensters protokolliert. War die Querschnittanalyse erfolgreich, wird dies mit einem grünen Haken auf dem Icon gekennzeichnet und die Benutzerschnittstelle wechselt zur Ansicht des Schichtmodells, die auch in Abbildung 5.28 zu sehen ist. Hier hat der Benutzer die Möglichkeit das erzeugte Schichtmodell zu begutachten und gegebenenfalls Modifikationen vorzunehmen. Dabei können z. B. die automatisch generierten Bezeichnungen der Schichten und Modifikation durch aussagekräftigere ersetzt werden oder einzelne Restriktionen manuell angepasst werden. Die Schichten und Modifikationen des Schichtmodells werden dabei im linken Bereich des Hauptfensters aufgelistet. Bei Auswahl eines Elementes werden seine charakteristischen Merkmale und Restriktionen in der unteren Hälfte des Arbeitsbereichs sowie seine Position in der Querschnittszeichnung durch eine grüne Umrandung markiert.

Neben der Bearbeitung des durch die Schichtanalyse generierten Schichtmodells dient diese Ansicht auch dem Technologie-Mapping. Nach Auswahl eines Technologie-Schichtmodells läuft das Mapping vollständig automatisch ab. Neben den textuellen Meldungen im unteren Bereich des Hauptfensters wird der Status des Technologie-

Mappings zusätzlich durch eine grafische Darstellung des Mapping-Resultats ergänzt. Die Darstellung verdeutlicht, wie die Schichten von Produkt- und Technologie-Schichtmodell aufeinander abgebildet wurden. Die durch Technologie-Mapping entstandenen Schichtmodelle werden unterhalb des ursprünglichen Schichtmodells eingefügt und können wie dieses bearbeitet werden.

Die Synthese des Prozessgerüsts wird durch Auswahl des Icons mit dem Buchstaben **S**, für *Synthese*, gestartet. Dazu muss zuvor mindestens eines der Schichtmodelle als *aktiv* markiert worden sein. War die Prozesssynthese erfolgreich, wird auf die Prozessgerüst-Sicht umgeschaltet. In dieser Sicht können die automatisch generierten Prozessgerüste begutachtet und bearbeitet werden. Das Bildschirmfoto in Abbildung 5.29 zeigt die Prozessgerüst-Sicht des bereits in Abschnitt 5.7 vorgestellten Beispiels. Dabei ist deutlich zu erkennen, dass auch hier die Möglichkeit ein selbstjustierendes Modifikationsverfahren einzusetzen erkannt und im Prozessgerüst berücksichtigt wurde.

5.9 Fazit

In diesem Kapitel wurde ein neuer Ansatz zur Synthese anwendungsspezifischer Fertigungsprozesse der Silizium-Mikrotechnik anhand von Querschnittszeichnungen vorgestellt. Die Wahl fiel auf Querschnittszeichnungen als Ausgangspunkt, da sie sowohl von Systementwicklern als auch Technologieentwicklern zu Spezifikationszwecken eingesetzt werden. Aus Sicht eines Systementwicklers repräsentiert die Querschnittszeichnung einen ersten Entwurf des physischen Modells. Aus Sicht des Technologieentwicklers dient die Querschnittszeichnung als Demonstrator für die Möglichkeiten einer bestimmten Fertigungstechnologie. Der im Rahmen dieser Arbeit vorgestellte Ansatz versucht nun beide Sichtweisen zu vereinen und auf Basis dieser gemeinsamen Sicht, einen anwendungsspezifischen Fertigungsprozess zu entwickeln.

Dazu werden die Querschnittszeichnungen zunächst analysiert und in ein topologisches Modell, das sogenannte Schichtmodell, transformiert. Die dadurch entstandenen Schichtmodelle für Produkt und Fertigungstechnologie werden anschließend in einem als Technologie-Mapping bezeichneten Schritt zu einem gemeinsamen Modell verschmolzen, das sowohl die Restriktionen des Systementwurfs als auch die Restriktionen der Zieltechnologie beinhaltet. Aus dem gemeinsamen Schichtmodell wird nun das Gerüst für einen anwendungsspezifischen Fertigungsprozess abgeleitet, der mit Unterstützung des im letzten Kapitel vorgestellten *PDES* zu einem konkreten Prozessrezept weiterentwickelt werden kann.

Zur softwaretechnischen Unterstützung dieses Ansatzes wurden im Rahmen dieser Arbeit zudem zwei Softwarewerkzeuge entwickelt. Der Querschnitteditor ist ein Werkzeug, das speziell für die Erstellung von Querschnittszeichnungen entwickelt wurde. Der Editor verfügt über Zeichenwerkzeuge die typischen Bearbeitungstechniken der Silizium-Mikrotechnik nachempfunden sind. Dadurch ist sichergestellt, dass die Querschnitte – zumindest prinzipiell – herstellbar sind. Das zweite Werkzeug, der Querschnittanalysator, implementiert den eigentlichen Syntheseansatz. Mit Hilfe dieses Werkzeugs können die Querschnittszeichnungen analysiert, das Technologie-Mapping durchgeführt und die Prozessgerüste erzeugt werden.

6 Zusammenfassung und Ausblick

Im Mittelpunkt der vorliegenden Arbeit stand die softwaretechnische Unterstützung des Technologiemanagements in der Mikrosystemtechnik. Die große Vielfalt an Anwendungsgebieten und Produkten mit teilweise sehr unterschiedlichen Randbedingungen erfordert auch eine entsprechende Vielfalt an Fertigungstechnologien. Insbesondere der in den letzten Jahren zu beobachtende Einzug von Produkten der Mikrosystemtechnik in den Bereich der Consumer-Elektronik stellt erhöhte Anforderungen an die Effizienz der Produktentwicklung. Dazu kommt der durch das *MEMS-Law* beschriebene Umstand, dass praktisch jedes Produkt einen eigenen, individuell angepassten Fertigungsprozess benötigt. Ein möglichst effizientes Technologiemanagement, das neben der Verwaltung und kontinuierlichen Weiterentwicklung des Technologiewissens auch den Entwurf anwendungsspezifischer Fertigungsprozesse beinhaltet, erscheint daher unumgänglich.

Aufbauend auf den Arbeiten von Popp (Popp 2005), Wagener (Wagener 2005) und Ortloff (Ortloff 2006) wurde dazu mit dem *PROMENADE-PDES* eine integrierte Softwareumgebung zum Management von Fertigungstechnologien in der Mikrosystemtechnik vorgestellt. Die theoretische Grundlage dafür bildet die in Kapitel 3.2.3 vorgestellte Wissenskategorisierung für den Mikrosystementwurf, die erstmals Werkzeugwissen als eigenständiges Wissensgebiet behandelt. Die dadurch mögliche Abstraktion der Fertigungstechnik von der Simulationstechnik bildet die Basis für einen transparenten Einsatz von Technologiesimulation im Entwurfsprozess. Die Unterscheidung zwischen dem für Entwurfsaufgaben formalisierten Wissen des *Design-Environments* und dem, durch flexible Relationen verknüpften, Wissen des *Tracking-Environments*, bildet die Grundlage für die Wissensentwicklung nach dem in Abschnitt 3.4.2 vorgestellten *DV/AC*-Modell. Das im Rahmen von *PROMENADE* entwickelte *PDES* wurde von der im Anschluss an das Projekt gegründeten Firma *Process Relations GmbH* neu implementiert und wird zurzeit unter dem Namen *XperiDesk* vermarktet.

Im zweiten Teil dieser Arbeit wurde untersucht, wie im Kontext eines Szenarios aus *Fabless-Design-House* und *Pure-Play-Foundry* eine geeignete Fertigungstechnologie für den Systementwurf identifiziert und ein anwendungsspezifischer Fertigungsprozess entworfen werden kann. Kennzeichnend für ein solches Szenario ist, dass Systemwissen und Technologiewissen nicht innerhalb eines Teams geteilt, sondern

über Firmengrenzen und Fachkulturen hinweg ausgetauscht werden müssen. Voraussetzung für einen solchen Austausch zwischen heterogenen Fachkulturen ist nach Galison (1997) die Existenz einer sogenannten *Trading-Zone*. Dabei handelt es sich um eine gemeinsame Kommunikationsgrundlage, die zwar von beiden Seiten genutzt werden kann, aber nicht unbedingt gleich interpretiert werden muss. Speziell für den Austausch zwischen Systementwicklern und Technologieexperten wurde die Querschnittszeichnung als ein Kandidat für eine solche *Trading-Zone* identifiziert. Mit der Querschnittszeichnung als Ausgangspunkt wurde ein neuer softwaregestützter Ansatz vorgestellt, der bereits zu einem sehr frühen Zeitpunkt eine Synchronisierung von Systementwurf und Fertigungsprozess ermöglichen soll. Bei diesem Ansatz werden sowohl die Querschnittszeichnungen des Systementwurfs als auch die der Zieltechnologie zunächst in ein topologisches Modell, das sogenannte Schichtmodell, transformiert und anschließend zu einem gemeinsamen Modell verschmolzen, das die Restriktionen beider Seiten vereint. Auf Basis des gemeinsamen Modells wird nun das Gerüst für einen anwendungsspezifischen Fertigungsprozess abgeleitet, der im *PDES* zu einem konkreten Prozessrezept weiterentwickelt werden kann.

Der wesentliche Beitrag dieser Arbeit liegt damit in der softwaretechnischen Unterstützung der Schnittstelle zwischen dem physischen Modell eines Mikrosystems und seinem anwendungsspezifischen Fertigungsprozess im Kontext eines Technologiemanagementsystems. Dabei werden sowohl generierende als auch die analysierende Aktivitäten nach dem kybernetischen Entwurfsmodell von Rammig unterstützt (vgl. Abschnitt 2.3). Die in Kapitel 5 vorgestellten Werkzeuge zum Technologie-Mapping und zur Prozesssynthese ermöglichen erstmals einen strukturierten Übergang vom physischen Modell zum anwendungsspezifischen Fertigungsprozess – ein Vorgang, der in Senturia (2001) noch als „*Creative Art*“ bezeichnet wurde. Der umgekehrte Schritt vom Fertigungsprozess zum physischen Modell wird von der ebenfalls im Rahmen dieser Arbeit entwickelten Schnittstelle zur Prozesssimulation unterstützt. Die durch diese Schnittstelle umgesetzte Abstraktion der technologischen Beschreibung von der simulationstechnischen Modellierung ermöglicht die virtuelle Herstellung eines physischen Modells unmittelbar auf Basis des Fertigungsprozesses.

Die in Abschnitt 4.3.4 und Abschnitt 4.3.5 vorgestellten Erweiterungen der Simulationsschnittstelle ermöglichen zudem die Durchführung von virtuellen Experimenten und virtueller Optimierung nach dem gleichen Muster wie ihre realen Gegenstücke. Dadurch können einerseits bekannte und bewährte Methoden wie z. B. *DoE* zur Spezifikation des Experiments eingesetzt werden, andererseits kann die Durchführung in einer zeit- und kostensparenden virtuellen Fertigungsumgebung erfolgen. Speziell für die Optimierung stehen dabei effektive Verfahren, wie *genetische Optimierung* und *simulated Annealing* zu Verfügung, deren Einsatz in einer realen Fertigungsumgebung undenkbar wäre. Neben der Zeit und Kostenersparnis durch die virtuelle

Fertigung ist damit der direkte Vergleich der Ergebnisse von virtuellen mit realen Experimenten und damit die Validierung der Simulationsmodelle möglich.

Die Kombination aus *PDES* und Prozesssynthese ist ein erster Schritt in Richtung einer Entwurfsunterstützung für Kooperationen zwischen *Fabless-Design-Houses* und *Pure-Play-Foundries* in der Mikrosystemtechnik. Die Abstraktion von Produktidee und Fertigungstechnologie auf Schichtmodelle bietet neben der Möglichkeit eines effizienten Technologie-Mappings insbesondere den Vorteil eines effektiven IP-Schutzes für beide Seiten: Weder lassen sich aus dem Produkt-Schichtmodell Rückschlüsse auf die konkrete Produktidee ziehen, noch kann das Technologie-Schichtmodell für ein *Reverse-Engineering* der Fertigungstechnologie eingesetzt werden. Der Schwerpunkt der Entwurfsunterstützung liegt dabei allerdings eindeutig aufseiten des Technologieanbieters, der sowohl einen Vorschlag für einen anwendungsspezifischen Fertigungsprozess erhält, als auch mit dem *PDES* und der darin integrierten Simulationsschnittstelle ein Werkzeug zu dessen Fertigstellung besitzt. Auch die im Rahmen des Prozessentwurfs gewonnenen Erkenntnisse fließen direkt in die Wissensbasis des Technologieanbieters ein. Es wäre wünschenswert, wenn eine ähnliche Unterstützung auch für den Systementwickler zu Verfügung stünde. Zukünftige Forschungsarbeiten könnten sich daher mit der Frage beschäftigen, inwiefern Prozessgerüst und gemeinsames Schichtmodell zur Entwicklung eines kundenspezifischen *Process-Design-Kits* oder zur automatischen Erzeugung von Lithografiemasken genutzt werden könnten.

Literaturverzeichnis

Ackoff 1989

ACKOFF, R. L.: From data to wisdom. In: *Journal of Applied Systems Analysis* 16 (1989), S. 3–9

Aho et al. 1973

AHO, A. V. ; HOPCROFT, J. E. ; ULLMAN, J. D.: On finding lowest common ancestors in trees. In: *Proceedings of the fifth annual ACM symposium on Theory of computing*. New York, NY, USA : ACM, 1973 (STOC '73), 253–265

Amkreutz 1976

AMKREUTZ, J. H. A. E.: Cybernetic model of the design process. In: *Computer-Aided Design* 8 (1976), Nr. 3, S. 187 – 192. – ISSN 0010–4485

Analog Devices Inc. u. Zumbahlen 2008

ANALOG DEVICES INC. ; ZUMBAHLEN, Hank: *Linear Circuit Design Handbook*. Newton, MA, USA : Newnes, 2008. – ISBN 0750687037, 9780750687034

Antonsson 1996

ANTONSSON, E. K. (Hrsg.): *Structured Design Methods for MEMS, Workshop Report, Caltech, Pasadena, CA*. National Science Foundation, Computer and Information Science and Engineering Directorate, Microelectronics Information Processing Systems Division, 1996

Bausells 1999

BAUSELLS, J.: *SensoNor Foundry Processes – Design Handbook*. 2.1. : SensoNor asa., 1999

Becker et al. 1982

BECKER, E. W. ; EHRFELD, W. ; MÜNCHMEYER, D. ; BETZ, H. ; HEUBERGER, A. ; PONGRATZ, S. ; GLASHAUSER, W. ; MICHEL, H. J. ; SIEMENS, R.: Production of separation-nozzle systems for uranium enrichment by a combination of X-ray lithography and galvanoplastics. In: *Naturwissenschaften* 69 (1982), S. 520–523. – ISSN 0028–1042

Beierle u. Kern-Isberner 2006

BEIERLE, C. ; KERN-ISBERNER, G.: *Methoden wissensbasierter Systeme*. 3. Aufl. Vieweg, 2006

Bellinger et al. 2004

BELLINGER, G. ; CASTRO, D. ; MILLS, A.: *Data, Information, Knowledge, and Wisdom*. Version: 2004. <http://www.systems-thinking.org/dikw/dikw.htm>, Abruf: 18.12.2011

Binder 2002

BINDER, T.: *Rigorous Integration of Semiconductor Process and Device Simulators*, Vienna University of Technology, Diss., 2002

Bodendorf 2006

BODENDORF, F.: *Daten- und Wissensmanagement*. 2., aktualisierte und erw. Aufl. Berlin [u.a.] : Springer, 2006

Boning 1992

BONING, D. S.: *Semiconductor process design: representations, tools, and methodologies*. Cambridge, MA, USA, Massachusetts Institute of Technology, Diss., 1992

Boning u. Mozumder 1994

BONING, D. S. ; MOZUMDER, P. K.: DOE/Opt: a system for design of experiments, response surfacemodeling, and optimization using process and device simulation. In: *IEEE Transactions on Semiconductor Manufacturing* 7 (1994), May, Nr. 2, S. 233–244

Brück 1996

BRÜCK, R.: *Der fertigungsnahe Entwurf von Mikrosystemen*. Habilitation, Universität Dortmund, 1996

Brück et al. 2005

BRÜCK, R. ; HAHN, K. ; POPP, J. ; SCHMIDT, T. ; WAGENER, A.: Prozessmanagement – der Schlüssel zur Entwurfsautomatisierung in der Mikrosystemtechnik. In: *Mikrosystemtechnik Kongress 2005*, VDE Verlag, 2005. – ISBN 3800729261, S. 665–668

Brück et al. 2001

BRÜCK, R. ; RIZVI, N. ; SCHMIDT, A.: *Angewandte Mikrotechnik: LIGA - Laser - Feinwerktechnik*. Hanser Verlag, 2001

Brüser 2008

BRÜSER, C.: *Konzeption und Implementierung eines Maskeneditors für die Mikrosystemtechnik*, Universität Siegen, Diplomarbeit, 2008

Cho et al. 2002

CHO, S. ; LEE, K. ; KIM, T.: Development of a geometry-based process planning system for surface micromachining. In: *Int. J. Prod. Res.* 40 (2002), Nr. 5, S. 1275–1293

Chou et al. 1996

CHOU, S. Y. ; KRAUSS, P. R. ; RENSTROM, P. J.: Imprint Lithography with 25-Nanometer Resolution. In: *Science* 272 (1996), April, Nr. 5258, S. 85–87

Collins et al. 2007

COLLINS, H. ; EVANS, R. ; GORMAN, M.: Trading zones and interactional expertise. In: *Studies In History and Philosophy of Science Part A* 38 (2007), Nr. 4, S. 657–666

Collins u. Evans 2002

COLLINS, H.M. ; EVANS, R.: The Third Wave of Science Studies. In: *Social Studies of Science* 32 (2002), Nr. 2, S. 235–296. – DOI 10.1177/0306312702032002003

Coventor Inc. a

COVENTOR INC.: *CoventorWare*. <http://www.coventor.com/coventorware.html>, Abruf: 05.10.2011

Coventor Inc. b

COVENTOR INC.: *MEMS+*. <http://www.coventor.com/mems-ic/mems-product-design-platform.html>, Abruf: 05.10.2011

Ehrfeld 2002

EHRFELD, W.: *Handbuch Mikrotechnik*. 1. Aufl. Fachbuchverlag Leipzig, 2002

Elwenspoek u. Jansen 1998

ELWENSPOEK, M. ; JANSEN, H. V.: *Silicon Micromachining*. Cambridge University Press, 1998

Fedder 1999

FEDDER, G. K.: Structured Design of integrated MEMS. In: *Technical Digest of the IEEE International Conference on Micro Electro Mechanical Systems, Orlando, 1999*, S. 1–8. – MEMS 99

Fedder 2003

FEDDER, G. K.: Issues in MEMS Macromodeling. In: *Proceedings of the IEEE/ACM Int. Workshop on Behavioral Modeling and Simulation, San Jose, 2003*. – BMAS 2003

Feldmann 2007

FELDMANN, A.: *Konzeption und Implementierung eines Layereditors für die Mikrosystemtechnik*, Universität Siegen, Diplomarbeit, 2007

Foster u. Kesselman 1998

FOSTER, I. ; KESSELMAN, C.: *The Grid: Blueprint for a new computing infrastructure*. 1. Edition. Morgan Kaufmann, 1998

Gajski u. Kuhn 1983

GAJSKI, D. D. ; KUHN, H. R. New VLSI Tools - Guest Editor's Introduction. In: *IEEE Computer* Bd. 16. IEEE, 1983, S. 11 – 14

Galison 1997

GALISON, P.: *Image and logic: a material culture of microphysics*. University of Chicago Press, 1997. – ISBN 9780226279176

Gerlach u. Dötzel 1997

GERLACH, G. ; DÖTZEL, W.: *Grundlagen der Mikrosystemtechnik*. Carl Hanser Verlag München, 1997

Goldberg 1989

GOLDBERG, E. D. *Genetic Algorithms in Search, Optimization and Machine Learning*. Boston, MA, USA : Addison-Wesley Longman Publishing Co., Inc., 1989. – ISBN 0201157675

Grant 2007

GRANT, A. K. Tacit Knowledge Revisited – We can still learn from Polanyi. In: *The Electronic Journal of Knowledge Management* 5 (2007), Nr. 2, S. 173–180

Grant u. Qureshi 2006

GRANT, A. K. ; QURESHI, U.: Knowledge Management Systems – Why So Many Failures? In: *Innovations in Information Technology, 2006* (2006), S. 1–5. – DOI 10.1109/INNOVATIONS.2006.301889

Hahn 1998

HAHN, K.: *Methoden und Werkzeuge zur fertigungsnahen Entwurfsverifikation in der Mikrotechnik*, Universität Siegen, Diss., 1998

Hahn et al. 2003

HAHN, K. ; WAGENER, A. ; POPP, J. ; BRÜCK, R.: Process Management and Design for MEMS and Microelectronics Technologies. In: *Proceedings of SPIE: Microelectronics: Design, Technology, and Packaging* Bd. 5274, 2003

Hansen 2004

HANSEN, U.: *Wissensbasierte Überprüfung mikrotechnologischer Fertigungsabläufe*, TU Braunschweig, Diss., 2004

Hansen et al. 2003

HANSEN, U. ; BÜTTGENBACH, S. ; GERMER, C. ; FRANKE, J. H. Analysis and Verification of Processing Sequences. In: *Proceedings of Modeling and Simulation of Microsystems, San Francisco*, 2003. – MSM 2003

Hasanuzzaman u. Mastrangelo 1996

HASANUZZAMAN, M. ; MASTRANGELO, H. C. Process compilation of thin-film microdevices. In: *IEEE Trans. Comp. Aid. Des.* Bd. 30, 1996, S. 1438–1453

van Heeren 2006

HEEREN, H. van: Appearance of a Moore's law in MEMS? Trends affecting the MNT supply chain. In: *MEMS, MOEMS, and Micromachining II* Bd. 6186, SPIE, 2006

Ho et al. 1983

HO, C. P. ; PLUMMER, J. D. ; HANSEN, S. E. ; DUTTON, R. W.: VLSI Process modeling – SUPREM III. In: *IEEE Trans. Electron Devices* 30 (1983), Nr. 11, S. 1438–1453. – ISSN 0018–9383

Hölke u. Henderson 1999

HÖLKE, A. ; HENDERSON, H.T.: Ultra-deep anisotropic etching of (110) silicon. In: *Journal of Micromechanics and Microengineering* 9 (1999), Nr. 1, S. 51

Hubbard u. Antonsson 1995

HUBBARD, T. J. ; ANTONSSON, E. K.: *Etch Rate Modeling in MEMS Design*. www.design.caltech.edu/Research/Publications/94e.pdf. Version: 1995

Institut für Mikrosystemtechnik, Cavendish Kinetics B.V. 2007

INSTITUT FÜR MIKROSYSTEMTECHNIK, CAVENDISH KINETICS B.V.: *PROMENADE - Manual*. 5. Edition. Siegen, February 2007

Kirkpatrick et al. 1983

KIRKPATRICK, S. ; C.D., Gelatt ; VECCHI, P. M. Optimization by simulated annealing. In: *Science* 220 (1983), S. 671–680

Klein 1997

KLEIN, R.: *Algorithmische Geometrie*. Addison-Wesley, 1997

Krück 2001

KRÜCK, C. P.: Wissensarbeit in Unternehmenskooperationen: Das Beispiel der Halbleiterindustrie. In: WILLKE, H. (Hrsg.): *Systemisches Wissensmanagement*. Stuttgart : UTB, 2001, S. 268 – 288

Langenhuisen u. Ortloff 2006

LANGENHUISEN, S. ; ORTLOFF, D.: An Approach to Generate Knowledge to Support Silicon Based MEMS Development. In: *Proceedings of ICME: 5th CIRP International Seminar on Intelligent Computing in Manufacturing Engineering, Ischia, 2006*. – ISBN 88–95028–01–5, 978–88–95028–01–9. – CIRP ICME'06

Lärmer u. Schilp 1994

LÄRMER, F. ; SCHILP, P.: *Method of anisotropically etching silicon*. Patent DE 4241045, 1994

Law u. Dutton 1988

LAW, M. E. ; DUTTON, R. W.: Verification of analytic point defect models using SUPREM-IV. In: *IEEE Trans. Computer-Aided Design* 7 (1988), Nr. 2, S. 181–190. – ISSN 0278–0070

Lee 1985

LEE, K.: *SIMPL-2 (Simulated Profiles from the Layout - Version 2)*, EECS Department, University of California, Berkeley, Diss., 1985

Li et al. 2005

LI, J. ; GAO, S. ; LIU, Y.: Feature-based process layer modeling for surface micromachined MEMS. In: *Journal of Micromechanics and Microengineering* 15 (2005), S. 620–635

Li et al. 2007

LI, J. ; GAO, S. ; LIU, Y.: Solid-based CAPP for surface micromachined MEMS devices. In: *Computer-Aided Design* 39 (2007), S. 190–201

Li u. Gao 2003

LI, M. ; GAO, F.: Why Nonaka highlights tacit knowledge: a critical review. In: *Journal of Knowledge Management* 4 (2003), S. 6–14. – DOI 10.1108/13673270310492903

Ma u. Antonsson 2003

MA, L. ; ANTONSSON, E. K.: Robust mask-layout and process synthesis. In: *Microelectromechanical Systems, Journal of* 12 (2003), Nr. 5, S. 728–739. – ISSN 1057–7157

Maciolek 1996

MACIOLEK, C. R.: Multimedia fuels hot fabless growth. In: *Electron. News* Apr. 29, 1996 (1996), apr

Madou 2002

MADOU, M.: *Fundamentals of Microfabrication*. Second Edition. CRC Press, 2002

Malerba 1992

MALERBA, F.: Learning by Firms and Incremental Technical Change. In: *The Economic Journal* 102 (1992), Nr. 413, S. 845–859. – ISSN 00130133

Mead u. Conway 1980

MEAD, C. ; CONWAY, L.: *Introduction to VLSI systems*. Addison-Wesley, Reading, Massachusetts, 1980

MEMSCAP Inc.

MEMSCAP INC.: *PolyMUMPs Process*. <http://www.memscap.com/products/mumps/polymumps>, Abruf: 05.10.2011

Mescheder 2000

MESCHEDER, U.: *Mikrosystemtechnik, Konzepte und Anwendungen*. Stuttgart : B.G. Teubner, 2000

Meyer u. Sugiyama 2007

MEYER, B. ; SUGIYAMA, K.: The concept of knowledge in KM: a dimensional model. In: *Journal of Knowledge Management* 11 (2007), S. 17–35(19). – DOI doi:10.1108/13673270710728213

Minsky 1974

MINSKY, M.: A Framework for Representing Knowledge / MIT-AI Laboratory. Cambridge, MA, USA : Massachusetts Institute of Technology, 1974. – Forschungsbericht. – Memo 306

Nonaka u. Takeuchi 1995

NONAKA, I. ; TAKEUCHI, H.: *The Knowledge-Creating Company*. New York : Oxford University Press, 1995

Ortloff 2006

ORTLOFF, D.: *Product Engineering for silicon based MEMS IP*, Universität Siegen, PhD thesis, 2006

Ortloff et al. 2009

ORTLOFF, D. ; POPP, J. ; SCHMIDT, T. ; BRÜCK, R.: Process development support environment: a tool suite to engineer manufacturing sequences. In: *Int. J. Computer Mater. Sci. and Surf. Eng.* 2 (2009), Nr. 3/4, S. 312–334. – DOI 10.1504/IJCMSSE.2009.027489

Ortloff et al. 2011

ORTLOFF, D. ; POPP, J. ; SCHMIDT, T. ; HAHN, K. ; MIELKE, M. ; BRÜCK, Rainer: MEMS product engineering: methodology and tools. In: MAHER, Mary A. (Hrsg.) ; CHIAO, Jung-Chih (Hrsg.) ; RESNICK, Paul J. (Hrsg.): *Micromachining and Microfabrication Process Technology XVI* Bd. 7926, SPIE, 2011

Petersen 1982

PETERSEN, E. K. Silicon as a Mechanical Material. In: *Proceedings of the IEEE* 70 (1982), Nr. 5, S. 420–457

Plasun 1999

PLASUN, R.: *Optimization of VLSI Semiconductor Devices*, Vienna University of Technology, Diss., 1999

Polanyi 1966

POLANYI, M.: *The Tacit Dimension*. Garden City, NY : Doubleday, 1966

Popp 2005

POPP, J.: *Ein Konzept für die Datenhaltung in der fertigungsnahen Mikrosystemtechnik*, Universität Siegen, PhD thesis, 2005

Preparata u. Shamos 1985

PREPARATA, F. P. ; SHAMOS, M. I.: *Computational geometry: an introduction*.

New York, NY, USA : Springer-Verlag New York, Inc., 1985. – ISBN 0–387–96131–3

Priebe 2004

PRIEBE, A.: *Innovative Softwareunterstützung für die Wissensvermittlung in Ingenieurwissenschaften*, Universität Siegen, PhD thesis, 2004

Probst et al. 1999

PROBST, G. ; RAUB, S. ; ROMHARDT, K: *Wissen Managen: Wie Unternehmen ihre wertvollste Ressource optimal nutzen*. 3. Aufl. Dr. Th. Gabler Verlag, 1999

Process-Relations 2004

PROCESS-RELATIONS, GmbH: *XperiDesk*. Version: 2004. <http://www.process-relations.com/>, Abruf: 15.10.2011

Rammig 1989

RAMMIG, J. F. *Systematischer Entwurf digitaler Systeme*. B. G. Teubner, Stuttgart, 1989

Rowley 2007

ROWLEY, J.: From data to wisdom. In: *Journal of Information Science OnlineFirst* doi:10.1177/0165551506070706 (2007)

Schmidt 2004

SCHMIDT, T.: *Konzeption und Implementierung einer Material- und Effektdatenbank für Simulation und Analyse in der Mikrosystemtechnik*, Universität Siegen, Diplomarbeit, 2004

Schmidt et al. 2005

SCHMIDT, T. ; POPP, J. ; WAGENER, A. ; BRÜCK, R.: Simulation of Fabrication Processes for MEMS using a Cellular Automata Approach. In: *Mitteilungen - Gesellschaft für Informatik e. V., Parallel-Algorithmen und Rechnerstrukturen* 22 (2005), S. 186–189. – ISSN 0177–0454. – Workshop Grid-Technologie für den Entwurf technischer Systeme - Grid4TS 2005

Schraft u. Dorner 2003

SCHRAFT, D. R. ; DORNER, J.: Mikrosystemtechnik. Schlüsseltechnologie des 21. Jahrhunderts. In: *Bayerisch-Schwäbische Wirtschaft* 58 (2003), Nr. 2, S. 6–9. – ISSN 0171–9416

Schröpfer et al. 2010

SCHRÖPFER, G. ; LORENZ, G. ; ROUVILLOIS, S. ; BREIT, S.: Novel 3D modeling methods for virtual fabrication and EDA compatible design of MEMS via parametric libraries. In: *Journal of Micromechanics and Microengineering* 20 (2010), Nr. 6, S. 064003

Schumer 2004

SCHUMER, C.: *Design Flow Management mit Web Services in der Mikrotechnik*, Universität Siegen, Diss., 2004

Schütt 2003

SCHÜTT, P.: The post-Nonaka Knowledge Management. In: *J. UCS* 9 (2003), Nr. 6, S. 451–462

Seidel et al. 1990

SEIDEL, H. ; CSEPREGI, L. ; HEUBERGER, A. ; BAUMGARTEL, H.: Anisotropic etching of crystalline silicon in alkaline solutions. In: *J. Electrochem. Soc.* 137 (1990), Nr. 11, S. 3613–3631

Senturia 2001

SENTURIA, D. S. *Microsystem Design*. Kluwer Academic Publishers, 2001

Simon 1988

SIMON, K.: An improved algorithm for transitive closure on acyclic digraphs. In: *Theor. Comput. Sci.* 58 (1988), Nr. 1-3, S. 325–346. – ISSN 0304–3975

Smolnik 2003

SMOLNIK, S.: Knowledge discovery methods. In: *Wissensmanagement*, 2003, S. 424–424

Stenmark 2001

STENMARK, D.: The Relationship between Information and Knowledge. In: *Proceedings of IRIS 24*, 2001, S. 11–14

Subversion

SUBVERSION: *Version Control System*. <http://subversion.tigris.org>, Abruf: 08.10.2011

Sun Microsystems Inc. 2009a

SUN MICROSYSTEMS INC.: *Java 2 Platform Enterprise Edition Specification, v1.4*. Version: 2009. <http://java.sun.com/j2ee/>, Abruf: 08.03.2009

Sun Microsystems Inc. 2009b

SUN MICROSYSTEMS INC.: *Sun Grid Engine*. Version: 2009. <http://www.sun.com/software/sge/>, Abruf: 08.03.2009

Trojan 2006

TROJAN, J.: *Strategien zur Bewahrung von Wissen: zur Sicherung nachhaltiger Wettbewerbsvorteile*, Ludwig-Maximilians-Universität München, Diss., 2006

Tsoukas 1996

TSOUKAS, H.: The firm as a distributed knowledge system: a constructionist approach. In: *Strategic management Journal* 17 (1996), Nr. Winter Special Issue, S. 11–25+

Tsoukas 2003

TSOUKAS, H.: Do we really understand tacit knowledge? In: *The Blackwell handbook of organizational learning and knowledge management*. Cambridge, MA : Blackwell Publishing, 2003, S. 411 – 427

Veenstra et al. 2006

VEENSTRA, B. ; ORTLOFF, D. ; LANGENHUISEN, S.: An approach to exchange and generate knowledge of MEMS Process Development. In: *Proceedings of the 11th International Conference on the Commercialization of Micro and Nano Systems, St. Petersburg(FL)*, 2006. – COMS 2006

Wagener 2005

WAGENER, A.: *Fertigungsnahe Entwurfsunterstützung für die Mikrosystemtechnik*, Universität Siegen, PhD thesis, 2005

Walker u. Thomas 1985

WALKER, R. A. ; THOMAS, D. E.: A Model of Design Representation and Synthesis. In: *DAC '85: Proceedings of the 22nd ACM/IEEE conference on Design Automation*. New York, NY, USA : ACM, 1985, S. 453–459

Yole Développement 2009

YOLE DÉVELOPPEMENT: *MEMS Foundries 2009*. Yole Développement, 2009

Yole Développement 2010

YOLE DÉVELOPPEMENT: *Status of the MEMS Industry 2010*. Yole Développement, 2010

Yole Développement 2011

YOLE DÉVELOPPEMENT: *Status of the MEMS Industry 2011*. Yole Développement, 2011

Zaman et al. 1999a

ZAMAN, H. M. ; CARLEN, T. E. ; MASTRANGELO, H. C. Automatic Generation of Thin Film Process Flows - Part I: Basic Algorithms. In: *Proceedings of IEEE Transactions on Semiconductor Manufacturing* Bd. 12, 1999

Zaman et al. 1999b

ZAMAN, H. M. ; CARLEN, T. E. ; MASTRANGELO, H. C. Automatic Generation of Thin Film Process Flows - Part II: Recipe Generation, Flow Evaluation, and System Framework. In: *Proceedings of IEEE Transactions on Semiconductor Manufacturing* Bd. 12, 1999

Publikationsliste

Brück et al. 2005

BRÜCK, R. ; HAHN, K. ; POPP, J. ; SCHMIDT, T. ; WAGENER, A.: Prozessmanagement – der Schlüssel zur Entwurfsautomatisierung in der Mikrosystemtechnik. In: *Mikrosystemtechnik Kongress 2005*, VDE Verlag, 2005. – ISBN 3800729261, S. 665–668

Brück et al. 2006

BRÜCK, R. ; POPP, J. ; SCHMIDT, T. ; WAGENER, A. ; WAHL, M.: A MEMS-EDA-methodology Based on Process Management. In: *Proceedings of the International Conference Mixed Design of Integrated Circuits and Systems, Gdynia*, 2006. – MIXDES 2006

Hahn et al. 2009a

HAHN, K. ; SCHMIDT, T. ; BRÜCK, R. ; ORTLOFF, D. ; POPP, J.: A holistic approach for customer-oriented product engineering of micro devices. In: *Innovative Developments in Design and Manufacturing: Advanced Research in Virtual and Rapid Prototyping*, CRC-Press, 2009. – ISBN 978-0415873079, S. 603 – 609. – VRAP 2009

Hahn et al. 2010a

HAHN, K. ; SCHMIDT, T. ; MIELKE, M. ; BRÜCK, R. ; ORTLOFF, D. ; POPP, J.: Distributed product engineering for microsystems devices. In: *Mixed Design of Integrated Circuits and Systems (MIXDES), 2010 Proceedings of the 17th International Conference*, 2010. – ISBN 978-1-4244-7011-2, S. 453 –457

Hahn et al. 2009b

HAHN, K. ; SCHMIDT, T. ; MIELKE, M. ; BRÜCK, R. ; ORTLOFF, D.: Micro and nano product engineering using data management for silicon-based fabrication process development. In: *Nanotechnology, 2009. IEEE-NANO 2009. 9th IEEE Conference on*, 2009. – ISSN 1944-9399, S. 337–340

Hahn et al. 2010b

HAHN, K. ; SCHMIDT, T. ; MIELKE, M. ; ORTLOFF, D. ; BRUCK, R.: Technologiegerechte Produktentwicklung von MEMS. In: *DASS 2010, Dresdner Arbeitstagung Schaltungs- und Systementwurf*, 2010. – ISBN 978-3-8396-0126-6, S. 49–54

Hahn et al. 2010c

HAHN, K. ; SCHMIDT, T. ; MIELKE, M. ; ORTLOFF, D. ; POPP, J. ; BRÜCK, R.: Comprehensive design and process flow configuration for micro and nano tech devices. In: *Proc. of SPIE: Nanosensors, Biosensors, and Info-Tech Sensors and Systems* Bd. 7646, 2010, S. 337–340

Hahn et al. 2008

HAHN, K. ; SCHMIDT, T. ; ORTLOFF, D. ; POPP, J. ; WAGENER, A. ; R., Brück: MEMS Product Engineering using Fabrication Process Development Tools. In: *Micro- and Nanotechnology: Materials, Processes, Packaging, and Systems IV* Bd. 7269, 2008. – Photonics West 2008, Melbourne

Ortloff et al. 2009a

ORTLOFF, D. ; HAHN, K. ; POPP, J. ; SCHMIDT, T. ; R., Brück: Environment for thin-film manufacturing process development for product engineering of micro and nano devices . In: *Nanoengineering: Fabrication, Properties, Optics, and Devices VI* Bd. 7402, 2009. – Optics+Photonics 2009, San Diego

Ortloff et al. 2008

ORTLOFF, D. ; POPP, J. ; HAHN, K. ; SCHMIDT, T. ; BRÜCK, R.: Tool Support for Microelectronic Process Development. In: *Proceedings of the International Conference Mixed Design of Integrated Circuits and Systems, Poznan, 2008*. – ISBN 978-83-922632-7-2. – MIXDES 2008

Ortloff et al. 2009b

ORTLOFF, D. ; POPP, J. ; SCHMIDT, T. ; BRÜCK, R.: Process development support environment: a tool suite to engineer manufacturing sequences. In: *Int. J. Computer Mater. Sci. and Surf. Eng.* 2 (2009), Nr. 3/4, S. 312–334. – DOI 10.1504/IJCMSSE.2009.027489

Ortloff et al. 2011

ORTLOFF, D. ; POPP, J. ; SCHMIDT, T. ; HAHN, K. ; MIELKE, M. ; BRÜCK, Rainer: MEMS product engineering: methodology and tools. In: MAHER, Mary A. (Hrsg.) ; CHIAO, Jung-Chih (Hrsg.) ; RESNICK, Paul J. (Hrsg.): *Micromachining and Microfabrication Process Technology XVI* Bd. 7926, SPIE, 2011

Ortloff et al. 2009c

ORTLOFF, D. ; POPP, J. ; SCHMIDT, T. ; MIELKE, M.: A customer-driven approach to product engineering of micro and nano devices – requirement analysis. In: *Proceedings of the 14th International Conference on the Commercialization of Micro and Nano Systems, Copenhagen, 2009*. – COMS 2009

Popp et al. 2011

POPP, J. ; ORTLOFF, D. ; SCHMIDT, T. ; HAHN, K. ; MIELKE, M. ; BRÜCK, R.: Sampling process information from unstructured data. In: *Advanced Semi-*

conductor Manufacturing Conference (ASMC), 2011 22nd Annual IEEE/SEMI, 2011. – ISSN 1078–8743, S. 1–6

Popp et al. 2005a

POPP, J. ; SCHMIDT, T. ; WAGENER, A. ; HAHN, K.: MEMS fabrication process management environment. In: *Proceedings of SPIE: Micromachining and Microfabrication Process Technology X, San Jose* Bd. 5715, 2005, S. 148–158. – Photonics West 2005

Popp et al. 2005b

POPP, J. ; SCHMIDT, T. ; WAGENER, A. ; HAHN, K. ; BRÜCK, R. ; HÖSSINGER, A.: Knowledge-based process simulation and design system for MEMS. In: *Proceedings of SPIE: Microelectronics: Design, Technology, and Packaging II, Brisbane* Bd. 6035, 2005. – SPIE Brisbane 2005

Schmidt 2004

SCHMIDT, T.: *Konzeption und Implementierung einer Material- und Effektdatenbank für Simulation und Analyse in der Mikrosystemtechnik*, Universität Siegen, Diplomarbeit, 2004

Schmidt et al. 2007a

SCHMIDT, T. ; BRÜCK, R. ; HAHN, K.: Entwurf anwendungsspezifischer Fertigungsprozesse für die Mikro- und Nanotechnik. In: *Proceedings of the m²ns² 2007 Workshop*, 2007. – ISBN 978–3–8322–7588–4, S. 29–35

Schmidt et al. 2007b

SCHMIDT, T. ; BRÜCK, R. ; HAHN, K. ; ORTLOFF, D.: Virtual fabrication environment for MEMS process verification. In: *Proceedings of Smart Systems Integration 2007*, 2007. – ISBN 978–3–8007–3009–4, S. 609–612

Schmidt et al. 2006a

SCHMIDT, T. ; HAHN, K. ; BINDER, T. ; POPP, J. ; WAGENER, A. ; BRÜCK, R.: Optimization of MEMS fabrication process design by virtual experiments. In: *Proceedings of SPIE: Micro- and Nanotechnology: Materials, Processes, Packaging, and Systems III, Adelaide* Bd. 6415, 2006. – Smart Materials, Nano- and Micro-Smart Systems 2006

Schmidt et al. 2008

SCHMIDT, T. ; HAHN, K. ; BRÜCK, R.: A knowledge based approach for MEMS fabrication process design automation. In: *Electronic Manufacturing Technology Symposium (IEMT), 2008 33rd IEEE/CPMT International*, 2008. – ISSN 1089–8190, S. 1–6

Schmidt et al. 2010a

SCHMIDT, T. ; HAHN, K. ; MIELKE, M. ; BRÜCK, R. ; ORTLOFF, D. ; POPP, J.: Distributed and collaborative product engineering for MEMS. In:

International Journal of Microelectronics and Computer Science 1 (2010), Nr. 3, S. 277–286. – ISSN 2080–8755

Schmidt et al. 2011

SCHMIDT, T. ; HAHN, K. ; POPP, J. ; ORTLOFF, D. ; MIELKE, M. ; BRÜCK, R.: Methodik und Werkzeuge für die kundenspezifische Produktentwicklung von Mikro- und Nanosystemen. In: *MikroSystemTechnik Kongress 2011*, 2011. – ISBN 978–3–8007–3367–5

Schmidt et al. 2010b

SCHMIDT, T. ; MIELKE, M. ; HAHN, K. ; BRÜCK, R. ; ORTLOFF, D. ; POPP, J.: A visual approach on MEMS process modeling using device cross-sections. In: *Proceedings of NSTI-Nanotech 2010, Anaheim* Bd. 2, NSTI, 2010. – ISBN 978–1–4398–3402–2, S. 673 – 676. – Nanotech 2010

Schmidt et al. 2006b

SCHMIDT, T. ; ORTLOFF, D. ; HAHN, K. ; WAGENER, A. ; POPP, J. ; BRÜCK, R.: Management and Verification for MEMS Fabrication Processes. In: *Proceedings of SPIE: MEMS, MOEMS, and Micromachining II, Strasbourg* Bd. 6186, 2006. – Photonics Europe 2006

Schmidt et al. 2007c

SCHMIDT, T. ; ORTLOFF, D. ; POPP, J. ; HAHN, K. ; BRÜCK, R. ; HÖSSINGER, A.: Verification of thin film processes in a virtual fabrication environment. In: *Proceedings of SPIE: Micromachining and Microfabrication Process Technology XII* Bd. 6462, 2007. – Photonics West 2007

Schmidt et al. 2005a

SCHMIDT, T. ; POPP, J. ; WAGENER, A. ; BRÜCK, R.: Simulation of Fabrication Processes for MEMS using a Cellular Automata Approach. In: *Mitteilungen - Gesellschaft für Informatik e. V., Parallel-Algorithmen und Rechnerstrukturen* 22 (2005), S. 186–189. – ISSN 0177–0454. – Workshop Grid-Technologie für den Entwurf technischer Systeme - Grid4TS 2005

Schmidt et al. 2004

SCHMIDT, T. ; WAGENER, A. ; POPP, J. ; HAHN, K.: Technology Interfaces to Microsystem and Nanoelectronic Processes. In: *Proceedings of SPIE: Smart Structures, Devices, and Systems II, Sydney* Bd. 5649, 2004, S. 288–296. – SPIE Sydney 2004

Schmidt et al. 2005b

SCHMIDT, T. ; WAGENER, A. ; POPP, J. ; HAHN, K. ; BRÜCK, R.: CAD Tool Environment for MEMS Process Design Support. In: *Proceedings of SPIE: Smart Sensors, Actuators, and MEMS II* Bd. 5836, 2005. – Sevilla 2005

Wagener et al. 2005a

WAGENER, A. ; HAHN, K. ; POPP, J. ; SCHMIDT, T.: Constraint-based approaches for MEMS and analog-mixed-signal design. In: *Proceedings of the 12th International Conference on Mixed Design of Integrated Circuits and Systems, Krakau 2005* Bd. 3, 2005. – Krakau 2005 - MIXDES 2005

Wagener et al. 2005b

WAGENER, A. ; POPP, J. ; SCHMIDT, T. ; HAHN, K.: Computer-Based Process Design Support for MEMS. In: *Technical Proceedings of the 2005 NSTI Nanotechnology Conference and Trade Show, Anaheim* Bd. 3, 2005, S. 509–512. – Anaheim 2005 - MSM 2005

Wagener et al. 2005c

WAGENER, A. ; POPP, J. ; SCHMIDT, T. ; HAHN, K. ; BRÜCK, R. ; ORTLOFF, D.: Environment for Design and Verification of MEMS Fabrication Processes. In: *Proceedings of the MST 2005*, 2005. – MST 2005

Wagener et al. 2006

WAGENER, A. ; SCHMIDT, T. ; POPP, J. ; HAHN, K. ; BRÜCK, R. ; ORTLOFF, D.: Process Design and Tracking Support for MEMS. In: *Proceedings of SPIE: Micromachining and Microfabrication Process Technology X, San Jose* Bd. 6109, 2006. – Photonics West 2006

Abbildungsverzeichnis

2.1	Integriertes ADXRS Gyroskop von Analog Devices aus Analog Devices Inc. u. Zumbahlen (2008) (mit freundlicher Genehmigung von Elsevier und Analog Devices Inc.)	8
2.2	Geschäftsmodelle in der Mikrosystemtechnik	9
2.3	Grundtechniken der Silizium-Mikrotechnik	11
2.4	Strukturierung mittels <i>Lift-Off</i> -Technik	12
2.5	Ätzprofile bei unterschiedlicher Isotropie nach Madou (2002)	17
2.6	Durch Ätzen mit <i>KOH</i> erzielbare Querschnitte in kristallinem Silizium: a) (100)-Wafer bei vorzeitigem Abbruch des Ätzvorgangs , b) bei abgeschlossenem Ätzvorgang und c) (110)-Wafer (Mescheder 2000; Hölke u. Henderson 1999; Seidel et al. 1990)	19
2.7	Herstellung einer mikromechanischen Struktur mit der Opferschichttechnik	20
2.8	Deep Reactive Ion Etching (DRIE)	21
2.9	Kybernetisches Modell des Entwurfsprozesses nach Rammig (1989)	24
2.10	Y-Diagramm nach Gajski u. Kuhn (1983) und Walker u. Thomas (1985)	25
2.11	Das Ebenenmodell aus Senturia (2001) ergänzt um Einteilung in verhaltensnahen und fertigungsnahen Entwurf nach Wagener (2005)	26
2.12	Entwurfstile im Vergleich	28
2.13	Strukturierter, verhaltensnaher Entwurf für MEMS nach Fedder (1999)	29
2.14	Das erweiterte Kreismodell nach Hahn et al. (2003)	31
2.15	Brezelmodell des Mikrosystementwurfs nach Wagener (2005)	33
3.1	Aufbau eines wissensbasierten Systems	35
3.2	Bausteine des Wissensmanagements nach Probst et al. (1999)	38
3.3	Erweiterung der Kategorisierung von Polanyi nach Li u. Gao (2003)	40
3.4	Das <i>DIKW</i> -Modell in Anlehnung an Ackoff (1989) und Bellinger et al. (2004)	42
3.5	Entwurfs- und Fertigungswissen in der Mikroelektronik und in der Mikrosystemtechnik	44
3.6	Eine Wissenskategorisierung für den Mikrosystementwurf	46
3.7	Repräsentation von Technologiewissen als Netzwerk aus Informationen und Daten (Ortloff 2006)	50

3.8	<i>SECI</i> -Modell in Anlehnung an Nonaka u. Takeuchi (1995)	51
3.9	<i>DV/AC</i> -Modell zur Wissensentwicklung in informationstechnischen Systemen	54
4.1	Aufbau einer Anwendung nach der <i>J2EE</i> -Spezifikation	59
4.2	Architektur des <i>PROMENADE-PDES</i>	60
4.3	Parameter und Einheiten im <i>PROMENADE-PDES</i>	62
4.4	Überladen von Simulationsmodellen	65
4.5	Prozessschritte im <i>PROMENADE-PDES</i>	65
4.6	Definition von Konsistenzregeln im <i>PROMENADE-PDES</i>	67
4.7	Ätzraten für das Ätzen von (100)-Silizium mit <i>KOH</i> : a) das experimentell ermittelte Diagramm aus Seidel et al. (1990) (Reproduced by permission of The Electrochemical Society); b) ein mit dem Modell aus (Hubbard u. Antonsson 1995) berechnetes Diagramm	68
4.8	Modellverwaltung im <i>PDES</i>	69
4.9	Repräsentation von Technologiewissen als Netzwerk	71
4.10	Metadaten und Versionsverwaltung im Tracking-System	72
4.11	Der Prozessflusseditor im <i>PDES</i>	75
4.12	Dreistufige Verifikation von Fertigungsprozessen	76
4.13	Konsistenzprüfung eines Fertigungsprozesses im <i>PDES</i>	77
4.14	Eingabemaske zum Nachverfolgen von Messungen	81
4.15	Konzept der Prozesssimulation im <i>PROMENADE-PDES</i>	83
4.16	Simulation eines Fertigungsprozesses mit Silvaco <i>TCAD-Tools</i>	84
4.17	Aufbau eines virtuellen Experiments	86
4.18	Der Experiment-Baum im <i>PDES</i>	87
4.19	Status eines virtuellen Experiments im <i>PDES</i>	89
4.20	Aufbau der Prozessoptimierung	91
4.21	Festlegen der Parameter einer Optimierung im <i>PDES</i>	93
4.22	Statusanzeige einer Parameteroptimierung im <i>PDES</i>	94
5.1	Transformation eines Volumenmodells in ein schichtorientiertes Modell	99
5.2	3D-Modell (a) mit Aufsicht (b) und zwei Querschnitten (c) und (d)	100
5.3	2,5-dimensionale Abstraktion (a) und charakteristischer Querschnitt (b) nach Wagener (2005)	102
5.4	Querschnitt und <i>Device-Graph</i> aus Hasanuzzaman u. Mastrangelo (1996), Copyright ©1996 IEEE	103
5.5	Zusammenfassen von Einzelementen zu Schichten aus Hasanuzzaman u. Mastrangelo (1996), Copyright ©1996 IEEE	105
5.6	Geometrische Dekomposition nach Cho et al. (2002)	108
5.7	Definition des <i>Process-Features Bend</i> nach Li et al. (2005)	109

5.8	Ablauf der Prozesssynthese mit genetischen Algorithmen nach Ma u. Antonsson (2003)	112
5.9	Übersicht über den Ansatz zur Synthese anwendungsspezifischer Fertigungsprozesse	118
5.10	Vereinfachtes UML-Klassendiagramm der Datenstruktur für Querschnittszeichnungen	120
5.11	Gegenüberstellung der Datenstruktur und Visualisierung von Querschnittsgeometrien	121
5.12	Die grafische Benutzerschnittstelle des Querschnitteditors	122
5.13	Zeichenwerkzeuge des Querschnitteditors	123
5.14	Materialselektor und Materialeditor	124
5.15	Diagramm der charakteristischen Formen	127
5.16	<i>Cut-</i> und <i>Shape-Modifikationen</i>	128
5.17	Querschnittszeichnung mit dazugehörigem Restriktionsgraphen	129
5.18	Abhängigkeiten zwischen Modifikationen innerhalb einer Schicht	130
5.19	Querschnittszeichnung mit Opferschicht und dazugehörigem Restriktionsgraph	131
5.20	Zusammenfassen von Querschnittskomponenten zu Schichten	136
5.21	Identifikation von Schichtmodifikationen	138
5.22	Alternativen bei der Modifikationsidentifikation	139
5.23	Abhängigkeiten zwischen Modifikationen benachbarter Schichten	140
5.24	Zusammenfassen von Modifikationen	141
5.25	Konsolidierung der Schichtmodelle	143
5.26	Beispiel Technologie-Mapping	146
5.27	Synthese eines Prozessgerüsts	149
5.28	Technologie-Mapping im Querschnittanalysator	151
5.29	Darstellung der Prozessgerüste im Querschnittanalysator	152